

プログラマブル SoC を用いたワンチップ放射線計測モジュールの拡充 (2) ーランダムパルサの基本設計と検証ー

Expansion of a one-chip radiation instrumentation module using a programmable SoC

- Basic design and validation of a random pulse generator -

*前川 立行

技術士事務所 ^{ティーム ラムズ} TM RAMS Consulting

スペクトロメータの性能試験等で必要となるランダムパルス発生機能を、ワンチップ SoC に実装する提案を行ってきた。今回、具体的な設計検討を進め、基本機能部分を実装し、その動作と性能を検証した。

キーワード： SoC、デジタル、ランダムパルス、乱数、ポアソン分布、確率密度関数

1. 簡素な新デジタル処理方式の提案

FPGA 等による高速・大量のデータ処理を必要とせず、ワンチップ SoC のみでランダムパルスを生成することができる簡素な新方式を提案してきた。これは、ポアソン分布における時間間隔確率密度の相対値（整数）を配列に格納し、 $t=0$ から実時間で走査して一様乱数で設定した値を下回った時点でパルスを生成するものである。今回、平均 10kcps のランダムパルスを生成する基本回路を実装し、動作と性能を評価した。

2. 基本機能部分の実装

実装した回路の機能ブロックを図 1 に示す。基本設計時は、到時間間隔の分布形状にあまり関心を払わず、専ら平均時間間隔 τ （計数率 r の逆数）の精度の観点から走査時間や乱数ビット数を検討し、8bit システムでの具体検討を進めてきた。しかし、設計進捗の中で、シェーピングアンプの BLR(Base Line Restorer) 応答評価では、隣接するパルスの時間差パターンも極めて重要であるため、時間間隔分布形状についても、理論値に近いものが得られることが望ましいと考えるに至った。このため、疑似乱数のビット数を 8bit から 16bit に拡張し、全体の実装設計もまた、16bit ベースで進めた。

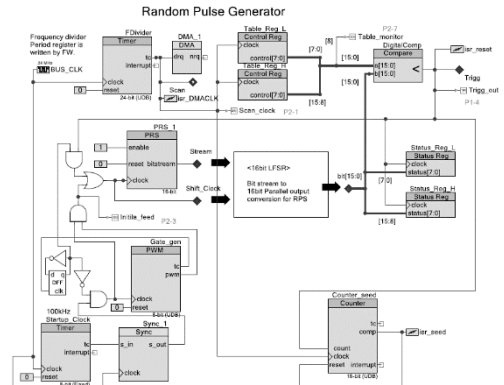


図 1. 実装した回路機能ブロック

3. 基本動作と性能検証結果

図 1 中の Trigg 出力の時間差分布を、SoC 中に構築した TAC 回路で測定した結果を図 2 に示す。確率密度関数を示す指数減衰分布（対数プロットでは直線）が得られており、ポアソン分布に沿ったランダムパルスの出力が確認できた。測定で得られた分布の加重平均値は $103.5 \mu s$ であり、計算評価値 ($100.5 \mu s$) に対して $3 \mu s$ 長い。この原因の一つとして、DMA 転送の強制停止・再始動に係るデッドタイムが考えられ、現在検討を進めている。

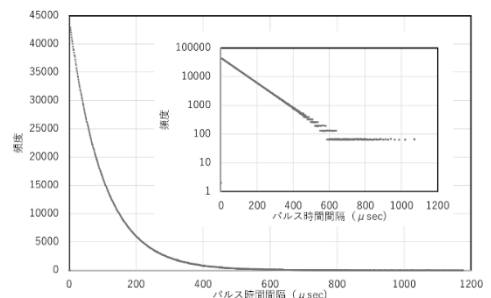


図 2. 時間間隔分布の測定結果

4. 今後の予定

今回の試作評価で、新たに提案した簡素なデジタル処理方式により、ランダムパルスが得られることが検証できた。今後、より詳細な性能評価や改善・検証を進め、性能限界を明らかにすると共に、計数率の可変機能等を含めた実用的機能についての実装も進めていく。

参考文献

[1] 前川, プログラマブル SoC を用いたワンチップ放射線計測モジュールの拡充, 2H16, 日本原子力学会春の年会 (2024)

*Tatsuyuki Maekawa, P.E. Office TM RAMS Consulting.