

Si 薄膜のレーザ結晶化における線状 Agglomeration (Ⅲ)

Linear agglomeration during the CW-laser lateral-crystallization of Si films (3)

奈良先端大¹, Sasaki Consulting² ○笹井 陸杜¹, 佐々木 伸夫^{1,2}, 高山 智之¹, 浦岡行治¹
NAIST¹, Sasaki Consulting², [○]Rikuto Sasai¹, Nobuo Sasaki^{1,2}, Satoshi Takayama¹, and Yukiharu Uraoka¹

E-mail: sasai.rikuto.sq5@ms.naist.jp

(背景と課題) 高品質な Si 薄膜は、有機半導体やアモルファス Si、酸化物半導体などの他の材料に比べて大きな移動度が得られ、CMOS 化が可能で回路の低消費電力化も容易であるなどのメリットがある。高品質な Si 薄膜を得る方法として高温プロセスが挙げられるが、ガラス基板やフレキシブル基板を用いる場合は基板への熱的ダメージを考慮する必要がある。しかし我々が注目する CW レーザラテラル結晶化 (CLC) では、基板温度を低く保ったまま絶縁膜上に(100)配向の結晶粒界の無い(GB-Free)高品質 Si 薄膜を得ることができ[1,2]、monolithic 三次元 ICs や、system FPDs、wearable devices への応用が期待される。(100) GB-Free Si 膜に造られた TFT は、 $\sim 700 \text{ cm}^2/\text{Vs}$ の高 field effect 移動度、および等方的な基板面内電気特性を示す[2]。ここで、CLC 照射パワーを、GB-Free の最適結晶化条件より大きくしていくと、偶発的な線状 agglomeration の発生が見られるようになる[3]。この agglomeration の断面構造を atomic force microscope (AFM)解析により検討した。

(実験方法) 石英基板上に CVD で a-Si を厚さ 72 nm 堆積した後、Cap 層として SiO₂ を 107 nm 堆積させ、波長 532 nm の Nd:YVO₄ CW-Green レーザで CLC スキャンを行い、線状 agglomeration を含む結晶化領域を得た。パワーは 3 W、スキャン速度は 10 mm/s である。この試料を buffered HF (BHF)で 10 s 浸漬エッチングを行い、AFM を用いて表面の凹凸形状を測定した。これを逐次的に繰り返し行った。CLC スキャン後を 0 s とし、エッチングの時間経過と表面凹凸形状の変化から線状 agglomeration の断面構造を評価した。

(結果) 図 1 の線状 agglomeration の下部を AFM で測定したものが図 2 である。BHF etch 0 s~20 s の間は表面凹凸形状に大きな変化は見られなかった。BHF etch 30 s で急に表面に Si 膜厚に対応する深い溝が表れた。30 s 以降は石英基板がエッチングされ、10 s 毎に $\sim 13 \text{ nm}$ ずつ溝が深くなる。

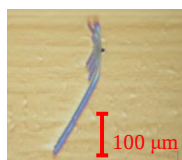


Fig1. Optical micrograph of the Linear agglomeration

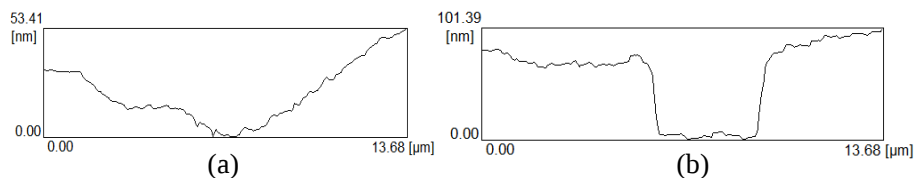


Fig2. Cross sectional view by AFM
(a) after 20 s etch and (b) 30 s at just etch to remove cap SiO₂

(結論) 線状 agglomeration には、基板の深さ方向に対してほぼ垂直に溝が形成されており、c-Si/SiO₂ 界面まで達している。

(参考文献)

- [1] M. Arif et al., Thin Solid Films, Vol. 708, 138127, 2020.
- [2] N. Sasaki et al., Crystals, Vol. 13, 130, 2023.
- [3] 佐々木ら、応用物理学会春季学術講演会 (上智大学四谷、2023 春) 15p-B410-7