

AlSiO/n-GaN MOS 構造の容量-電圧特性における 超高圧アニール時間依存性

Capacitance-voltage characteristics of AlSiO/n-GaN MOS structures with various ultra-high-pressure annealing times

名大院工¹, 名大未来研² ○平田拓巳¹, 兼近将一², 加地徹², 須田淳^{1,2}

Department of Electronics, Nagoya Univ.¹, Nagoya Univ. IMASS²

○Takumi Hirata¹, Masakazu Kanechika², Tetsu Kachi², Jun Suda^{1,2}

E-mail: hirata.takumi.p8@s.mail.nagoya-u.ac.jp

大電流・高耐圧・低損失次世代パワーデバイスとして、縦型 GaN MOSFET の実現が期待されている。使用されるゲート絶縁膜として、SiO₂ と Al₂O₃ の混合膜である AlSiO が近年注目されている^[1]。絶縁膜の膜質を改善するために Post-Deposition Annealing (PDA)が有効であるが、従来の高温 PDA (~950°C)では Ga 拡散や絶縁膜の結晶化、界面での酸化を引き起こすことにより特性改善が困難になるという問題点を抱えている。我々は超高圧アニール(UHPA)を用いることで、低温でも従来の高温 PDA と同様の効果を得つつ、低温化により Ga 拡散を抑制できることを提案した^[2]。前回の報告では、UHPA の温度として縦型 GaN MOSFET でのゲート絶縁膜形成後のプロセス温度を考慮して 600°Cでのアニールを選択した。しかし、これまで圧力にかかわらず 600°Cでの PDA によって V_{FB} の正方向シフトが生じることを確認している^[3]。このシフトの低減に向けて本研究では様々な PDA 時間で UHPA を行い、C-V 特性による界面評価を行ったので報告する。

HVPE 成長自立 n-GaN (0001)基板上に MOVPE 法により実効ドナー密度 $2.5 \times 10^{16} \text{ cm}^{-3}$ の n-GaN を成長させた試料を用意した。プラズマ援用 ALD 法により 250°Cで AlSiO (SiO₂ 組成比 21%)を 40 nm 堆積し、その後、600°C窒素雰囲気下、1 atm (常圧)および 400 MPa (UHPA)において、10 分、30 分、60 分、120 分の PDA を実施した試料を作製した。最後に試料表面に Al 電極、裏面に Ti/Al/Ni 電極を形成して MOS キャパシタを作製した。

双方向 C-V 測定を行った結果、いずれの試料でも 1 kHz から 100 kHz の周波数まで周波数分散は無視できる程度であり、ヒステリシスは時計回りとなった。Fig. 1 に常圧および UHPA を 10 分から 120 分実施したデバイスに対し 100 kHz で C-V 測定を行った結果を示す。UHPA によって理想 C-V 曲線とのフラットバンド電圧の差(ΔV_{FB})とヒステリシス電圧(V_{hys})、dC/dV の最大値(dC/dV)_{max} がいずれも理想の C-V 曲線に近づく様子が確認された。

また、Fig. 2 にこれらを PDA 時間の関数としてプロットした結果を示す。常圧試料では(a) ΔV_{FB} 、V_{hys} とともに 60 分に満たない領域において PDA 時間の増加に伴ってこれらが増加し、(b) (dC/dV)_{max} は減少した。60 分以降の領域ではわずかに反対の動きをすることが確認された。UHPA 試料では反対に PDA 時間の増加とともに ΔV_{FB} 、V_{hys} が減少し、(dC/dV)_{max} は増加する傾向が確認された。この結果により長時間の UHPA によって界面あるいは酸化膜中の固定電荷、界面付近の酸化膜トラップ(ボーダートラップ)、界面準位密度を同時に低減できることが明らかとなった。

【謝辞】本研究は、文部科学省 革新パワーエレクトロニクス創出基盤技術研究開発事業 JPJ009777 の助成を受けたものです。

[1] D. Kikuta, *et al.*, Appl. Phys. Express 13, 026504 (2020).

[2] 常角他、第 69 回応用物理学会春季学術講演会、24a-E302-5.

[3] 常角他、第 41 回電子材料シンポジウム We2-5 (2022).

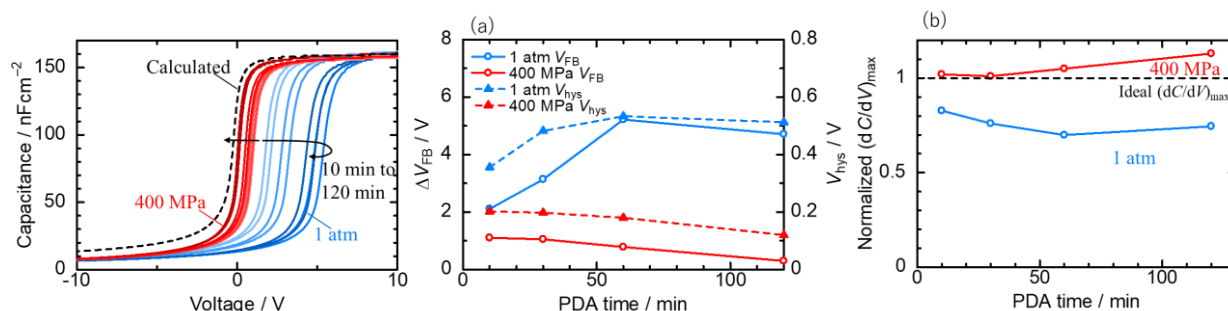


Fig. 1. C-V curves measured at 100 kHz.

Fig. 2. (a) ΔV_{FB} (defined by $V_{FB,measure} - V_{FB,theory}$), V_{hys} and (b) (dC/dV)_{max} plotted as a function of PDA time.