

Oral presentation 15 Crystal Engineering : 15.5 Group IV crystals and alloys
--

📅 Sat. Sep 23, 2023 12:45 PM - 5:00 PM JST | Sat. Sep 23, 2023 3:45 AM - 8:00 AM UTC | 🏢 A602 (KJ Hall)

[23p-A602-1~16] 15.5 Group IV crystals and alloys

Taizoh Sadoh(Kyushu Univ.), Ryo Matsumura(National Institute for Materials Science (NIMS))

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

12:45 PM - 1:00 PM JST | 3:45 AM - 4:00 AM UTC

[23p-A602-1] Evaluation of Band Structure of Single Crystalline $\text{Si}_{1-x}\text{Sn}_x$ by PL and XPS

○ Hiroki Ishizaki¹, Ryo Yokogawa^{1,2}, Yuta Ito¹, Tatsuki Oiwa³, Masashi Kurosawa³, Atsushi Ogura^{1,2}
(1.Meiji Univ., 2.MREL, 3.Grad. Sch. of Eng., Nagoya Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

1:00 PM - 1:15 PM JST | 4:00 AM - 4:15 AM UTC

[23p-A602-2] Evaluation of 3-Dimensional Self-Ordered Multilayered SiGe Nanodots by Photoluminescence and Raman spectroscopy (II)

○ Yuta Ito¹, Ryo Yokogawa^{1,2}, Wei-Chen Wen³, Yuji Yamamoto³, Takuya Minowa¹, Atsushi Ogura^{1,2} (1.Meiji Univ., 2.MREL, 3.IHP)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

1:15 PM - 1:30 PM JST | 4:15 AM - 4:30 AM UTC

[23p-A602-3] Local strain distribution analysis in strained SiGe spintronics devices

○ (M1) Tomoki Onabe¹, Zhendong Wu¹, Tetsuya Tohei¹, Yusuke Hayashi^{1,2}, Kazushi Sumitani³, Yasuhiko Imai³, Shigeru Kimura³, Takahiro Naito¹, Kohei Hamaya^{1,2}, Akira Sakai^{1,2} (1.Grad. Sch. Eng. Sci., Osaka Univ., 2.OTRI-Spin, Osaka Univ., 3.JASRI)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

1:30 PM - 1:45 PM JST | 4:30 AM - 4:45 AM UTC

[23p-A602-4] Broad band photodetection of Ge Schottky photodiodes through short-wave infrared transparent conductive oxide electrodes

○ Hiroto Ishii^{1,2}, Wen Hsin Chang², Hiroyuki Ishii², Takashi Koida², Hiroki Fujishiro¹, Tatsuro Maeda^{1,2}
(1.TUS, 2.AIST)

1:45 PM - 2:00 PM JST | 4:45 AM - 5:00 AM UTC

[23p-A602-5] Enhancements of light emission from Ge microbridges by Al_2O_3 passivation

○ Takahiro Inoue¹, Ayaka Odashima¹, Masaki Nagao¹, Tomotaka Ito¹, Syuu Yoshikawa¹, Kentarou Sawano¹ (1.Tokyo City Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

2:00 PM - 2:15 PM JST | 5:00 AM - 5:15 AM UTC

[23p-A602-6] Increasing critical thickness and suppression of crack generation in strained SiGe/Ge multiple quantum wells formed on Ge-on-Si (111)

○ Rena Kanesawa¹, Syuya Kikuoka¹, Yuka Shibahara¹, Youya Wagatsuma¹, Michihiro Yamada^{3,4,5}, Kohei Hamaya^{2,3,5}, Kentarou Sawano¹ (1.Tokyo City Univ., 2.GSES, Osaka Univ., 3.CSRN, Osaka Univ., 4.JST-PRESTO, 5.OTRI, Osaka Univ.)

◆ English Presentation

2:15 PM - 2:30 PM JST | 5:15 AM - 5:30 AM UTC

[23p-A602-7] Ge epitaxial layer grown on V-groove patterned Si substrate

○(D)FAIZ FAIZ MOHD¹, Jose A. Piedra-Lorenzana¹, Keisuke Yamane¹, Takeshi Hizawa¹, Tetsuya Nakai², Yasuhiko Ishikawa¹ (1.Toyohashi Uni of Tech, 2.SUMCO)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

2:30 PM - 2:45 PM JST | 5:30 AM - 5:45 AM UTC

[23p-A602-8] Fabrication and evaluation of strained SiGe/Ge on patterned Si(111)

○Masaki Nagao¹, Youya Wagatsuma¹, Takahiro Inoue¹, Odashima Ayaka¹, Shibahara Yuka¹, Yamada Michihiro^{2,3}, Hamaya Kohei^{2,4,5}, Sawano Kentarou¹ (1.Tokyo City Univ, 2.CSRN, Osaka Univ., 3.JST-PRESTO, 4.OTRI, Osaka Univ., 5.GSES, Osaka Univ.)

3:00 PM - 3:15 PM JST | 6:00 AM - 6:15 AM UTC

[23p-A602-9] Evaluation of interface trap density of strained Si/SiGe/Si(110) MOS structures

○Yuki Aonuma¹, Taisuke Fujisawa¹, Miki Horiuchi¹, Mizuki Kikkawa¹, Junji Yamanaka¹, Kosuke Hara¹, Kiyokazu Nakagawa², Keisuke Arimoto¹ (1.Yamanashi Univ., 2.Tokyo City Univ.)

3:15 PM - 3:30 PM JST | 6:15 AM - 6:30 AM UTC

[23p-A602-10] Study on in-situ Sb doping process in fabrication of strained Si/SiGe/Si(110) heterostructures

○Taketo Kawamura¹, Kousuke Hara¹, Junji Ymanaka¹, Kiyokazu Nakagawa², Keisuke Arimoto¹ (1.Univ. of Yamanashi, 2.Tokyo City Univ.)

3:30 PM - 3:45 PM JST | 6:30 AM - 6:45 AM UTC

[23p-A602-11] Channel Direction Dependence of Anisotropic Biaxial Stress in Extremely-Thin-Body GOI p-type MOSFET

○Ryo Yokogawa^{1,2}, Yuiha Maeda¹, Sho Sugawa¹, Chia-Tsong Chen³, Kasidit Toprasertpong³, Mitsuru Takenaka³, Shinichi Takagi³, Atsushi Ogura^{1,2} (1.Meiji Univ., 2.MREL, 3.Univ. of Tokyo)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

3:45 PM - 4:00 PM JST | 6:45 AM - 7:00 AM UTC

[23p-A602-12] Channel Width Dependence of Anisotropic Biaxial Stress in Extremely Thin Body (100) SGOI p-MOSFET

○Yuiha Maeda¹, Ryo Yokogawa^{1,2}, Sho Sugawa¹, Chen Chia-Tsong³, Toprasertpong Kasidit³, Mitsuru Takenaka³, Shinichi Takagi³, Atsushi Ogura^{1,2} (1.Meiji Univ., 2.Meiji Renewable Energy Laboratory, 3.Univ. of Tokyo)

4:00 PM - 4:15 PM JST | 7:00 AM - 7:15 AM UTC

[23p-A602-13] Genetic algorithm searching for stable structures and band structure analysis of SiGe alloy

○Hibiki Bekku¹, Yusuke Noda², Koji Sueoka² (1.Graduate school of Engineering, Okayama Pref. Univ., 2.Faculty of Computer Science and System Engineering, Okayama Pref. Univ.)

4:15 PM - 4:30 PM JST | 7:15 AM - 7:30 AM UTC

[23p-A602-14] Photoemission Study on Si and Ge Segregation on Al/Si_{0.2}Ge_{0.8}(111) Structures

○(M2)Taiki Sakai¹, Akio Ohta², Noriyuki Taoka³, Katsunori Makiyama¹, Yuji Yamamoto⁴, Seiichi Miyazaki¹ (1.Nagoya Univ., 2.Fukuoka Univ., 3.Aichi Inst. of Tech., 4.IHP)

4:30 PM - 4:45 PM JST | 7:30 AM - 7:45 AM UTC

[23p-A602-15] Impact of Wet-chemical H₂O₂ Pretreatment for Ni-silicide Nano-sheet Formation on SiO₂

○Keisuke Kimura¹, Noriyuki Taoka², Akio Ohta³, Katsunori Makihara¹, Seiichi Miyazaki¹ (1.Nagoya Univ., 2.Aichi Inst. of Tec., 3.Fukuoka Univ.)

4:45 PM - 5:00 PM JST | 7:45 AM - 8:00 AM UTC

[23p-A602-16] Optimization of growth conditions for germanane thin films with high hole mobility

○Yumiko Katayama¹, Daiki Kobayashi¹, Yuhsuke Yasutake¹, Susumu Fukatsu¹, Kazunori Ueno¹ (1.GSAS, UTokyo)

PL 法及び XPS による単結晶 $\text{Si}_{1-x}\text{Sn}_x$ のバンド構造評価Evaluation of Band Structure of Single Crystalline $\text{Si}_{1-x}\text{Sn}_x$ by PL and XPS○石崎 寛規¹、横川 凌^{1,2}、伊藤 佑太¹、大岩 樹³、黒澤 昌志³、小椋 厚志^{1,2}

(1. 明治大理工、2. 明大 MREL、3. 名大院工)

○H. Ishizaki¹, R. Yokogawa^{1,2}, Y. Ito¹, T. Oiwa³, M. Kurosawa³, A. Ogura^{1,2}

(1. Meiji Univ., 2. MREL, 3. Grad. Sch. of Eng., Nagoya Univ.)

E-mail: ce231005@meiji.ac.jp

【序論】シリコンスズ ($\text{Si}_{1-x}\text{Sn}_x$) は Si に Sn を添加することにより間接遷移型から直接遷移型に変化することが予測されており、Si デバイスとの親和性の高さから Si フォトニクス等の次世代光デバイスへの応用が期待されている[1,2]。間接遷移型から直接遷移型となるクロスオーバー点については様々なシミュレーションで理論予測が実施されているが、Sn 濃度約 25% [3] から約 60% [4] と大きなバラつきがある。従って、実測定による検証が不可欠であるものの、 $\text{Si}_{1-x}\text{Sn}_x$ のバンド構造に関する評価例は乏しく、具体的なバンド構造は未だ不明瞭のままである。上記背景を鑑み、本研究では、Photoluminescence (PL) 法及び X-ray Photoelectron Spectroscopy (XPS) を用いて単結晶 $\text{Si}_{1-x}\text{Sn}_x$ のバンド端発光を取得し、Sn 組成によるバンド構造変化を評価した。

【実験方法】分子線エピタキシー (MBE: Molecular Beam Epitaxy) 法により成長させた $\text{Si}_{0.94}\text{Sn}_{0.06}$ 薄膜 (設計膜厚 50 nm) 及びスパッタリング法により成長させた $\text{Si}_{0.97}\text{Sn}_{0.03}$ 薄膜 (設計膜厚 50 nm) の 2 試料を準備した。この 2 試料は X 線回折二次元逆格子空間マッピングによりエピタキシャル成長を確認した。面内方向の圧縮歪も確認され、 $\text{Si}_{0.94}\text{Sn}_{0.06}$ (MBE) と $\text{Si}_{0.97}\text{Sn}_{0.03}$ (Sputter) の歪量がそれぞれ $\Delta d/d = -1.12 \times 10^{-2}$ [5]、 -0.7×10^{-2} であった。PL 測定ではステージ温度 10 K の条件下、He-Cd レーザー (波長: 325 nm、励起光出力: 15 mW) を照射し、約 0.9-2.2 μm の波長範囲で測定可能な検出器により観測した。XPS 測定では励起 X 線として Al K α (1486.6 eV) を用いて測定した。

【結果・考察】試料温度 10 K で得られた PL スペクトル (Si と $\text{Si}_{1-x}\text{Sn}_x$ それぞれにおけるバンド端発光のピーク強度で規格化) を Fig. 1 に示す。Fig. 1 より 2 試料の単結晶 $\text{Si}_{1-x}\text{Sn}_x$ において $\text{Si}_{1-x}\text{Sn}_x$ のバンド端発光が確認された。Si 基板におけるバンド端発光のピーク位置は 1.120 eV であるが、単結晶 $\text{Si}_{1-x}\text{Sn}_x$ におけるバンド端発光のピーク位置は 1.095 eV 付近であった。また、単結晶 $\text{Si}_{1-x}\text{Sn}_x$ におけるバンド端発光の

ピーク位置を 2 試料間で比較すると、 $\text{Si}_{0.97}\text{Sn}_{0.03}$ (Sputter) に比べ $\text{Si}_{0.94}\text{Sn}_{0.06}$ (MBE) が低エネルギー側に約 7 meV シフトした。従って、Sn 組成増加に伴うバンドギャップの縮小が示唆された。一方で、Si 基板と $\text{Si}_{0.97}\text{Sn}_{0.03}$ (Sputter) 間のピークシフト量と $\text{Si}_{0.97}\text{Sn}_{0.03}$ (Sputter) と $\text{Si}_{0.94}\text{Sn}_{0.06}$ (MBE) 間のピークシフト量には大きな差がある。一般的に Si、Ge 及び Sn 系の結晶に圧縮歪が印加されることでバンドギャップが増大することが報告されており、 $\text{Si}_{0.97}\text{Sn}_{0.03}$ (Sputter) に比べ $\text{Si}_{0.94}\text{Sn}_{0.06}$ (MBE) には強い圧縮歪が印加され、バンドギャップの縮小が抑制されたと考えられる。圧縮歪により抑制されるにも拘らずバンドギャップが縮小していることから、圧縮歪に比べて Sn 組成による影響が強いことが確認された。以上、単結晶 $\text{Si}_{1-x}\text{Sn}_x$ を高 Sn 組成化した場合、強い圧縮歪が印加されたとしてもバンドギャップは縮小していくことが示唆された。

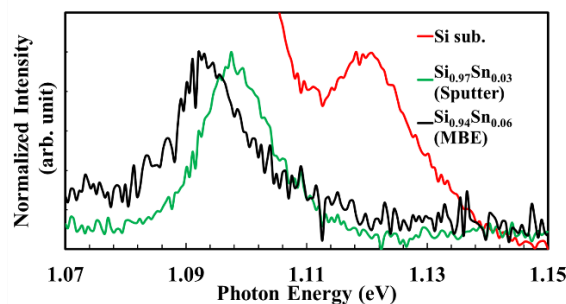


Fig. 1 PL spectra of $\text{Si}_{1-x}\text{Sn}_x$ ($x=0.03$ and 0.06) and Si substrate at 10 K.

【参考文献】

- [1] M. Kurosawa *et al.*, Appl. Phys. Lett. **106**, 171908 (2015).
- [2] K. Fujimoto *et al.*, Appl. Phys. Express **16**, 045501 (2023).
- [3] J. Tolle *et al.*, Appl. Phys. Lett. **89**, 231924 (2006).
- [4] B. Bouhafs *et al.*, Infrared Phys. Technol. **36**, 967 (1995).
- [5] R. Yokogawa *et al.*, ECS Trans. **98**, 291 (2020).

PL 法及びラマン分光法による 3 次元自己組織化多層 SiGe ナノドットの評価(Ⅱ) Evaluation of 3-Dimensional Self-Ordered Multilayered SiGe Nanodots by Photoluminescence and Raman spectroscopy (Ⅱ)

○伊藤 佑太¹、横川 凌^{1,2}、W.-C. Wen³、山本 裕司³、箕輪 卓哉¹、小椋 厚志^{1,2}
(1. 明治大理工、2. 明大 MREL、3. IHP)

○Y. Ito¹, R. Yokogawa^{1,2}, W.-C. Wen³, Y. Yamamoto³, T. Minowa¹, and A. Ogura^{1,2}
(1. Meiji Univ., 2. MREL, 3. IHP)
E-mail: ce221012@meiji.ac.jp

【序論】量子ドットは優れた温度安定性、高い光変換効率を有することから、従来配線では発熱の激しいデータセンタにおける光通信デバイスへの量子技術応用として期待されている。また、Si との親和性、自己組織化成長における格子不整合率の制御性の高さから SiGe ナノドットによる次世代量子融合 Si フォトニクスの実現が注目されている。これらナノドットにおいてレーザ発振における利得向上のため、ドット多層化によるドット密度向上が図られている。ドットの積層構造については現状、ドット下部のスペーサのラフネスによりドット位置が交互に積層される Staggered 状積層とドット下部のスペーサの歪分布によりドットが直上に積層される Dot-on-dot 状積層がある。従って、次世代フォトニクスデバイス応用に向け、ドット形成位置の選択性の違いがもたらすドット及びスペーサへの歪、結晶状態及び光特性へ影響を十分に理解する必要がある。以上を鑑み、本研究では結晶の電子状態の理解に強力なツールである Photoluminescence (PL)法及び非破壊で歪評価に有力な手法であるラマン分光法を用いて、前回の超格子と Staggered ナノドットの比較[1]に続き、積層構造の異なるナノドットの比較・検討を行った。

【実験方法】自己組織化成長により作製された Staggered ナノドット、Dot-on-dot ナノドット(設計値: {Si_{0.65}Ge_{0.35} nanodot/50 nm Si spacer}×20、ドット径: 約 100 nm)及び参照試料として SiGe/Si 超格子(設計値: {5 nm Si_{0.65}Ge_{0.35}/50 nm Si}×20)の計 3 試料を用意し[2]、PL 及びラマン測定を実施した。PL 法では Diode pumped solid state (DPSS)レーザ(波長: 532 nm、出力: 115 mW)を照射し、約 0.9-2.2 μm に感度を持つ InGaAs diode array により検出した。ラマン分光法では DPSS レーザ(波長: 532 nm、出力: 1 mW、スポット径: 1 μm)照射、波数分解能 0.1 cm⁻¹ の条件の下、測定を行った。

【結果・考察】ラマン測定により得られた Si-Si モードのラマンシフトから導出された各試料の歪量を Fig. 1 に示す。Staggered ナノドットに比べ Dot-on-dot ナノドットは約 0.05%の圧縮歪増加が示唆された。Fig. 2 に試料温度 35 K で得られた各試料の PL スペクトルを示す。Staggered ナノドットに比べ Dot-on-dot ナノドットの SiGe ピークのブルーシフトが確認された。このブルーシフトは歪量の変化に伴う界面のバンドオフセットの変調を上回る変化であり、圧縮歪の増加もしくは、成膜時に SiGe nanodot 内の Ge 組成が減少した可能性等が示唆される。上記結果よりドット位置選択性の異なるドット積層においてドットに印加される歪量の変化が光変換波長に影響を与えることが予想され、次世代光フォトニクス応用に向けては歪状態の厳密な理解が重要であることが示された。

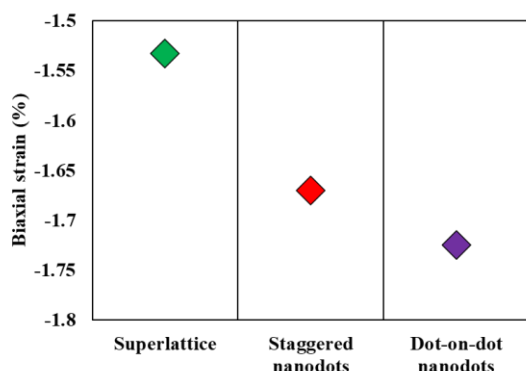


Fig. 1 Biaxial strain obtained by Raman shift of Si-Si mode for the SiGe superlattice, staggered, and dot-on-dot SiGe nanodots.

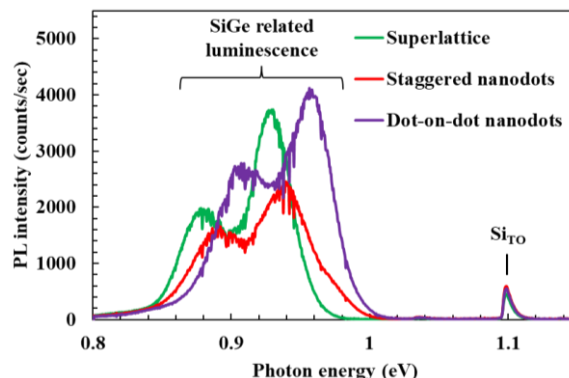


Fig. 2 PL spectra of SiGe superlattice, staggered, and dot-on-dot SiGe nanodots at 35 K.

【参考文献】 [1] 伊藤 他, 第 70 回応用物理学会春季学術講演会, 16p-D511-10, 2023.

[2] Y. Yamamoto *et al.*, Semicond. Sci. Technol. **33**, 114014 (2018).

歪み SiGe スピントロニクスデバイスにおける局所歪み分布解析

Local strain distribution analysis in strained SiGe spintronics devices

阪大院基礎工¹, 阪大 OTRI スピン², JASRI³

○(M1)尾鍋 友毅¹, 武 振東¹, 藤平 哲也¹, 林 侑介^{1,2}, 隅谷 和嗣³, 今井 康彦³,
木村 滋³, 内藤 貴大¹, 浜屋 宏平^{1,2}, 酒井 朗^{1,2}

Grad. Sch. Eng. Sci., Osaka Univ.¹, OTRI-Spin, Osaka Univ.², JASRI³

Tomoki Onabe¹, Zhendong Wu¹, Tetsuya Tohei¹, Yusuke Hayashi^{1,2}, Kazushi Sumitani³,
Yasuhiko Imai³, Shigeru Kimura³, Takahiro Naito¹, Kohei Hamaya^{1,2} and Akira Sakai^{1,2}

E-mail: sakai@ee.es.osaka-u.ac.jp

【研究背景】現在、SiGe は半導体材料として幅広く用いられており、近年ではスピントロニクスデバイスへの応用が期待されている。先行研究において、SiGe 層に面内引張歪みを印加することでバレー間スピン反転散乱を抑制し、デバイス特性に重要なスピン拡散長を向上させることに成功している¹。しかし、デバイス構造中の SiGe 層に印加される実際の歪みは評価されておらず、スピン伝導特性と歪みや欠陥分布との関係は明確に理解されていない。本研究では、ナノビーム X 線回折 (nanoXRD) 測定および透過型電子顕微鏡 (TEM) 観察により歪み SiGe スピントロニクスデバイスにおける局所結晶歪みと欠陥構造を解析し、スピン伝導特性との相関を明らかにすることを目的とした。

【実験方法】本研究で解析を行ったデバイスの走査電子顕微鏡 (SEM) 像および断面模式図を Fig. 1 に示す。SPring-8 BL13XU において、異なる非局所スピン信号を示すデバイスに対して、Ge, SiGe(111)対称面および Ge, SiGe(115)非対称面反射を用いて nanoXRD 三次元逆格子マッピング測定を行った。X 線ビームサイズは $700 \times 470 \text{ nm}^2$ であり、磁性電極下部を含む SiGe チャンネル層の約 $10 \times 10 \mu\text{m}^2$ を測定領域として、面内 x, y 方向ともに $0.5 \mu\text{m}$ 間隔で測定した。全ての測定点で得られたデータから歪みおよび面間隔揺らぎ ($\Delta 2\theta$) を求め、測定領域における位置依存性マップを作成し、局所歪み分布とスピン伝導特性の関係を調査した。また、SiGe チャンネル部の断面 TEM 観察を行い、nanoXRD 測定で得られた歪み分布との関係を考察した。

【実験結果】nanoXRD 測定によって得られた試料 1 (スピン信号明瞭)、試料 2 (スピン信号不明瞭) の SiGe 層の面内方向の歪み位置依存性マップを Fig. 2 に示す。両試料ともにチャンネルのエッジ付近で歪みが緩和している傾向があり、これはメサ加工された歪み SiGe デバイスでよく見られる²。試料 1 ではチャンネル部の広い範囲に渡って平均で約 0.6% の歪みが観察された。この値は SiGe と Ge の格子マッチングから期待される歪み量にほぼ一致しており、想定通りの歪み印加によりスピン拡散長が向上したと考えられる。一方、試料 2 では試料 1 に比べ全体的に面内方向の引張歪みが緩和していることがわかる。断面 TEM 観察では、スピン信号明瞭・不明瞭のいずれの試料においてもチャンネルに転位が観察され、スピン信号が不明瞭な試料では多数の積層欠陥が観察された。断面 TEM 観察像と面間隔揺らぎの位置依存性マップから、歪み緩和は積層欠陥に起因している可能性が示された。当日は、より詳細な解析データや断面 TEM 観察の結果とともに、非局所スピン信号との関係について議論する。

【参考文献】1) T. Naito *et al.*, Phys. Rev. Applied **18**, 024005 (2022). 2) S. Mochizuki *et al.*, J. Appl. Phys. **122**, 135705 (2017).

【謝辞】本研究の一部は JSPS 科研費 (JP19H05616) の助成を受けて行われた。SiGe 層は東京都市大の澤野教授にご提供いただきました。

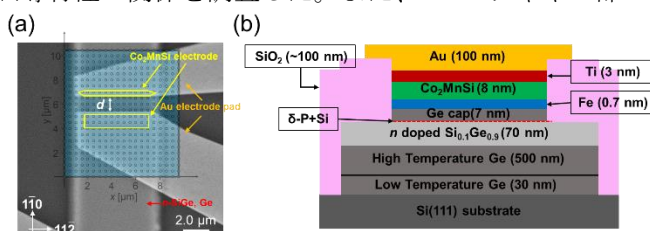


Fig. 1 (a) Top surface SEM image and (b) cross-sectional schematic of a SiGe spintronics device.

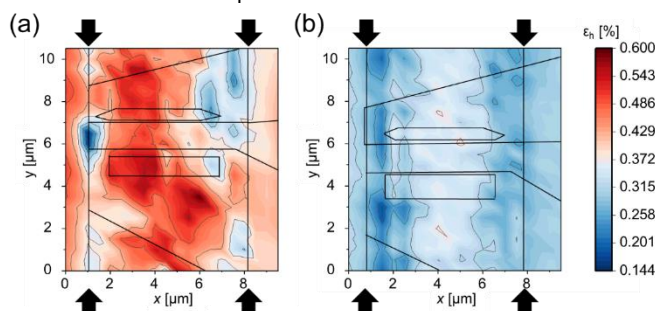


Fig. 2 SiGe in-plane strain distribution maps of (a) Sample 1 (clear signal) and (b) Sample 2 (unclear signal) measured by asymmetric 115 reflections. Arrows show channel edge position.

In₂O₃ 系近赤外域透明導電性酸化膜電極を用いた Ge ショットキーフォトダイオードの広帯域光応答検出

Broad band photodetection of Ge Schottky photodiodes

through short-wave infrared transparent conductive oxide electrodes

東理大¹, 産総研², ○石井寛仁^{1,2}, 張文馨², 石井裕之², 鯉田崇², 藤代博記¹, 前田辰郎^{1,2}

TUS¹, AIST² ○Hiroto Ishii^{1,2}, Wen-Hsin Chang², Hiroyuki Ishii²,

Takashi Koida², Hiroki Fujishiro¹, Tatsuro Maeda^{1,2}

E-mail: h.ishii@aist.go.jp

【背景】これまで我々は近赤外域で高い透明性を有する In₂O₃ 導電性酸化膜 (TCO: Transparent Conductive Oxide)を用いて[1]、表面照射型の TCO/Ge ショットキーフォトダイオード (SPD)を作製し、TCO 電極を介した波長 1550 nm の光応答を実証した[2]。今回は、この表面照射型 TCO/Ge SPD に対して波長 800-1800 nm の光を照射し、分光感度特性について調査したので報告する。

【実験方法】抵抗率 0.1 Ωcm 程度の n または p 型 Ge (100) 基板を洗浄後、素子分離のための TEOS-SiO₂ 層を成膜した。その後、受光部(120 μm×100 μm)となる Ge 表面を SiO₂ エッチングで露出し、TCO 膜をイオンプレーティング法で 100 nm 堆積した[1]。TCO 膜は、N₂ 中 250 °C、30 分の熱処理で多結晶化し、10⁻⁴ Ωcm オーダーまで導電性を高めた[1]。最後に上部電極として Ti/Au 層を、裏面電極として Au を堆積させた。電気特性の評価は室温で実施した。作製した PD 構造を Fig. 1 内に示す。

【実験結果及び考察】Fig. 1 に TCO/Ge SPD の I-V 特性を示す。n 型および p 型でショットキー障壁の形成を確認した。TCO/Ge のショットキー障壁高さは p 型で 0.429 eV、n 型で 0.236 eV となった。Fig. 2 に波長 800-1800 nm における分光感度特性を示す。比較のため市販されている Ge p-i-n PD の分光感度特性も示す[3]。Ge p-i-n PD は短波長になるにつれて感度が低くなるのに対して、TCO/Ge SPD は高い感度を維持することが明瞭にわかる。Ge p-i-n PD の場合、短波長の光が高濃度 p 層で吸収され、空乏化した i 層まで到達しないため感度が低くなる。一方、TCO/Ge SPD では全領域の光が TCO を透過し、Ge 表面のショットキー障壁によって形成された空乏層に直接到達するため、高い感度が得られたと考えられる。n と p を比較すると、p 型の方が長波長側で感度が高いことがわかる。p 型の SPD はショットキー障壁高さが高く、空乏層幅が n 型よりも広いいため、高い感度が得られたと考えられる。以上のことから、TCO/Ge SPD は、TCO 電極が持つ近赤外域の透過性から広範囲で高感度検出が可能であることがわかった。

【参考文献】[1] T. Koida et al., *Phys. Status Solidi A*, **215** (2018) 1700506. [2] 石井寛仁等, 第 83 回応用物理学会秋季学術講演会, 21p-C301-2. [3] Teledyne Judson Technologies, J16 series Ge, www.teledynejudson.com.

【謝辞】本研究は JST CREST (JPMJCR21C2)、JST 科学技術イノベーション創出に向けた大学フェローシップ創設事業 (JPMJFS2144)の支援を受けたものです。

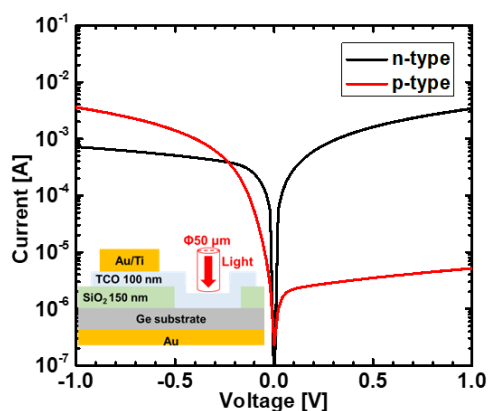


Fig. 1. I-V characteristics of TCO/Ge SPD for n- and p- types. Inset shows the schematic diagram of TCO/Ge SPD.

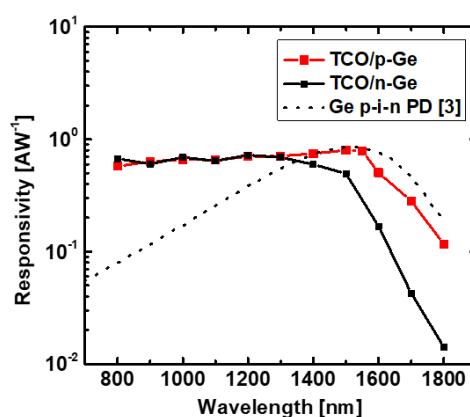


Fig. 2. Responsivity spectra in the wavelength range of 800-1800 nm. The responsivity spectrum of commercially available Ge p-i-n PD is shown for comparison.

Al₂O₃ パッシベーションによる Ge マイクロブリッジからの発光強度増大 Enhancements of light emission from Ge microbridges by Al₂O₃ passivation

東京都市大学, °井上 貴裕, 小田島 綾華, 長尾 優希, 居藤 智鷹, 吉川 修, 澤野 憲太郎

Tokyo City Univ., °T. Inoue, A. Odashima, M. Nagao, T. Ito, S. Yoshikawa, K. Sawano

E-mail: g2081209@tcu.ac.jp

1. はじめに

Si をベースとした光源の実現に向け Ge が注目されている。特に Si 基板上へ Ge をエピタキシャル成長させると、引っ張り歪みのよる Γ バレーのシフトが起こり、直接遷移確率が向上し、発光効率の増大が得られる。さらに Si 上の Ge を浮遊させ、マイクロブリッジ構造を形成することで、一軸引っ張り歪みを増大させることができ、さらなる発光効率向上が期待できる[1]。本研究では、マイクロブリッジ構造形成後、ALD によりブリッジ全体を Al₂O₃ パッシベーションすることにより、発光特性の向上を観測したので報告する。

2. 試料作製方法

Si (110) 基板上に固体ソース MBE を用いて、低温 Ge 層 ($T_g=300^\circ\text{C}$, 40 nm)、高温 Ge 層 ($T_g=450^\circ\text{C}$, 300 nm) を成長させた。その後、フォトリソグラフィによるパターンニング、ドライエッチングによる Ge、Si のエッチング、KOH による Si の選択エッチングによりマイクロブリッジ構造を作製した。ブリッジ長は 10 ~ 100 μm とした。マイクロブリッジ作製後、原子層堆積装置 (ALD) を用いて Al₂O₃ (5 nm) を堆積させた (Fig. 1)。

3. 結果・考察

作製したマイクロブリッジの SEM 像を Fig. 2 に示す。Al₂O₃ の堆積によって、ブリッジが若干歪曲することが確認された。また、マイクロブリッジ中心部分のラマン測定結果を Fig. 3 に示す。パッシベーションを行ったブリッジの方が強い引っ張り歪みが加わっていることが分かった。同様にマイクロブリッジ中心部分の室温 PL 測定を行った (Fig. 4)。Ge-on-Si (GOS) と比べマイクロブリッジ構造の作製により発光強度が増加していることが確認できた。Al₂O₃ パッシベーションを行ったマイクロブリッジから発光強度の大幅な増加が確認できた。Al₂O₃ パッシベーションによるキャリアの表面再結合の抑制が起因すると考えられる。これにより、マイクロブリッジ構造への Al₂O₃ パッシベーションは高効率発光素子応用に有望であることが分かった。本研究の一部は、科学研究費補助金 (19H02175, 19H05616, 20K21009) の支援を受けて行われた。

[1] M. J. Suess et al., 2013 Nat. Photonics 7, 466

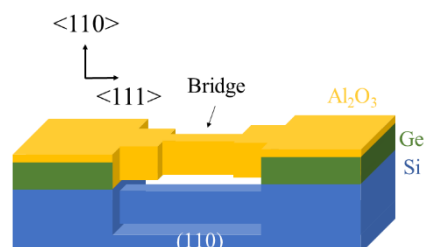


Fig. 1 Schematic image for fabricated Ge microbridge structures with Al₂O₃ passivation.

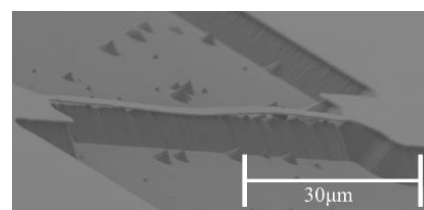


Fig. 2 SEM image of Ge microbridge (100 μm) with Al₂O₃ passivation.

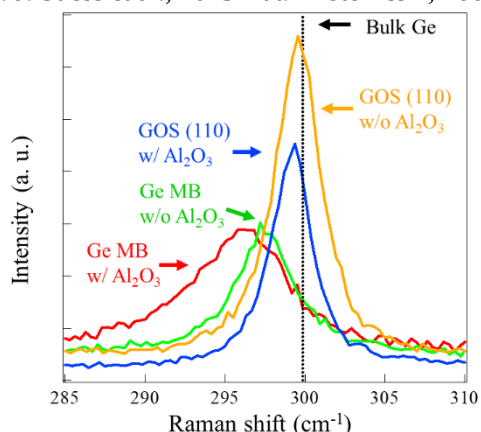


Fig. 3 Raman spectra of Ge microbridges (100 μm) and GOS with and without Al₂O₃ passivation.

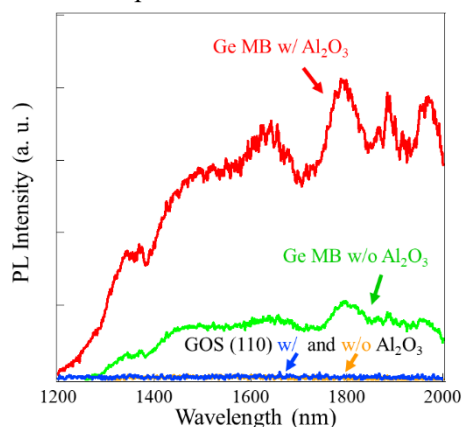


Fig. 4 Room temperature PL spectra of Ge microbridges (100 μm) and GOS with and without Al₂O₃ passivation.

Ge-on-Si (111) 上の歪み SiGe/Ge 多重量子井戸形成における 臨界膜厚の増加とクラック発生の抑制

Increasing critical thickness and suppression of crack generation in strained SiGe/Ge multiple quantum wells formed on Ge-on-Si (111)

金澤伶奈¹、菊岡柊也¹、芝原夕夏¹、我妻勇哉¹、山田道洋^{3,4,5}、浜屋宏平^{2,3,5}、澤野憲太郎¹

東京都市大学¹、阪大基礎工²、阪大 CSRN³、JST さきがけ⁴、阪大 OTRI⁵

R. Kanesawa¹, S. Kikuoka¹, Y. Shibahara¹, Y. Wagatsuma¹,

M. Yamada^{3,4,5}, K. Hamaya^{2,3,5}, K. Sawano¹

Tokyo City Univ. ¹, GSES, Osaka Univ. ², CSRN, Osaka Univ. ³, JST-PRESTO ⁴, OTRI, Osaka Univ. ⁵

E-mail: 2281222@tcu.ac.jp

1. はじめに

近年、オンチップ光配線の実現に向けてシリコンフォトニクスへの期待が高まっており、Si 基板上の高効率発光デバイスの実現が求められている。Ge は Si と同様に間接遷移型半導体であるが、引っ張り歪みによって強い直接遷移発光を得られる。これまでに我々は、歪み Ge-on-Si p-i-n ダイオードから高効率の室温 EL 発光が得られることを報告したが[1]、活性層に量子井戸構造を導入することで発光強度増大が期待出来る。その際に、量子構造において SiGe 層の臨界膜厚を調べる必要がある。特に多重量子井戸構造では歪み層のトータルの膜厚が重要となるが、スペーサ層厚さの影響などはまだ分かっていない。本研究では、Ge-on-Si (111)上に歪み SiGe/Ge 多重量子井戸構造を作製し、Ge スペーサ(井戸)層厚さの臨界膜厚へ与える影響、さらにパターニングの効果を調べたので報告する。

2. 実験方法、結果と考察

2段階成長法を用いて Ge-on-Si (111)を作製後、多重量子井戸構造として、Si_{0.15}Ge_{0.85}障壁層 (6 ~ 10 nm)、Ge 井戸層 (3 ~ 10 nm)を 350°Cで 15 周期成長させた。パターニングによるクラック抑制効果についても確認するため、Ge-on-Si (111)基板上にフォトリソグラフィにより、メサパターンを形成した基板にも同時成長した。成長後の表面モフォロジーを観察し、クラックに伴うラフネスが生じているかどうかを調べ、生じ始める SiGe 層のトータル膜厚を臨界膜厚として決定した。Fig. 2 に得られた臨界膜厚をまとめてプロットする。曲線は、歪み SiGe 単膜を Ge-on-Si (111)に成長させた場合の臨界膜厚である。これと比較して、SiGe/Ge 多重量子井戸構造における臨界膜厚は、Ge 井戸層の膜厚を大きくすることで向上していることが確認できる。特に Ge 井戸層が 10nm の場合では 50%の増加を確認した。SiGe 層に蓄積される歪みの縦方向への分散によって、クラック発生が抑制されたと考えている。また、パターニングを施すことで、さらにクラック発生の抑制ができ、この条件下ではクラックの発生は見られなかった。発光デバイス作製に向けて、SiGe 層の臨界膜厚の増加、クラック発生の抑制は不可欠であり、今回の結果はデバイス応用に有効であるといえる。本研究の一部は科学研究費補助金(19H02175、19H05616、20K21009)の支援を受けて行われた。

[1] K. Yamada et al. Appl. Phys. Express **14** 045504(2021) [2] Y. Wagatsuma et al. Appl. Phys. Express **14** 025502(2021) [3] Md. Mahfuz Alam et al. Appl. Phys. Express **12**, 081005(2019)

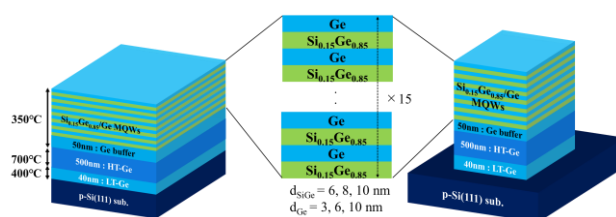


Fig. 1 Si_{0.15}Ge_{0.85}/Ge MQWs grown on Ge-on-Si (111)

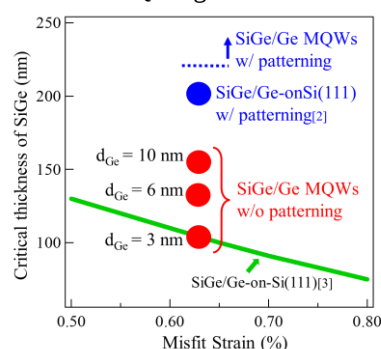


Fig. 2 Critical total thickness of strained SiGe layers on Ge-on-Si (111) against the misfit strain.

V 溝パターンを形成した Si 基板上への Ge 層のエピタキシャル成長

Ge epitaxial layer grown on V-groove patterned Si substrate

豊橋技科大¹, SUMCO², °Mohd Faiz Bin Amin¹, Jose A. Piedra-Lorenzana¹, 山根 啓輔¹,
飛沢 健¹, 中井 哲弥², 石川 靖彦¹

Toyohashi Univ. Tech.¹, SUMCO², °Mohd Faiz Bin Amin¹, Jose A. Piedra-Lorenzana¹,
Keisuke Yamene¹, Takeshi Hizawa¹, Tetsuya Nakai², Yasuhiko Ishikawa¹

E-mail: mohd.faiz.bin.amin.mr@tut.jp, ishikawa@ee.tut.ac.jp

1. Introduction

Epitaxial growth of Ge film on Si is used for fabrication of near-infrared photodetectors in Si photonics. A high-quality Ge film is required for the high-performance devices despite a large lattice mismatch of 4% between Ge and Si. Recently, we reported that the threading dislocation density (TDD) is significantly reduced in a Ge film by patterning the Si surface with an array of rectangular trenches on the submicron scale [1,2]. TDD reduction is derived from the dislocation trapping in the trench regions. In this work, an array of V-groove trenches with {111} facet sidewalls is examined, indicating a similar TDD reduction.

2. Experimental method

4-inch (001) Si wafer with a 200-nm-thick SiO₂ layer was used as the starting substrate. Using photolithography and dry etching, the SiO₂ layer was patterned into periodic strips running in the [110] direction. The strip width was changed as the parameter of 0.3 μm, 0.5 μm and 1.5 μm, despite the spacing between the SiO₂ strips fixed to 0.5 μm. The exposed Si surface between the SiO₂ strips was selectively etched in a 2.38% tetramethylammonium hydroxide (TMAH) solution at 60°C for 90 sec. V-shaped grooves of 350 nm in depth were formed with {111} facet sidewalls. After removing the SiO₂ masks in a HF solution, a 1-μm-thick Ge layer was epitaxially grown by ultrahigh vacuum chemical vapor deposition at 700°C using a source gas of GeH₄. The structures were evaluated by cross-sectional transmission electron microscopy (TEM).

3. Results and discussion

As shown in Fig. 1, a flat-top Ge film was formed on a V-groove patterned Si (0.5 μm wide strip) despite the non-flat starting Si substrate. TEM images revealed that the dislocations in Ge on the V-groove patterned Si were concentrated in the groove regions. This trapping phenomenon suppresses the penetration of the dislocations to

the top surface, indicating a reduction in the TDD of the Ge film. In fact, the etch-pit density (EPD) measurement revealed that the TDD of Ge on the patterned Si was as low as $0.6 \pm 0.1 \times 10^8 \text{ cm}^{-2}$, which is significantly lower than $2.2 \pm 0.3 \times 10^8 \text{ cm}^{-2}$ of Ge on the unpatterned Si. The effect of the pattern size as well as the pattern shape will be discussed.

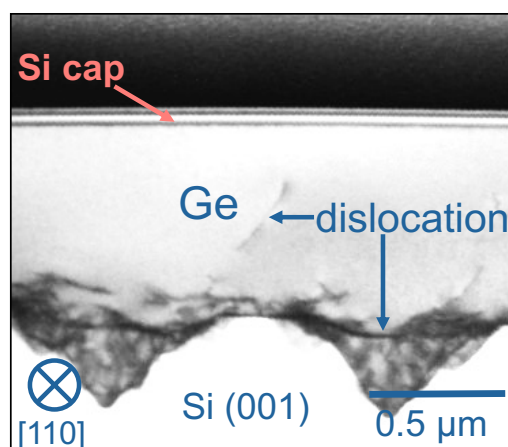


Fig. 1. A typical cross-sectional TEM image (0.5 μm wide strip).

4. Summary

A Ge film was epitaxially grown on a V-groove patterned Si substrate with {111} facet sidewalls. A continuous layer of Ge with a flat surface was formed. The TEM observation revealed a dislocation trapping in the V-groove regions. This led to a significant reduction in the TDD in the Ge film.

References

- [1] Mohd Faiz Bin Amin et al., 2022 JSAP Spring Meeting, 25p-D114-9.
- [2] Mohd Faiz Bin Amin et al., 2023 JSAP Spring Meeting, 16p-D511-7.

パターニングを施した Si (111) 上への歪み SiGe/Ge の作製と評価

Fabrication and evaluation of strained SiGe/Ge on patterned Si(111)

東京都市大学¹, 阪大基礎工 CSRN², JST さきがけ³, 阪大 OTRI⁴, 阪大基礎工⁵

○長尾 優希¹, 我妻 勇哉¹, 井上 貴裕¹, 小田島 綾華¹, 芝原 夕夏¹,

山田 道洋^{2,3}, 浜屋 宏平^{2,4,5}, 澤野 憲太郎¹

Tokyo City Univ.¹, CSRN, Osaka Univ.², JST-PRESTO³, OTRI, Osaka Univ.⁴, GSES, Osaka Univ.⁵,

○M. Nagao¹, Y. Wagatsuma¹, T. Inoue¹, A. Odashima¹, Y. Shibahara¹,

M. Yamada^{2,3}, K. Hamaya^{2,4,5}, K. Sawano¹

E-mail: g2281264@tcu.ac.jp

1. はじめに

近年 Ge(111)は、電子の移動度が高いことや、高品質強磁性体のエピタキシャル成長が可能であり、スピントロニクスに応用できることから注目を集めている[1]。さらに Ge 上に歪み $\text{Si}_{1-x}\text{Ge}_x$ (111)を形成することで歪み効果による特性向上が期待される。これまでに我々は、引っ張り歪みによって SiGe 膜に高密度のクラックが発生してしまうこと、Ge-on-Si のメサ・パターニングによってその抑制が可能であることを報告した[2]。今回、プロセスの簡便化にむけて、Ge-on-Si 形成前の Si 基板にパターニングを施し、歪み SiGe/Ge を連続成長した際のクラックの抑制効果について調べたので報告する。

2. 実験方法、結果と考察

Fig. 1 のように、Si(111)基板上に、RIE を用いて、10 μm の間隔で正方形のメサパターンを多数配列した。一つのメサパターンの1辺の長さを 50 μm から 700 μm まで変え、7.5 mm $\times$ 7.5 mm の領域にパターニングを施した。エッチング深さは 2.5 μm とした。その後、

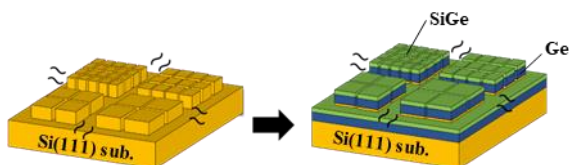


Fig. 1 Fabrication procedure of strained SiGe/Ge on patterned Si(111) substrates.

2 段階成長法を用いて Ge-on-Si(111)を作製し、歪み SiGe (250 nm)を 350°C で成長させた(Fig. 1)。

Fig. 2 のレーザー顕微鏡像より、パターン外には高密度にクラックが発生していることが確認できるのに対して、パターン内にはほとんどクラックが発生していないことが確認できた。メササイズが大きいパターンには、ごくわずかにパターン内へのクラック発生が確認された。基板の端近くのパターンアレイ以外においては、クラックの発生はほぼ完全に抑制された。この結果より Si 基板のパターニングを施すことによってクラックの伝搬を抑制できることが示された。またメサ・パターンサイズによるパターン内のクラック発生率の比較について当日報告する。

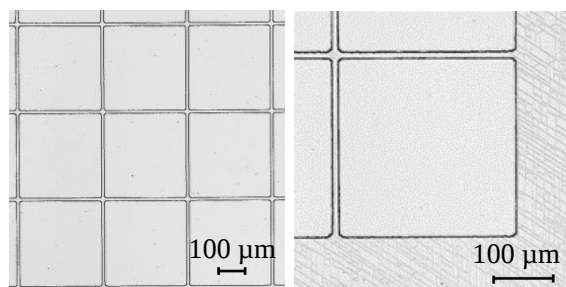


Fig. 2 Laser microscope surface images of (a) middle and (b) edge areas of mesa arrays for the 250 nm thick strained SiGe/Ge on a patterned Si(111).

本研究の一部は科学研究費補助金 (19H02175, 19H05616, 20K21009)、の支援を受けて行われた。

[1] K. Hamaya et al., *J. Phys. D: Appl. Phys.* 51, 393001 (2018).

[2] Y. Wagatsuma et al., *Appl. Phys. Express* 14, 025502 (2021).

歪み Si/SiGe/Si (110) MOS 構造の界面準位密度の評価

Evaluation of interface trap density of strained Si/SiGe/Si(110) MOS structures

山梨大¹, 東京都市大²

○青沼雄基¹, 藤澤泰輔¹, 堀内未希¹, 吉川満希¹,
山中淳二¹, 原康祐¹, 中川清和², 有元圭介¹

Yamanashi Univ.¹, Tokyo City Univ.²

○Y. Aonuma¹, T. Fujusawa¹, M. Horiuchi¹, M. Kikkawa¹,
J. Yamanaka¹, K. O. Hara¹, K. Nakagawa², K. Arimoto¹

E-mail: g23tz001@yamanashi.ac.jp

【はじめに】 歪みは半導体内部のキャリアの有効質量を低減させ、移動度を向上させることができる。特に、Si(110)面上に形成される伸長歪み Si は正孔が高い移動度を示すことが報告されている^[1]。文献[2]では移動度が歪み率と正の相関をもつことを報告した。本研究では文献[2]の試料の界面準位密度を評価し、移動度との関係を調べた。

【実験方法】 結晶成長は固体ソース MBE を用いて行った。n-Si(110)基板に階段傾斜組成 SiGe または連続傾斜組成 SiGe を成長させた後、均一 SiGe 層・歪み Si 層(20 nm)を成長させた。Ge の組成を変えることにより歪み率が異なる試料を得た。その後、CVD 法を用いて酸化膜を成膜し、電極として Al を蒸着した。最後に、400°C・30 分のフォーミングガスアニールを行い、MOS キャパシタを作製した。そして、LCR メーターを用いてインピーダンス測定を行い、コンダクタンス法により界面準位密度(D_{it})の評価を行った。

【結果と考察】 Fig. 1 に各試料の D_{it} (最小値) と AFM を用いて評価した RMS ラフネスとの関係を示す。行った実験の範囲では D_{it} と表面粗さの間に正の相関は見出されなかった。Fig. 2(下)は正孔移動度 (正孔密度が $5 \times 10^{12} \text{ cm}^{-2}$ の時の値) と歪み Si のラマンシフト(歪み率)との関係を示している。これらの試料の界面準位密度を Fig. 2(上)に示す。連続傾斜組成 SiGe バッファを用いた試料では D_{it} が大きい。試料間での差異はほとんど見られなかった。また、調べた範囲では移動度と D_{it} との間に明確な相関は得られなかった。 $10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ 近い D_{it} 存在下においても歪みによる移動度向上効果がはたらいっており、歪み量が移動度に対して大きな影響を及ぼしていることが分かる。 D_{it} の低減により更に高い移動度を実現できると考えられ、 D_{it} の低減に向けた試料作製条件の最適化が必要である。

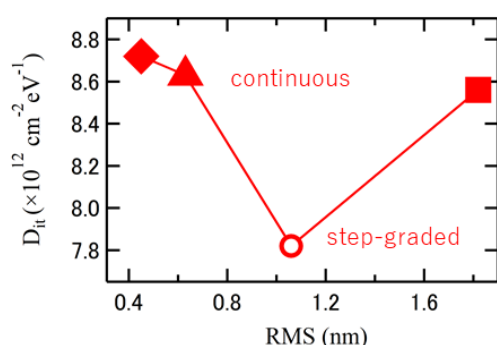


Fig. 1. Relationship between D_{it} and RMS roughness.

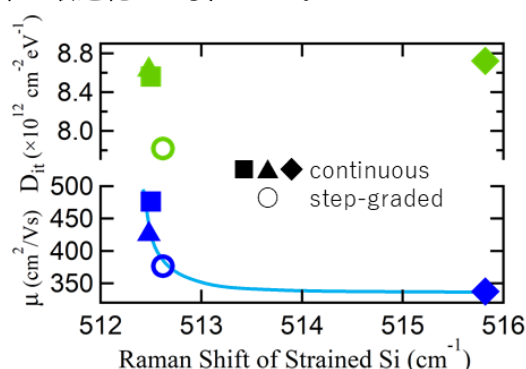


Fig. 2. Relationship between the hole mobility, strain and D_{it} .

【謝辞】 本研究は JSPS 科研費 JP21K04900 の助成を受けて行われた。

[1] K. Arimoto *et al.*, JJAP 59, SGGK06 (2020).

[2] T. Fujisawa *et al.*, Materials Science in Semiconductor Processing 161, 107476 (2023).

歪み Si/SiGe/Si (110) ヘテロ構造への in-situ Sb ドーピングプロセスの検討

Study on in-situ Sb doping process in fabrication of strained Si/SiGe/Si (110) heterostructures

山梨大¹, 東京都市大² ○河村 剛登¹, 原 康祐¹, 山中 淳二¹, 中川 清和², 有元 圭介¹
Univ. of Yamanashi¹, Tokyo City Univ², ○T. Kawamura¹, Kosuke O. Hara¹, Junji Yamanaka¹,
K. Nakagawa², Keisuke Arimoto¹
E-mail : g22tz004@yamanashi.ac.jp

電子デバイスの高性能化を実現するために、移動度の向上が有効である。先行研究では Si(110)基板上に形成した歪み Si 中での高正孔移動度を報告した[1]。しかし、Off 状態時のリーク電流の抑制が課題である。文献[2]では、SiGe 層の膜厚を薄くすることでリーク電流が低減されることを示した。リーク電流の抑制に有効なもう一つの方法として、不純物ドーピングによるポテンシャル制御がある。成長中に N 型不純物である Sb をドーピングする場合、表面偏析が起きてしまうことが問題である。低温で結晶成長することで表面偏析を抑制できるが、低温での結晶成長は結晶性に悪影響を与え、移動度を低下させると考えられる。本研究では、成長温度が結晶性に与える影響を調査し、その結果を用いて、Sb の制御と Sb ドープによる結晶性への影響の調査を目的に研究を行った。

試料は MBE 法で作製した。まず、結晶成長温度の検討を行った。n-Si(110)基板上に連続傾斜組成 SiGe 層(Ge 組成 : 0.36~30%)を 300 nm 成長後、均一組成層 50 nm および歪み Si 層 20 nm を成長した。成長温度を 300 °C~600 °Cの範囲で変え、得られた試料の結晶性評価を行ったところ、450 °Cまたは 500 °Cで成長した場合に良好な結晶性が得られた。

次に、同じく MBE 法により Fig. 1 のような試料を作製した。試料 B では、Sb ドープ層成長後に低温成長層を 10nm 設けることで、Sb の表面偏析の抑制を狙った。AFM により評価した RMS 値は A が 1.3 nm、B は 0.80 nm となり、低温成長層を挟むことで表面の粗さも抑えられたと考えられる。

本研究は JSPS 科研費 JP21K04900 の助成を受けて行われた。

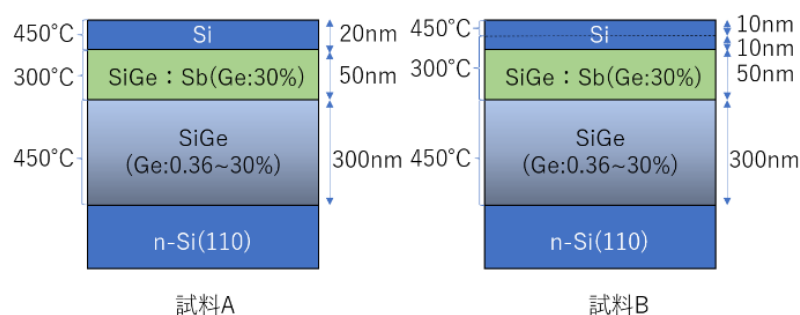


Fig. 1 Sample structure

[1] K. Arimoto et al., Jpn. J. Appl. Phys. 59, SGGK06 (2020)

[2] T. Fujisawa et al., Materials Science in Semiconductor Processing 161, 107476 (2023)

極薄膜 GOI pMOSFET に印加される異方性二軸応力のチャネル方向依存性 Channel Direction Dependence of Anisotropic Biaxial Stress in Extremely-Thin-Body GOI p-type MOSFET

横川 凌^{1,2}、前田 唯葉¹、寿川 尚¹、Chen Chia-Tsong³、Toprasertpong Kasidit³、竹中 充³、
高木 信一³、小椋 厚志^{1,2}

(1.明治大理工、2.明治大 MREL、3.東大院工)

°R. Yokogawa^{1,2}, Y. Maeda¹, S. Sugawa¹, C.-T. Chen³, K. Toprasertpong³, M. Takenaka³, S. Takagi³,
and A. Ogura^{1,2}

(1. Meiji Univ. 2. MREL 3. Univ. of Tokyo)

E-mail: r_yokogawa@meiji.ac.jp

【背景と目的】極薄膜GOI(Ge on Insulator)は寄生容量、リーク電流の低減およびSiより高電子・高正孔移動度を有し、次世代CMOS応用に期待されている。様々な極薄膜GOI作製方法が提案されている中、酸化濃縮法は極薄膜GOIを容易に作製できる。また、適切に圧縮、引張り歪を導入でき、優れたデバイス動作をすることが報告されている[1, 2]。しかし、GOI薄膜化およびデバイス加工に伴い、チャネル内の歪状態は複雑に変化し、特に歪のチャネル方向依存性は明らかになっていない。これまで我々は酸化濃縮法で作製された極薄膜<110>GOI pMOSFETに対し、液浸ラマン分光法による異方性二軸応力評価を実施し、チャネル幅減少に伴い明瞭な応力緩和を観測した[3]。本研究では<100>GOI pMOSFETの異方性二軸応力評価を実施し、応力のチャネル方向依存性について報告する。

【実験】10 nm の(100)SOI 基板上に60 nm のSi_{0.75}Ge_{0.25}エピタキシャル層を形成した後、酸化濃縮し面内圧縮歪GOIを準備した。熱酸化膜除去後、電子ビームリソグラフィとプラズマドライエッチングで<100>方向にパターニングした。その後、デジタルエッチングにより極薄膜化を行い、バックゲートpMOSFETを作製した[4]。液浸ラマン分光法の測定条件として、液浸レンズの開口数、オイルの屈折率はそれぞれ1.4、1.5とした。また励起光源の波長、分光器の焦点距離はそれぞれ532 nm、2,000 mmとした。GOIチャネル由来のGe-Ge光学振動モードにおける縦光学(LO: Longitudinal Optical)、横光学(TO: Transverse Optical)モードを励起し、各々のラマンシフトから異方性二軸応力を算出した。

【結果・考察】LO および TO フォノンスペクトルのラマンシフトから算出した異方性二軸応力(チャネル方向、幅方向)の<100>GOI チャネル幅依存性を Fig. 1 に示す。結果、チャネル

方向の応力値は比較的大きく、チャネル幅が減少しても概ね圧縮応力が保たれている傾向を確認した。一方、チャネル幅方向では、幅が比較的広いチャネルで既に応力緩和を示し、<110>GOI pMOSFET チャネルと比較して<100>方向ではチャネル幅が広くても応力緩和が進行すると考えられる。これらの傾向は、放射光 X 線回折を用いた2次元逆格子マッピングによる<100> Si: C ナノワイヤの格子定数分布測定で得られた結果とよく相関しており[5]、極薄膜 GOI でもチャネル方向の結晶方位は応力緩和に影響すると考えられる。

【謝辞】本研究は科研費(22H00208)の支援により実施した。

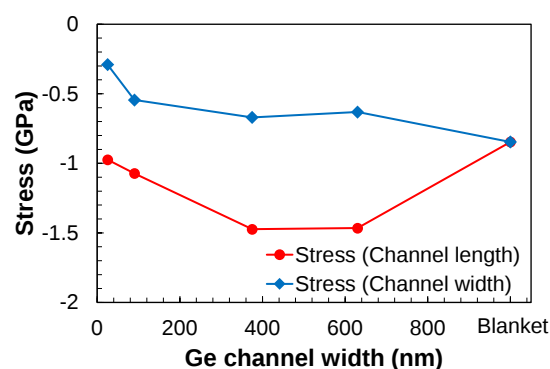


Fig. 1 Channel width dependence of anisotropic biaxial stress in extremely-thin-body GOI p-type MOSFET along <100> longitudinal direction.

- [1] K. -W. Jo 他, 第 67 回応用物理学会春季学術講演会演予稿集, 11-173 (2020).
- [2] K. -W. Jo *et al.*, Appl. Phys. Lett. **114**, 062101 (2019).
- [3] R. Yokogawa *et al.*, ECS Trans. **109**, 351 (2022).
- [4] C. -T. Chen *et al.*, IEEE Trans. Electron Devices, **69** [1], 25 (2022).
- [5] 廣沢 一郎 他, 第 70 回応用物理学会春季学術講演会演予稿集, 13-100 (2023).

極薄膜(100)SGOI p-MOSFET のチャネル領域における異方性二軸応力のチャネル幅依存性 Channel Width Dependence of Anisotropic Biaxial Stress in Extremely Thin Body (100) SGOI p-MOSFET

○前田 唯葉¹、横川 凌^{1,2}、寿川 尚¹、Chia-Tsong Chen³、Kasidit Toprasertpong³、
竹中 充³、高木 信一³、小椋 厚志^{1,2}

(1. 明治大理工, 2. 明治大 MREL, 3. 東大院工)

○Y. Maeda¹, R. Yokogawa^{1,2}, S. Sugawa¹, C.-T. Chen³, K. Toprasertpong³, M. Takenaka³,
S. Takagi³, and A. Ogura^{1,2}

(1. Meiji Univ., 2. Meiji Renewable Energy Laboratory, 3. Univ. of Tokyo)

E-mail: ce231068@meiji.ac.jp

【背景・目的】SiGe (Silicon Germanium)はSiよりも高キャリア移動度を有し、SiGeをチャネル材料として用いた極薄膜SGOI (SiGe on Insulator) p-MOSFETは、リーク電流の低減および短チャネル効果の抑制が可能であることから、次世代CMOS構造として期待されている。さらに、チャネル領域に圧縮歪を印加することで正孔移動度が向上することから、p-MOSFETの高性能化において歪技術を正しく適用することが重要となる。しかし、チャネル領域の歪状態はデバイス加工により複雑に変化するため、実際のデバイスにおける詳細な歪評価が必要となる。これまで、GOI p-MOSFETにおける異方性二軸応力評価に関する報告はあるが、極薄膜SGOI p-MOSFETにおける報告例はない[1]。したがって、本研究では液浸ラマン分光法を用いて極薄膜SGOI p-MOSFETのチャネル領域における異方性二軸応力のチャネル幅依存性を評価した。

【実験】試料は(100)SOI基板上に60 nmのSi_{0.75}Ge_{0.25}をエピタキシャル成長させた後、酸化濃縮法により、SiGe膜厚10 nm、Ge濃度約68%の圧縮歪SGOI構造を形成した[2]。その後、酸化膜除去、チャネル領域の形成、表面保護のためパッシベーションを行い、ニッケル電極を蒸着することによりSGOI p-MOSFETを作製した[3]。SiGeチャネル領域の異方性二軸応力評価には液浸ラマン分光法を用い、励起光源は532 nmのレーザー、レーザーパワーは1 mW以下、焦点距離は2,000 mm、液浸レンズの開口数およびオイルの屈折率はそれぞれ1.4、1.5とした。測定は座標系 x : [110], y : $\bar{[110]}$, z : [001]において偏光配置 $z(x,x)\bar{z}$ および $z(x,y)\bar{z}$ で行い、それぞれLO-activeおよびTO-activeのGe-Ge mode ラマンスペクトルを得た。

【結果・考察】液浸ラマン分光法で得られたチャネル幅738 nmのSiGeチャネル領域における偏光配置 $z(x,x)\bar{z}$ および $z(x,y)\bar{z}$ で得られたラマンスペクトルをFig. 1に示す。ラマンスペクトルが無歪SiGeのピーク位置よりも高波数側に観測されたことから、チャネル領域に圧縮歪が印加されていることを確認した。ラマンシフトから算出した異方性二軸応力とチャネル幅の関係をFig. 2に示す。チャネル幅減少に伴いチャネル幅方向の応力緩和が進行し、チャネル長が約80 μm で一定のチャネル長方向の応力は概ね維持していることを確認した。したがって、チャネル幅の微細加工によりSiGeチャネル領域の応力状態は擬似一軸応力に近づくことが示唆された。

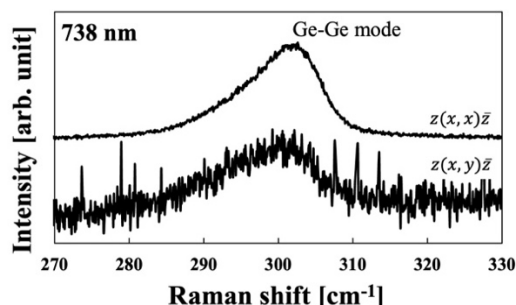


Fig. 1 Raman spectra obtained in the polarization configurations of $z(x,x)\bar{z}$ and $z(x,y)\bar{z}$ from SiGe channel region at channel width 738 nm.

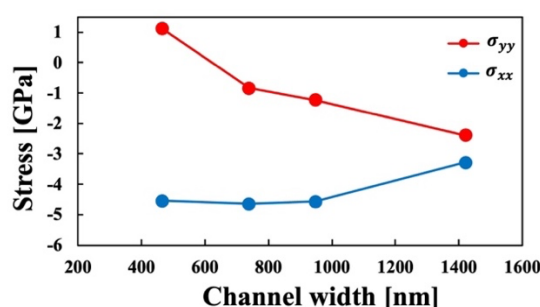


Fig 2 Channel width dependence of the calculated transverse stress (σ_{yy}) and longitudinal stress (σ_{xx}).

【参考文献】

- [1] C. -T. Chen *et al.*, IEEE Trans. Electron Devices **69**, 1, pp.25 (2022).
- [2] C. -T. Chen *et al.*, Proc. IEEE Symp. VLSI Technology, T3-4, (2021).
- [3] K. -W. Jo *et al.*, Appl. Phys. Lett. **114**, 062101 (2019).

遺伝的アルゴリズムを利用した SiGe 混晶の安定構造探索とバンド構造解析

Genetic algorithm searching for stable structures and band structure analysis of SiGe alloy

岡山県大院情報系工¹, 岡山県大情報工²

○(M1)別宮 響¹, 野田 祐輔², 末岡 浩治²

Graduate School of Engineering, Okayama Pref. Univ.¹,

Faculty of Computer Science and Systems Engineering, Okayama Pref. Univ.²,

°H. Bekku¹, Y. Noda², K. Sueoka²

E-mail: tjgwmp0@gmail.com

SiGe 混晶は様々な濃度で混晶を形成するため、組成の変化によりバンドギャップや格子定数など物性の制御などを実現することのできる結晶である。その特性を活かし、歪み Si の基盤や金属酸化膜半導体のチャネル部分などに用いられている[1,2]。しかしながら、SiGe 混晶の原子レベルでの安定構造や物性を明らかにした理論計算の先行研究が少ない現状にある。

本研究では、第一原理計算と遺伝的アルゴリズムを用いて $\text{Si}_x\text{Ge}_{1-x}$ の 7 種類の組成 ($x = 0.125\text{--}0.875$, 0.125 刻み) における安定原子配置を探索し、 $\text{Si}_x\text{Ge}_{1-x}$ の形成エネルギーや格子定数、バンド構造を解析した。第一原理計算では、ダイヤモンド構造の 64 原子モデルを用いた。この計算方法では遺伝的アルゴリズムで原子配置を制御しながら、第一原理計算から得られる全エネルギー値の最小化を目的として効率的な安定構造探索を実行した。我々の先行研究では、同様の手法を利用して GeSn 混晶の安定構造探索に成功している[3]。

図 1 に各組成における形成エネルギーを示す。 $x = 0.500$ について、既存のデータベースに登録されている最安定構造 (Zincblende 型構造) よりも更に安定な原子配置を発見した (図 2 参照)。計算結果の詳細は当日報告する。

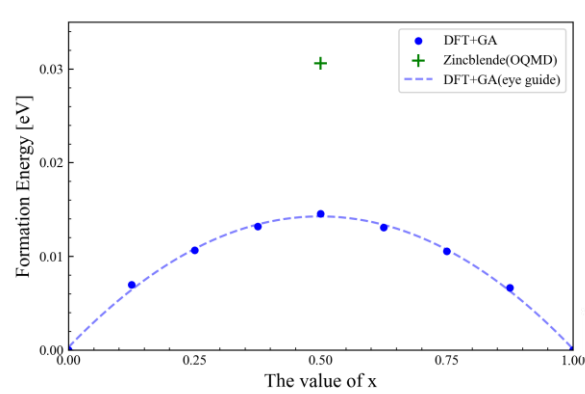


Fig. 1 SiGe 混晶の形成エネルギー

参考文献

[1] M. L. Lee, E. A. Fitzgerald, M. T. Bulsara, M. T. Currie, A. Lochtefeld, *J. Appl. Phys.* **97**, 011101 (2005).
[2] D. J. Paul, *Semicond. Sci. Technol.* **19**, R75-R108 (2004).
[3] 野田祐輔, 末岡浩治, 第 83 回応用物理学会秋季学術講演会, 21a-A106-1, 2022 年 9 月.

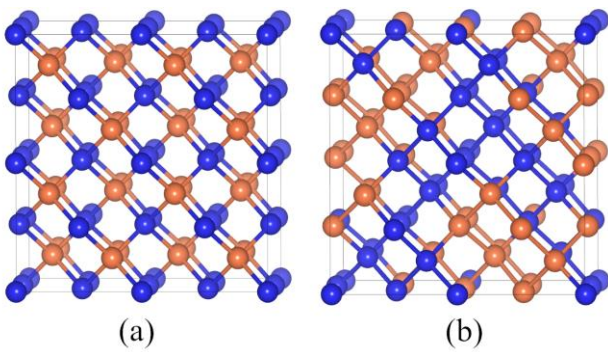


Fig. 2 SiGe ($x = 0.500$) の結晶構造モデル.

(a) Zincblende 型構造, (b) GA 探索後の安定構造

Al/Si_{0.2}Ge_{0.8}(111)上に偏析した Si および Ge の光電子分光分析 Photoemission Study on Si and Ge Segregation on Al/Si_{0.2}Ge_{0.8}(111) Structures

名古屋大¹, 福岡大², 愛工大³, IHP⁴ °酒井 大希¹, 大田 晃生²,
田岡 紀之³, 牧原 克典¹, 山本 裕司⁴, 宮崎 誠一¹

Nagoya Univ.¹, Fukuoka Univ.², Aichi Inst. of Tech.³, IHP⁴ °Taiki Sakai¹, Akio Ohta²,
Noriyuki Taoka³, Katsunori Makiyama¹, Yuji Yamamoto⁴, Seiichi Miyazaki¹

E-mail: sakai.taiki.v0@s.mail.nagoya-u.ac.jp

序＞これまでに、厚さ 85nm の Si_{0.2}Ge_{0.8}(111)膜上に抵抗加熱真空蒸着により厚さ 30nm の Al 薄膜を形成し、窒素雰囲気中熱処理をすることで、自然酸化などにより試料最表面にできた Al 酸化膜と Al 薄膜との間に Si および Ge 原子が偏析することを明らかにした[1]。また、偏析した Ge よりも Si の酸化がすすむことに加え、Al 酸化膜が保護膜となるため、600°C の熱処理においても偏析した Ge の酸化は認められなかった。本研究では、熱処理による元素偏析に関する理解を深めるために、Al/Si_{0.2}Ge_{0.8}(111)積層構造を作成し、処理時間を変化させて熱処理した後、試料表面近傍の化学結合状態を単色化 AlK α 特性 X 線(1486.6eV)を用いた XPS により評価した。

実験方法＞Si(111)基板上に H₂ 希釈 SiH₄+GeH₄ 混合ガスを用いた CVD により厚さ 85nm の Si_{0.2}Ge_{0.8}(111)をエピタキシャル成長した。4.5%に希釈した HF 溶液により洗浄した Si_{0.2}Ge_{0.8}(111)表面上に、抵抗加熱真空蒸着(真空度: ~4.5×10⁻⁶ Pa)により厚さ~30nm の Al 薄膜を堆積した後、窒素雰囲気中で 300°C の熱処理を行った。

結果および考察＞300°C の熱処理前後で測定した Al/Si_{0.2}Ge_{0.8}(111)の Al2p、Ge3d、および Si2p 内殻光電子スペクトルを Fig.1 に示す。各スペクトルの信号強度および結合エネルギーは、Al2p 信号の Al-Al 結合由来の信号成分で補正した。30 分および 120 分間の熱処理により、Al2p 信号の Al-O 結合成分が増大し、表面酸化が進行する。Ge3d 信号では、30 分間の熱処理により、Ge-Ge 結合成分が顕著となり、熱処理時間の増加によりさらに増大する。Ge3d 光電子の平均自由行程と Al 薄膜の厚さを考慮すると、観測された Ge-Ge 結合成分は、試料表面近傍に偏析した Ge に起因する信号である。一方、Ge の場合とは異なり、Si2p 信号の Si-Si 結合成分の熱処理による明瞭な増大は認められない。また、Si-O 結合成分が検出される~103eV 近傍に、Al2p 信号の Al-Al 結合に由来するプラズモンエネルギー損失信号が重畳することから詳細な分析は難しいが、熱処理により Si-O 結合成分もほとんど変化していないことが示唆される。Fig.2 に、300°C で 10 分から 120 分間熱処理した Al/Si_{0.2}Ge_{0.8}(111)構造において、光イオン化断面積を考慮し、Al-Al 結合成分で強度を規格した Ge-Ge および Si-Si 結合成分の積分強度を熱処理時間に対してまとめた結果を示す。30 分までの熱処理では Ge の強度は大きく増大するものの、更に長時間 (120 分間) の熱処理では Ge の強度は飽和する傾向が認められる。また、Ge に対する Si の強度は著しく小さい。Al-Ge および Al-Si の状態図を参照すると、300°C での Al 中の Ge および Si の固溶度は、それぞれ~0.5at.% と~0.1at.%であり、Ge に比べて Si が小さいという傾向は一致する。したがって、300°C の熱処理では Si に比べ Ge 析出量が多く、表面偏析層の組成の制御では、熱処理温度も重要となることが分かった。

まとめ＞Al/Si_{0.2}Ge_{0.8}(111)構造を 300 °C で熱処理することで、Si よりも Ge の表面偏析を進行することが分かった。偏析した Si/Ge 層の組成制御には熱処理温度が重要となることが分かった。

謝辞＞本研究の一部は、科学研究費補助金(22H01524)より支援を受けた。

参考文献＞ [1] T. Sakai *et al.*, 第 70 回応用物理学会春季学術講演会 16a-D511-8

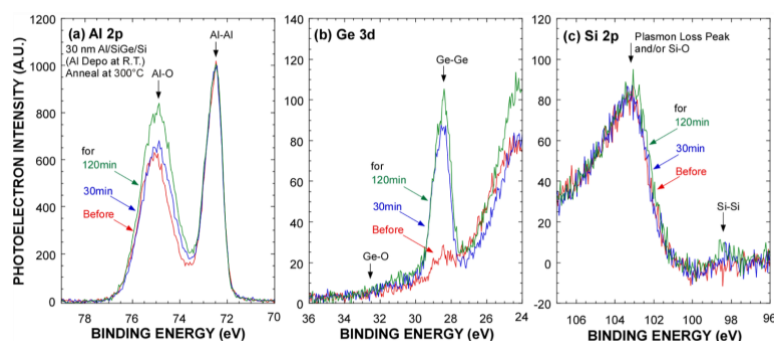


Fig. 1 (a) Al 2p, (b) Ge 3d, and (c) Si 2p core-line spectra for the Al/Si_{0.2}Ge_{0.8}(111) structure taken before and after annealing at 300 °C in N₂ ambient.

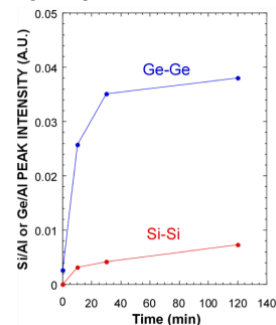


Fig. 2 Peak intensities from Ge-Ge and Si-Si signals normalized by the Al-Al signal component.

SiO₂ 上への Ni シリサイドナノシート形成における H₂O₂ 溶液処理の効果 Impact of Wet-chemical H₂O₂ Pretreatment for Ni-silicide Nano-sheet Formation on SiO₂

¹名大院工,²愛工大,³福岡大理 ^{○1}木村圭佑,²田岡紀之,³大田晃生,¹牧原克典,¹宮崎誠一

¹Nagoya Univ., ²Aichi Inst. of Tech., ³Fukuoka Univ.

^{○1}K. Kimura, ²N. Taoka, ³A. Ohta, ¹K. Makihara, and ¹S. Miyazaki

E-mail: kimura.keisuke.c4@s.mail.nagoya-u.ac.jp

序膜厚数 nm 以下の金属ナノシート(MNS)は、分子センサ向け材料として注目を集めており[1]、センサ感度の向上のためには薄膜化が有効であることが報告されている[2]。これまで我々は ULSI および触媒材料として注目を浴びている Ni シリサイド[3]の薄膜化を試みてきた[4]。膜厚 5 nm 以下では、高温熱処理によるシリサイド化反応において、膜の凝集が顕著になることから、今回、その抑制手法を検討した。具体的には、これまでと同様に Si/Ni/Si 構造を有する試料を熱処理前に H₂O₂ に浸漬し、その表面処理の効果を調べた。

実験方法Si(100)基板上に 300 nm の熱酸化 SiO₂ 層を形成し、0.1%の希釈フッ酸溶液により表面処理を行った。その後、電子ビーム蒸着によって、Si および Ni 層を交互に堆積し、Si/Ni/Si 積層構造を形成した。膜厚は、それぞれ 2.0, 0.7, 1.1 nm である。その試料を 30% に希釈した H₂O₂ に 60 分間浸漬し、その後、窒素雰囲気中 600 °C で 1 時間の熱処理を行った。これらの試料に対して、ラマン分光法及び原子間力顕微鏡(AFM)を用いて H₂O₂ 処理の影響を調べた。

結果および考察Fig. 1 に熱処理前後のラマンスペクトルを示す。なお、ここでは H₂O₂ 前処理した試料と前処理無しの試料について示している。熱処理前の試料では、明瞭なピークは見られないが、熱処理後の試料では、H₂O₂ 前処理の有無に依らず、300 および 370 cm⁻¹ に NiSi₂ 相に起因した信号[5]が認められた。Fig. 2(a)および(b) に、H₂O₂ 前処理を施さずに熱処理した試料と前処理を施した熱処理後の試料の AFM 表面形状像をそれぞれ示す。また、Fig. 2(c)に Fig. 2(a)および(b)中の青線で示した位置における高さプロファイルを示す。H₂O₂ 前処理を施さなかった場合、RMS 荒さは、~1.0nm と顕著な表面荒れが確認されるのに対して、H₂O₂ 前処理を行った場合、RMS 荒さは~0.3nm 程度と平坦な表面形態を有していることがわかる。高さプロファイルからも、顕著な表面形態の違いが確認でき、H₂O₂ 前処理の有効性を確認できる。この熱処理前後の表面形状の大きな違いは、H₂O₂ 前処理による表面酸化の進行、OH 結合や水素結合の導入がシリサイド化反応時、構成原子の表面マイグレーションの抑制に効果的に寄与した結果と考えられる[6]。当日は化学結合状態・電気的特性などの詳細なデータを示しながら H₂O₂ 処理が Ni シリサイド NS 形成に与える影響を議論する。

参考文献>[1] T. Tanaka *et al.*, IEEE Trans. Electron Dev., **66** (2019)5393. [2] E. Sennik *et al.*, Mater. Lett. **177**(2016)104. [3] X. chen *et al.*, Catal. Sci. Technol.,**4**(2014)53 [4] 木村 他, 第 70 回応用物理学会春季学術講演会, 16a-D511-10. [5] R.N. Wang *et al.*, Nucl. Instr. and Meth. in Phys. Res. B, **222** (2004) 462. [6]広瀬 他, 表面科学, **13** (1992) 324.

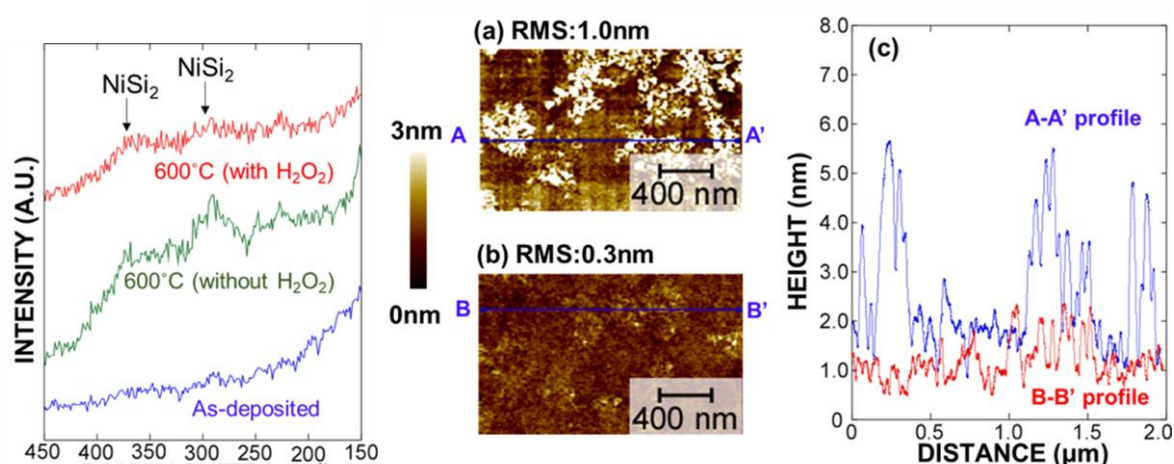


Fig.1: Raman spectra of the samples before and after annealing at 600°C w/o and w/ H₂O₂ pretreatment.

Fig.2: AFM images of the samples after annealing at 600°C (a)without and (b)with H₂O₂ pretreatment. Line profiles obtained at the points of A to A' and B to B' indicated in (a) and (b) are shown in (c).

高い正孔移動度を持つゲルマナン薄膜の成膜条件最適化

Optimization of growth conditions for germanane thin films with high hole mobility

東大院総合, °片山裕美子, 小林大輝, 安武裕輔, 深津 晋, 上野和紀

Graduate School of Arts and Sciences, UTokyo, °Yumiko Katayama, Daiki Kobayashi,

Yuhsuke Yasutake, Susumu Fukatsu, and Kazunori Ueno

E-mail: c-y.katayama@g.ecc.u-tokyo.ac.jp

ゲルマナン(GeH)は、Ge ハニカムシートの上下を水素で終端した構造を持つ IV 族元素による 2 次元 van der Waals 結晶である。GeH は直接遷移化に伴う光機能発現とキャリア移動度の向上、さらに化学修飾による大気安定性といった特徴から、次世代光電子デバイスの基盤材料として期待されている [1]。

我々はこれまでに、Ge(111)基板上 GeH 薄膜をチャネルとした電気二重層トランジスタにおいて両極性動作を実証し、120 K での電子移動度 $6500 \text{ cm}^2/\text{Vs}$ 、正孔移動度 $570 \text{ cm}^2/\text{Vs}$ を報告した[2]。一方、低温領域での接触抵抗の増大により 120 K 程度が測定の下限温度となっていた。そこでさまざまな金属電極材料を探索する中、GeH と良好な電氣的接触の形成に成功し、GeH 薄膜が 15 K で $6.7 \times 10^4 \text{ cm}^2/\text{Vs}$ の正孔移動度を示すことを見出した[3]。本研究では、GeH の前駆体である CaGe_2 エピタキシャル薄膜の成膜条件を精査することで、Ge(111)基板上 GeH 薄膜において最大 $\sim 2.0 \times 10^5 \text{ cm}^2/\text{Vs}$ (15 K)の高い正孔移動度が得られたので報告する。

GeH 薄膜は、Ca インタカラント介在 Ge-MBE 法で Ge(111)基板上 CaGe_2 エピタキシャル薄膜を成長後、低温塩酸浸漬($-40 \sim -17^\circ\text{C}$)でのトポタクティック反応により作製した。 CaGe_2 エピタキシャル薄膜は RHEED モニタ下で Ge バッファ層上に Ca と Ge 共蒸着により成長した。基板温度を $600 \sim 750^\circ\text{C}$ の範囲で変化させる一方で成長後の *in-situ* 750°C アニールの効果も調べた。 CaGe_2 薄膜の低温塩酸処理後、XRD 測定によりすべての試料で c 軸配向した GeH 膜が得られていることを確認した。GeH 薄膜に Pt 電極パターン形成後、輸送特性の評価を行った。GeH 薄膜のシート抵抗 R_s の温度依存性は、 $250 \sim 300 \text{ K}$ の範囲で半導体的な挙動を示し、 250 K 付近で $1.5 \text{ k}\Omega/\text{sq}$ の極大を迎えた後、 250 K 以下では金属的な伝導を示した。Hall 測定からは正孔が多数キャリアであることが確認された。Hall 抵抗の磁場依存性は 150 K 以下の低温で線形となり、Single carrier model にしたがってキャリア濃度と移動度を算出した。FIG.1 に成長温度を変化させたときの GeH 膜のキャリア移動度の温度依存性を示す。GeH の正孔移動度は、アニールなしの 700°C 成膜の条件で最大となり、 15 K で $2.0 \times 10^5 \text{ cm}^2/\text{Vs}$ に達した。講演では、輸送特性への Ge 基板の寄与や正孔伝導層の特性について詳しく議論する。

[1] E. Bianco, *et al.*, ACS Nano **7**, 4414 (2013).

[2] Y. Katayama *et al.*, Appl. Phys. Lett. **115**, 122101 (2019).

[3] D. Kobayashi *et al.*, The 83rd JSAP Fall 23p-C101-11, (2022).

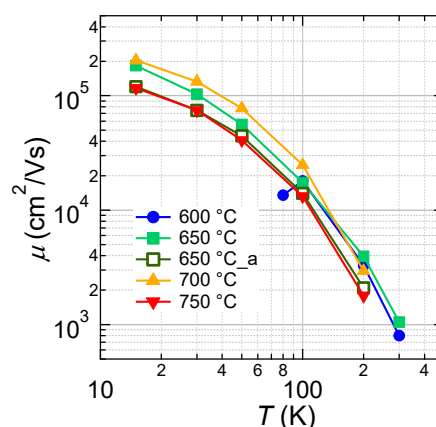


FIG.1 Temperature dependence of the hole mobility was investigated in the GeH films obtained by growth at temperatures ranging from 600 to 750°C .