

一般セッション(口頭講演) | 15 結晶工学：15.5 IV族結晶，IV-IV族混晶

■ 2023年9月23日(土) 9:00 ~ 11:15 | 会 A602 (熊本城ホール)

■ [23a-A602-1~9] 15.5 IV族結晶，IV-IV族混晶

有元 圭介(山梨大)

9:00 ~ 9:15

[23a-A602-1] ポストアニールと薄化によるSn添加多結晶Ge薄膜 ($\leq 20\text{nm}$) のキャリア移動度の向上○古賀 泰志郎¹、永野 貴也¹、茂藤 健太²、山本 圭介²、佐道 泰造¹ (1.九大システム情報、2.九大総理工)

9:15 ~ 9:30

[23a-A602-2] 絶縁基板上のSi薄膜の固相成長に与えるSn添加効果

○花房 佑樹¹、岡本 紘汰¹、佐道 泰造¹ (1.九大システム情報)

◆ 奨励賞エントリー

9:30 ~ 9:45

[23a-A602-3] 多結晶Ge薄膜に与える水素パッシベーション効果

○野沢 公暉¹、石山 隆光¹、溝口 拓士¹、末益 崇¹、都甲 薫¹ (1.筑波大学)

◆ 英語発表

9:45 ~ 10:00

[23a-A602-4] Crystallization of n-type $\text{Si}_{0.1}\text{Ge}_{0.9}$ thin films by high-speed CW laser annealing○Rahmat Hadi Saputro^{1,2}, Ryo Matsumura¹, Tatsuro Maeda³, Naoki Fukata^{1,2} (1.NIMS, 2.Univ. of Tsukuba, 3.AIST)

10:00 ~ 10:15

[23a-A602-5] 2段階熱処理による非晶質Ge/SiO₂のMg誘起横方向成長の評価○(B)高細工 彩斗¹、平井 杜和¹、森本 敦己¹、高倉 健一郎¹、角田 功¹ (1.熊本高等専門学校)

◆ 奨励賞エントリー

10:15 ~ 10:30

[23a-A602-6] 局所溶融結晶化GeSn PINダイオードの発光特性解析

○(M1)岩本 蒼典¹、細井 卓治²、小林 拓真¹、志村 考功¹、渡部 平司¹ (1.阪大院工、2.関学大工)

10:30 ~ 10:45

[23a-A602-7] スパッタリング法によるInP基板上のGe_{0.75}Sn_{0.25}エピタキシャル成長○壁谷 汰知¹、柴山 茂久¹、高木 孝明¹、坂下 満男¹、黒澤 昌志¹、中塚 理^{1,2} (1.名大院工、2.名大未来研)

10:45 ~ 11:00

[23a-A602-8] Ge格子整合系 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶とその転写○前田 辰郎¹、石井 裕之¹、張 文馨¹、張 師宇²、柴山 茂久²、黒澤 昌志²、中塚 理² (1.産総研、2.名大院工)

11:00 ~ 11:15

[23a-A602-9] [講演奨励賞受賞記念講演] $\text{Si}_{1-x}\text{Sn}_x$ 薄膜で観測される巨大熱電能の電子濃度依存性○大岩 樹¹、柴山 茂久¹、坂下 満男¹、中塚 理^{1,2}、片瀬 貴義³、黒澤 昌志¹ (1.名大院工、2.名大未来研、3.東工大元素MDXセ)

ポストアニールと薄化による Sn 添加多結晶 Ge 薄膜($\leq 20\text{nm}$)のキャリア移動度の向上

Improvement of carrier mobility of Sn-doped polycrystalline Ge thin films($\leq 20\text{nm}$)
by post annealing and thinning

九大・システム情報¹, 九大・総理工²

古賀 泰志郎¹, 永野 貴弥¹, 茂藤 健太², 山本 圭介², 佐道 泰造¹

Kyushu Univ^{1,2}, T. Koga¹, T. Nagano¹, K. Moto², K. Yamamoto², T. Sadoh¹

E-mail : koga.taishiro.027@s.kyushu-u.ac.jp

【はじめに】

高性能な薄膜デバイスの実現を目指し、Si よりも高いキャリア移動度を有する Ge が注目されている[1]。我々は、絶縁基板上における Ge 薄膜の固相成長を検討し、Ge への Sn 添加および a-Si 下地層の挿入により Ge 薄膜(膜厚: $\leq 50\text{nm}$)のキャリア移動度が向上することを明らかにした[2]。さらに、固相成長後にポストアニール(PA)を行い、エッチングで薄化することで、高キャリア移動度を有する Ge 薄膜(膜厚: $\sim 30\text{nm}$)が得られることを見出した[3]。今回、この手法の検討を進め、Ge 薄膜(膜厚: $\sim 20\text{nm}$)の高移動度化を実現したので報告する。

【実験方法】

石英基板上に分子線法を用いて a-Si 層(膜厚: 5nm)の下地層を堆積し、その上に Sn 添加 a-Ge 層(Sn: 濃度 2%, 膜厚: $20\text{-}50\text{nm}$)を堆積した(Fig. 1)。その後、 N_2 雰囲気中で熱処理(450°C , 20h)して固相成長を誘起した後、PA (500°C)を施した。

【結果と考察】

熱処理後の試料(Ge 堆積膜厚: 50nm および 20nm)の電子後方散乱(EBSD)像を Fig. 2(a)および 2(b)に示す。膜厚の減少に伴い、粒径が著しく減少していることが判る。一方、堆積膜厚 50nm の薄膜をエッチングにより 20nm まで薄化した試料の結果を Fig. 2(c)に示すが、薄膜化後も大粒径を保っていることが明らかとなった。PA 前の試料(堆積膜厚: $30, 40, 50\text{nm}$)、PA 前後の Ge 薄膜(堆積膜厚: 50nm)を薄化した試料(膜厚: $20, 30, 40\text{nm}$)のキャリア移動度を Fig. 3 に示す。Ge 薄膜(堆積膜厚: 50nm)を PA し、薄化することで、キャリア移動度が飛躍的に向上し、高キャリア移動度($\sim 200\text{cm}^2/\text{Vs}$)を有する極薄 Ge 膜(膜厚: 20nm)が実現した。

【謝辞】 本研究の一部は、東北大通研共同プロジェクト研究の支援を受けて行われた。

[1] M. Miyao, et al., JJAP 56, 05DA06 (2017), [2] C. Xu, et al., APL 115, 042101 (2019), [3] 古賀 ほか、応物秋季講演会、21a-A106-3 (2022)。

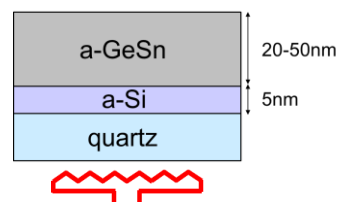


Fig.1 Initial sample structure.

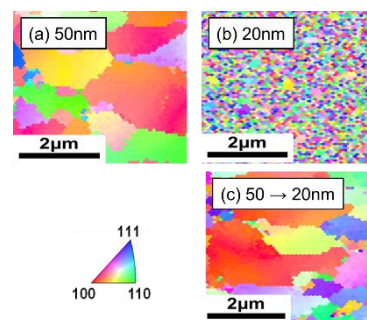


Fig.2 EBSD images of Sn-doped Ge films [thickness: 50nm (a) and 20nm (b and c)].

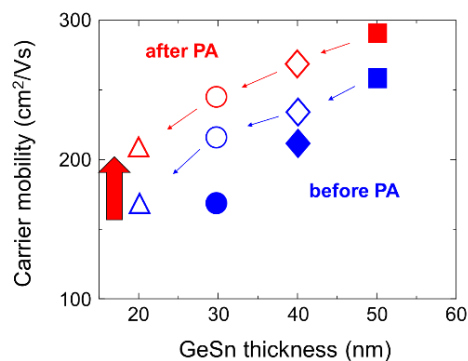


Fig.3 Carrier mobility of samples. blue and red symbols show the data of samples without and with PA, respectively, and closed and open symbols show those without and with thinning, respectively.

絶縁基板上の Si 薄膜の固相成長に与える Sn 添加効果 Effect of Sn-doping on Solid-Phase Crystallization of Si Thin-Films on Insulator

九大・システム情報

〇花房 佑樹 岡本 紘汰 佐道 泰造

Kyushu Univ. 〇Y. Hanafusa, K. Okamoto, T. Sadoh

E-mail: hanafusa.yuki.830@s.kyushu-u.ac.jp

〔はじめに〕 集積回路の高性能化には、従来材料(Si)よりも電子・光物性の優れた新材料 ($\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$)を用い、高速デバイスや光デバイスを融合するアプローチが有効である。我々は、絶縁基板上の Ge 薄膜に Sn を添加することで、固相成長における大粒径化および高移動度化が実現することを報告してきた[1]。また、Si 薄膜に Sn(1%)を添加することで大粒径成長が発現することを見出している[2]。しかし、その詳細は未解明である。今回、絶縁基板上における Sn 添加 Si 薄膜の成長特性および結晶構造を検討したので報告する。

〔実験方法〕 石英基板上に分子線法を用いて Sn 添加非晶質 Si 薄膜(Sn 濃度:1%、膜厚: 20~40nm)を堆積し、窒素雰囲気中で熱処理(500~650℃)した。

〔結果と考察〕 650℃ (2h) および 550℃ (20h) で熱処理後の試料(膜厚:30nm)のノルマスキー光学顕微鏡像を Fig. 1(a)および 1(b)にそれぞれ示す。熱処理温度 650℃では、境界が明瞭で高密度の小さなドメイン、550℃では境界が不明瞭で低密度の大きなドメインが観測される。ドメイン内外で観測したラマンスペクトルを Fig. 2 に示す。ドメイン内では c-SiSn の Si-Si 結合に起因するピークが観測され、結晶化していることが判る。膜厚(20~40nm)の試料におけるドメインの成長速度のアレニウスプロットを Fig. 3 に示す。膜厚の減少に伴い、成長速度が低下すること、成長速度の活性化エネルギーは高温領域($\geq 620^\circ\text{C}$)と低温領域($\leq 600^\circ\text{C}$)で異なることが明らかとなった。講演では、結晶構造に与える成長温度と膜厚効果について議論する。

[1] M. Miyao et al., JJAP **56**, 05DA06 (2017).

[2] 花房ほか, 応物春季講演会, 16a-D511-1 (2023).

[3] L. Csepregi, JAP **49**, 3906 (1978).

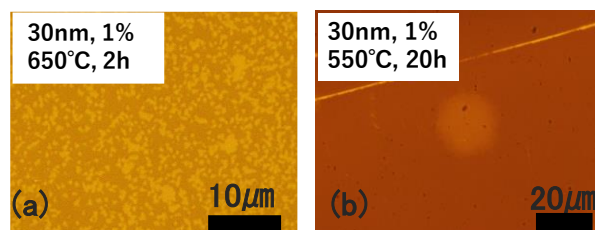


Fig.1 Normarski optical micrographs of samples annealed at 650°C (a) and 550°C (b)

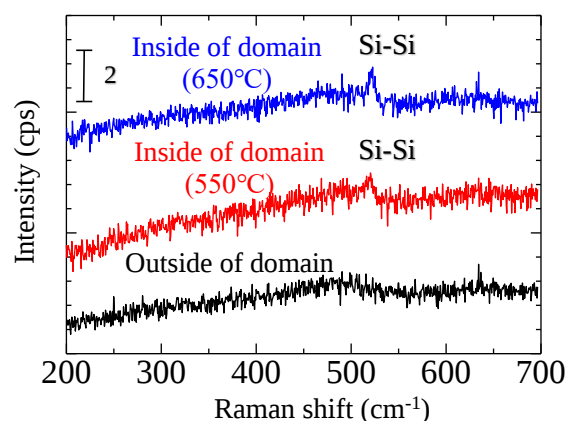


Fig.2 Raman spectra of samples annealed at 650°C and 550°C.

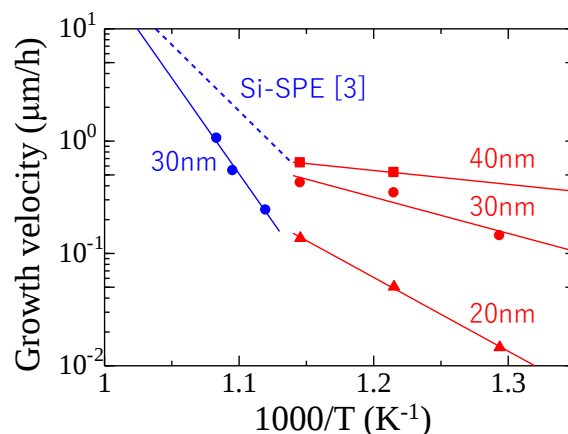


Fig.3 Arrhenius plot of growth velocity.

多結晶 Ge 薄膜に与える水素パッシベーション効果

Hydrogen passivation effects on polycrystalline Ge thin films

¹筑波大院数理工学：野沢公暉¹，石山隆光¹，溝口拓士¹，末益崇¹，都甲薫¹

¹Univ. of Tsukuba: K. Nozawa¹, T. Ishiyama¹, T. Mizoguchi¹, T. Suemasu¹, and K. Toko¹

E-Mail: noza.ez@gmail.com

【はじめに】 Ge は次世代の薄膜トランジスタ材料の有望な候補である。我々は、固相成長の前駆体となる非晶質 Ge 密度を制御し、Ge 薄膜の大粒径化、及び高移動化を達成してきた[1,2](Fig. 1)。しかし、多結晶 Ge 薄膜中には高密度なアクセプタ欠陥が存在しており(正孔密度 $p > 10^{17} \text{ cm}^{-3}$)、デバイス応用にあたってはフェルミ準位の制御が主要な課題の一つであった[3]。本研究では、我々の形成した高品質 Ge 層に対して水素プラズマ処理を施すことで、正孔密度が劇的に低減されることを発見した。

【実験方法】 ガラス基板上に Ge を加熱堆積し(温度 $T_d = 50, 125^\circ\text{C}$)、非晶質 Ge 膜(100 nm)を成膜した。これらの試料に対して、 N_2 雰囲気中で熱処理(450°C , 5 h)を施し、固相成長を誘起した。固相成長後の多結晶 Ge 膜に対し、水素プラズマ処理(プラズマ出力 $W_p = 150, 300, 450 \text{ W}$)を行い、水素を添加した。その後、真空中で熱処理(200°C)を施し、水素の拡散・活性化を促した。

【結果・考察】 EBSD 測定から、 $T_d = 125^\circ\text{C}$ 試料は $T_d = 50^\circ\text{C}$ 試料に比して約一桁程度の大きな結晶粒を示すことが判る(Fig. 1)。電気特性の水素プラズマ処理時間 t_p 依存性を調査した結果、両サンプルにおいて p は減少したが、 $T_d = 50^\circ\text{C}$ では $p = 5.0 \times 10^{17} \text{ cm}^{-3}$ で飽和する一方、 $T_d = 125^\circ\text{C}$ では $p = 1.2 \times 10^{15} \text{ cm}^{-3}$ に到達した(Fig. 2a)。また、 W_p が大きいほど p は減少する傾向がみられた。正孔移動度 μ は、 t_p の増加に伴い $T_d = 50^\circ\text{C}$ では若干の低下が見られた一方、 $T_d = 125^\circ\text{C}$ では減少した後に増加に転じた(Fig. 2b)。特に 300 W、20 min のプラズマ処理により、低い p ($2.3 \times 10^{15} \text{ cm}^{-3}$)を保ちながら比較的高い μ ($155 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$)を維持した。SIMS 分析により、これらの Ge 層中において深さ分布を伴う水素の存在が確認された。以上の結果は、水素の振る舞いが多結晶 Ge 膜の品質に大きく依存することを示している。

水素プラズマ処理後の Ge 層について、追加の低温(200°C)熱処理による水素の拡散・活性化を検討した結果、熱処理時間の増加に伴いさらなる p の低下および μ の向上が見られた。特に、240 min の熱処理を施した試料で $p = 4.3 \times 10^{14} \text{ cm}^{-3}$, $\mu = 340 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ に達した。これは、水素が多結晶 Ge 層中のアクセプタ欠陥および粒界の両方に対してパッシベーション効果があることを示唆している。多結晶 Ge 薄膜として 10^{16} cm^{-3} 以下の p が得られたのは初めてであるばかりか、高い μ までを両立した成果である(Fig. 3)。現在、経時劣化に関する検討も進めており、当日は、水素原子の安定性等も議論する。

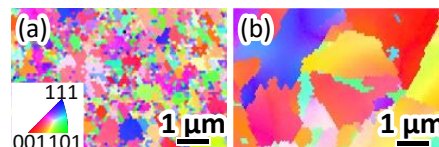


Fig. 1. EBSD images of poly-Ge after SPC with $T_d =$ (a) 50 and (b) 125 °C.

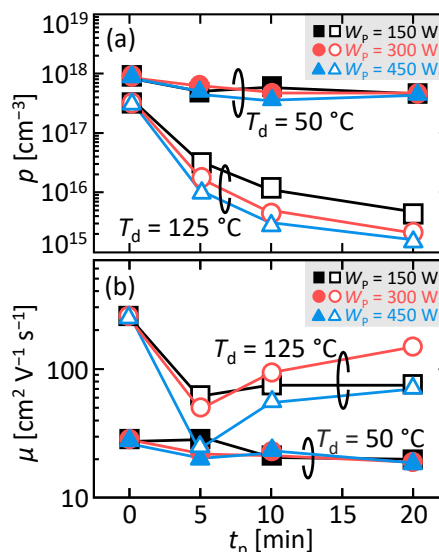


Fig. 2. t_p dependence of (a) p and (b) μ of Ge, where $T_d = 50$ and 125°C .

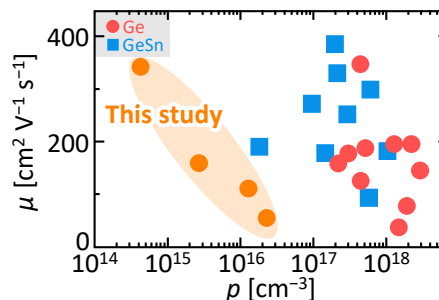


Fig. 3. Comparison of μ and p of undoped poly-Ge(Sn) thin films (thickness < 150 nm) formed on insulators at low temperatures.

[1] K. Toko *et al.*, Sci. Rep., **7**, 16981 (2017).

[2] K. Nozawa *et al.*, APL, **122**, 20190 (2023).

[3] K. Toko *et al.*, Sci. Rep., **12**, 14941 (2022).

高速 CW レーザーアニールによる n 型 $\text{Si}_{0.1}\text{Ge}_{0.9}$ 薄膜の結晶成長 Crystallization of n-type $\text{Si}_{0.1}\text{Ge}_{0.9}$ thin films by high-speed CW laser annealing

物材機構¹, 筑波大², 産総研³

○ラハマトハディサプトロ^{1,2}, 松村 亮¹, 前田 辰郎³, 深田 直樹^{1,2}

NIMS¹, Univ. of Tsukuba², AIST³

°Rahmat Hadi Saputro^{1,2}, Ryo Matsumura¹, Tatsuro Maeda³, Naoki Fukata^{1,2}

E-mail: SAPUTRO.RahmatHadi@nims.go.jp

【Introduction】 In the recent years, Ge-based semiconducting materials has gained attentions due to its superior properties than the conventional Si-based materials. Moreover, the realization of tensile strain and n-type doping of Ge is a significant approach toward achieving optoelectronic devices based on group IV materials. [1] Our group have developed a high-speed continuous-wave laser annealing (CWLA) for non-equilibrium growth of GeSn [2], SiGe [3], and n-type Ge thin films on insulator. This technique was found to enable quasi-direct bandgap transition on Ge by combining tensile-strain and n-doping. [4] Here, we reported the crystallization of Sb-doped n-type $\text{Si}_{0.1}\text{Ge}_{0.9}$ thin films by our high-speed continuous wave laser annealing process and its potential applications.

【Experimental Procedure】 In the experiment, MBE were utilized to deposited 100 nm of Sb-doped SiGe on quartz substrates, with SiN_x interface layer and SiO_2 cap deposited by sputtering. The deposition rate was controlled at the ratio of Si:Ge=1:9. Then, CWLA were done at various scan speeds (v_{scan}) and laser energies (E_{laser}), while shifted horizontally to scan the samples (Fig. 1(a)).

【Results & Discussion】 The formation of n-type Ge films with 10% of Si was confirmed by AES depth profiling. Here, polycrystalline n- $\text{Si}_{0.1}\text{Ge}_{0.9}$ films were successfully obtained, as shown in the crystal mapping by EBSD. Improvement of the crystallinity with large ($>1\mu\text{m}$) grain size were observed at samples with $E_{\text{laser}} > 2400$ mW (Fig.1(b)(c)). This improvement resulted in the significant enhancement of PL intensity, as shown in Fig.1(d). We consider that the crystallization also induce n-type dopant activation, which increase the carrier concentration for radiative recombination. The obtained PL intensity also higher than the previously reported CWLA n-type Ge with similar crystal quality [4], which shows the advantage of Si addition to the n-Ge films.

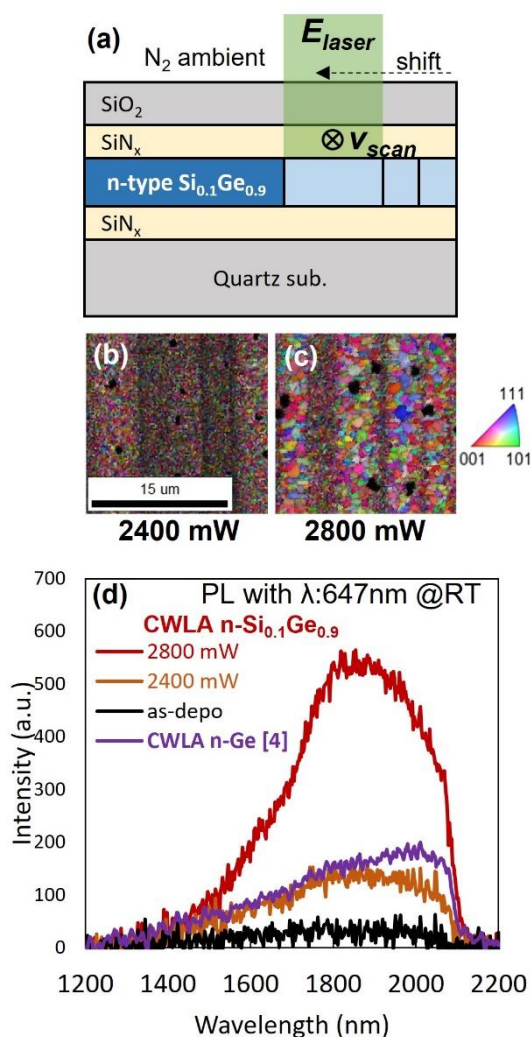


Fig. 1. (a) Schematic diagram of CWLA process. EBSD crystal mapping of sample with (b) 2400 mW and (c) 2800 mW of E_{laser} . (d) PL spectra of the CWLA samples compared to the as-depo.

【References】

- [1] J. Liu et al., Semicond. Sci. Technol. 27, 094006 (2012).
- [2] R. Matsumura et al., ECS J. Solid State Sci. Technol. 9, 063002 (2020).
- [3] R. Matsumura et al., Mater. Sci. Semicond. Process. 134, 106024 (2021).
- [4] R. H. Saputro et al., Mater. Sci. Semicond. Process. 162, 107516 (2023).

2 段階熱処理による非晶質 Ge/SiO₂ の Mg 誘起横方向成長の評価

Evaluation of Mg-induced lateral crystallization of amorphous Ge by two-step annealing

熊本高専 高細工彩斗^{○(B)}, 平井杜和, 森本敦己, 高倉健一郎, 角田 功

NIT(KOSEN), Kumamoto College, Ayato Takazaiku^{○(B)}, Towa Hirai, Atsuki Morimoto,

Kenichiro Takakura and Isao Tsunoda

E-mail: isao_tsunoda@kumamoto-nct.ac.jp

【背景】近年, 金属触媒を用いた横方向固相成長法が広く研究されている^[1,2]. 昨年の応用物理学会において, 非晶質 Ge 薄膜の Mg 誘起横方向成長について報告を行なった. 今回は, Mg 誘起横方向成長に及ぼす 2 段階熱処理の影響を調査したので報告する.

【実験方法】SiO₂ 基板上に室温において非晶質 Ge 薄膜 (100 nm 厚) をスパッタ成膜後, Mg パターン (200 nm 厚) を形成した. その後, 窒素雰囲気中で結晶化熱処理を施し, 横方向成長を誘起した. 成長領域は顕微ラマン分光分析, エネルギー分散型 X 線分析 (EDX) 等を用い評価した.

【結果及び考察】顕微ラマンマッピング測定により横方向成長距離を算出し, その成長距離を熱処理温度 350°C における熱処理時間の関数として図 1 に整理した. 350°C, 8 時間の熱処理を施しても 2 μm 程度の成長距離しか得られなかったため, 成長拡大を狙い, 150°C で初段熱処理後, 350°C で結晶化熱処理を試みたところ, 成長距離が大幅に促進することが分かった. そこで, 2 段階熱処理を施した試料に対し, ラマンマッピング測定により詳細に評価したところ, Mg パターンに近い横方向成長領域においては, Mg₂Ge 結晶と Ge 結晶が混在 (図 2 緑色領域) していること, また, 横方向成長領域の成長端には Ge 結晶のみの領域 (図 2 紫色領域) が存在していることが判明した. 図 3 に, 混在領域の距離と Ge 結晶領域の距離の熱処理時間依存性を示す. その結果, 8 時間熱処理後, 混在領域の距離はほぼ飽和し, Ge 結晶領域のみが成長拡大していることが判明した. これは混在領域をシードとした横方向成長が引き起こされていることを示唆している.

[1] W. Knaepen et al., J. Appl. Phys., **105**, 083532 (2009).

[2] T. Nishijima et al., AIP Advances, **10**, 055306 (2020).

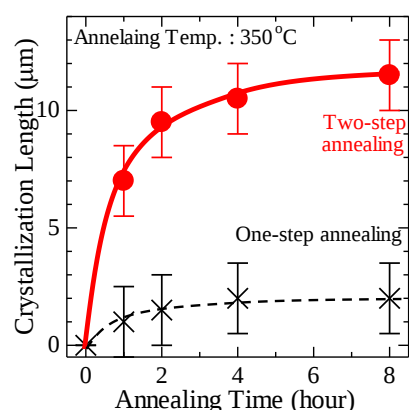


Fig.1 Annealing time dependence of the Mg induced lateral crystallization length for samples after one-step annealing and two-step annealing.

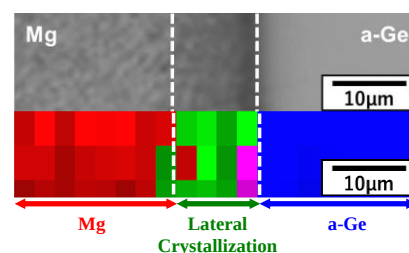


Fig.2 Raman mapping image for the sample after two-step annealing (1st annealing at 150 °C for 1hour, 2nd annealing at 350 °C for 8hour).

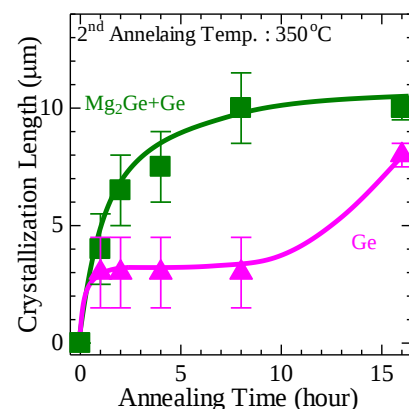


Fig.3 Annealing time dependence of lateral crystallization length for [Mg₂Ge and Ge] and Ge after two-step annealing (1st annealing at 150 °C for 1hour, 2nd annealing at 350 °C).

局所溶融結晶化 GeSn PIN ダイオードの発光特性解析

Electroluminescence Characterization of PIN Diodes Made of GeSn Wires

Fabricated by Local Liquid-phase Crystallization

阪大院工¹, 関学大工² ○(M1) 岩本 蒼典¹, 細井 卓治², 小林 拓真¹, 志村 考功¹, 渡部 平司¹

Osaka Univ.¹, Kwansei Gakuin Univ.² S. Iwamoto¹, T. Hosoi², T. Kobayashi¹,

T. Shimura¹, H. Watanabe¹

E-mail: iwamoto@ade.prec.eng.osaka-u.ac.jp

Si 基板上に電子デバイスと光学素子を融合する技術は、光通信やセンシングの分野において重要である。現在は、発光素子材料としてIII-V 族半導体が用いられているが、Si-CMOS 技術と互換性のあるIV族材料の光源が期待されている。Ge は間接遷移型半導体であるが、Sn の添加や引張歪みの印加によって直接遷移化するため、IV族光源材料として検討されている。我々はこれまでに、局所溶融結晶化によって石英基板上に良質な単結晶 GeSn 細線が形成できることを示してきた[1]。今回は、この GeSn 細線を用いて作製した PIN ダイオードの発光スペクトルの理論的特性解析について報告する。

石英基板上に膜厚 200 nm の非晶質 GeSn 層を成膜し、リソグラフィで細線形状 (幅: 2-3 μm) に加工した。膜厚 1 μm の SiO_2 キャップ層を成膜した後、細線を部分的に溶融することで単結晶 GeSn を成長した[1]。イオン注入により p 及び n 領域を形成後、Al 電極をパターンニングして PIN ダイオードを作製した (Fig. 1a)。室温での EL、PL スペクトルを Fig. 1b に示す。GeSn 細線の PL 発光波長が無歪み Ge の直接遷移発光波長の 1550 nm から 1800 nm にレッドシフトしていることから、Sn 添加と引張歪み印加の効果で Γ 点のバンドギャップが縮小していることがわかる。0.5%の引張歪みを仮定すると Sn 組成が 1%と算出された。低い注入電流では EL の発光波長は PL と一致するが、注入電流の増加に伴い EL 発光強度が増加し、発光波長が無歪み Ge の発光波長より短波長の 1450 nm までブルーシフトしていることが確認できる。

この現象について考察するため、 $k \cdot p$ 摂動法により GeSn のバンド構造計算を行った[2]。歪みによる効果をポテンシャルの摂動項として取り入れ、仮想結晶近似により Sn 添加の効果を導入した。基底としてはスピンを含めた sp^3 混成軌道を用いた(8-band $k \cdot p$ モデル)。計算で得られた GeSn(Sn 組成 1%、引張歪み 0.5%)の Γ 点近傍におけるバンド構造を Fig. 1c に示す。1450 nm の発光波長は LH 帯と HH 帯が交差する近傍でのバンドギャップに相当する。従って、高注入電流では状態密度が大きい HH 帯での発光が支配的になったと考えられる。当日は、各注入電流密度に対する LH 帯、HH 帯の正孔密度や光学利得について議論する。

[1] H. Oka *et al.*, IEDM Tech. Dig., 393 (2017).

[2] D. Rainko *et al.*, Sci. Rep. **8**, 15557 (2018).

【謝辞】本研究の一部は JSPS 科研費(20H02620, 22H01528)の助成を受けて行われた。

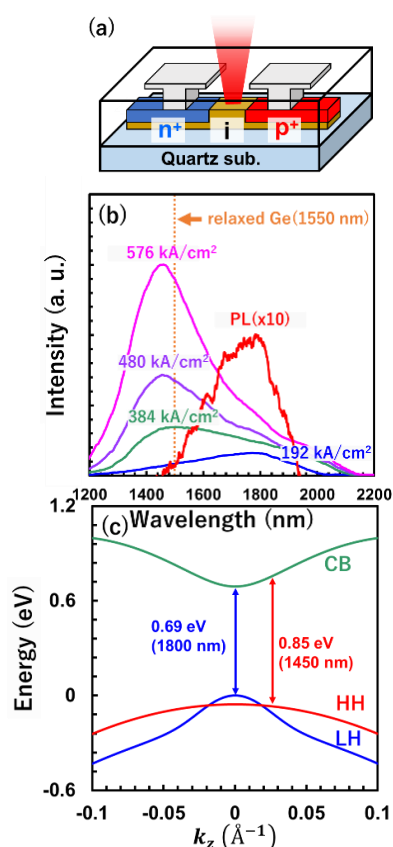


Fig.1 (a) GeSn PIN diode. (b) PL and EL spectra of GeSn PIN diodes. (c) Band diagram of GeSn (Sn : 1%, tensile strain : 0.5%) calculated by 8-band $k \cdot p$ method.

スパッタリング法による InP 基板上の $\text{Ge}_{0.75}\text{Sn}_{0.25}$ エピタキシャル成長

Epitaxial growth of $\text{Ge}_{0.75}\text{Sn}_{0.25}$ layers on InP substrates using sputtering method

名大院工¹, 名大未来研²

○壁谷 汰知¹, 柴山 茂久¹, 高木 孝明¹, 坂下 満男¹, 黒澤 昌志¹, 中塚 理^{1,2}

Grad. Sch. Eng., Nagoya Univ.¹, IMASS, Nagoya Univ.²

○Taichi Kabeya¹, Shigehisa Shibayama¹,

Komei Takagi¹, Mitsuo Sakashita¹, Masashi Kurosawa¹, and Osamu Nakatsuka^{1,2}

E-mail: kabeya.taichi.j2@s.mail.nagoya-u.ac.jp, s-shibayama@nagoya-u.jp

【研究背景】IV 族半導体混晶である $\text{Ge}_{1-x}\text{Sn}_x$ ($x>0.25$) は、中赤外領域を網羅でき、Si ULSI プラットフォーム上への集積も可能な受光素子としての応用が期待される魅力的な材料である。我々はこれまでに、分子線エピタキシー (MBE) 法により、Sn 組成 25.4% の $\text{Ge}_{1-x}\text{Sn}_x$ と格子整合する InP 基板上への $\text{Ge}_{1-x}\text{Sn}_x$ ($x>0.25$) ヘテロエピタキシャル成長を実現した^[1]。また最近では、InP 基板の表面清浄化条件や $\text{Ge}_{1-x}\text{Sn}_x$ ($x>0.25$) 層の成長温度 (T_g) が、 $\text{Ge}_{1-x}\text{Sn}_x$ 層の結晶性に与える影響を明らかにした^[2]。

一方で我々は、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.03$) においては、 T_g だけでなく、堆積速度の増大が、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.03$) 層の結晶品質改善における重要なファクターであることを報告している^[3]。これを踏まえて、本研究では、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x>0.25$) 層の更なる結晶品質改善に向けて、堆積速度の増大が、InP 基板上への $\text{Ge}_{1-x}\text{Sn}_x$ ($x>0.25$) 層のヘテロエピタキシャル成長および結晶性に与える影響の解明を目的とした。堆積速度の増大のため、本研究では、MBE 法と比較して約 4 倍の高速堆積が可能なスパッタリング法を用いた。

【実験方法】InP(001)基板上に化学洗浄および超高真空熱処理による表面清浄化を行った。清浄化条件は、我々の先行研究^[2]に基づき、高結晶品質な $\text{Ge}_{1-x}\text{Sn}_x$ 層形成が期待できる条件に調整した。その後、スパッタリング法により、膜厚 100 nm の $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層を、 T_g : 100–200 °C で堆積した。成長後の $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層の表面構造を、反射高速電子線回折 (RHEED) および光学顕微鏡により観察し、結晶構造を X 線回折二次元逆格子空間マッピング (XRD-2DRSM) および顕微ラマン分光法を用いて評価した。また、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層のキャリア密度を、ホール効果測定を用いて評価した。

【結果および議論】図 1 は、様々な T_g で堆積した $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層の顕微ラマン分光測定の結果である。 $T_g=100$ °C では、Ge-Ge 振動に由来するピークが確認できないため、非晶質の $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層が成長したと考えられる。次に、 $T_g=150$ °C 以上では Ge-Ge 振動のピークが確認でき、 $T_g=170$ °C では、XRD-2DRSM でも $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) $\bar{2}24$ に由来する回折を確認できた (図 2)。 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.03$) の場合と同様、堆積速度の増大にともない、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層のエピタキシャル成長温度が高温化した可能性がある^[3]。一方、 $T_g=200$ °C の試料における顕微ラマン分光の結果では、MBE 成長の場合にも見られた^[2]、Sn 組成 10% 相当の $\text{Ge}_{1-x}\text{Sn}_x$ 層に由来するピークも確認できることから、成長様式は低堆積速度の MBE の場合と同様であり、高 T_g 化で、Sn 析出が生じたと考えられる。

最後に、 $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 層のキャリア密度をホール効果測定により評価した結果 (図 3)、一部試料を除いて正孔伝導であること、また、スパッタリング法で高速堆積した試料では、MBE 法で作製した試料と比べて、低欠陥密度を実現できることが分かった。堆積速度の増大および高 T_g 化が、高結晶品質かつ低欠陥密度な $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) 実現において重要であることを示す結果と考えられる。

[1] M. Nakamura *et al.*, Thin Solid Films **520**, 3201 (2012). [2] K. Takagi *et al.*, 13th International Workshop on New Group IV Semiconductor Nanoelectronics, P-02 (2023). [3] N. Taoka *et al.*, Mater. Sci. Semicond. Proc. **57**, 48 (2017).

本研究の一部は、JST CREST (JPMJCR21C2) および科研費基盤 B (21H01809) の支援を受けて実施された。

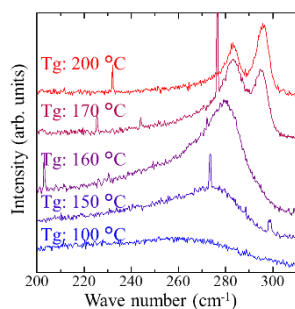


Figure 1 Raman spectra of $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) at T_g : 100–200 °C

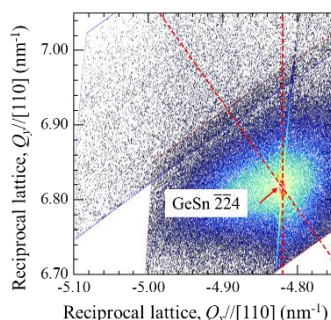


Figure 2 XRD-2DRSM of $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) at T_g : 170 °C

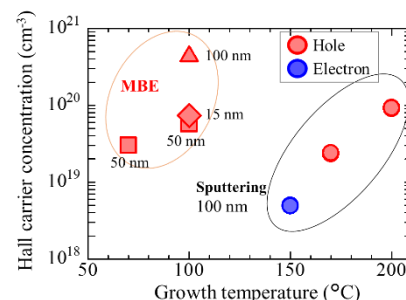


Figure 3 T_g dependence of Hall hole and/or electron concentration of $\text{Ge}_{1-x}\text{Sn}_x$ ($x\sim 0.25$) grown by MBE and sputtering methods.

Ge 格子整合系 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶とその転写

Ge-lattice-matched $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ ternary alloys and their layer transfer

産総研¹, 名大院工² [○]前田辰郎¹, 石井裕之¹, 張文馨¹

張師宇², 柴山茂久², 黒澤昌志², 中塚理²

AIST¹, Nagoya University², [○]Tatsuro Maeda¹, Hiroyuki Ishii¹, Wen-Hsin Chang¹,
Shiyu Zhang², Shigehisa Shibayama², Masashi Kurosawa², and Osamu Nakatsuka²

E-mail: t-maeda@aist.go.jp

【背景と目的】近年、IV 族 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ を使った半導体結晶成長やそのヘテロ接合を用いた光電デバイス研究の進捗が著しいが、我々は、Ge に格子整合した $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶材料に注目している。化合物半導体では、GaAs 基板に格子整合した $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 層のヘテロ構造によるバンドエンジニアリングが、HEMT やレーザーなどのデバイスを実現している。同様に、Ge 格子整合系でも、Si の添加とそれを補償する Sn 組成制御で、Ge 単結晶基板上に無歪みで良質な結晶成長が可能になると、IV 族の $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶ヘテロ構造を利用した様々なデバイス展開が期待できる。しかしながら、これまでの $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶は、その結晶成長と格子整合の困難さから Si 組成が低いものしか実現しておらず、格子整合を意識した高 Si 組成の高品質な $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶成長の例は少なく、その物理化学的特性やバンドギャップなどの基本情報も十分に明らかになっていない。今回我々は Ge に格子整合した Si 組成 30% 程度の $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 結晶成長を試み、その物性評価とデバイス化に向けた転写技術について検討したので報告する。

【結果と考察】 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶の結晶成長には MBE 法を用い、Si 組成は 30% 程度に、Sn 組成を Ge に格子整合するように制御して成膜を実施した。図 1 は、Ge(001)基板上の $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ エピタキシャル薄膜における Ge $\bar{2}\bar{2}4$ 折点付近の逆格子空間マッピングである。明瞭なフリンジ構造を伴うシグナルが Ge 基板ピークと完全に一致した状況が観測され、 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 層が Ge 基板上に無歪で格子整合して成長していることを示唆している。XRD および Raman スペクトラムから、組成は $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ と予測された。また、結晶成長後の表面は極めて平坦で、直接接合が十分可能なレベルであった。次に、 $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ 層そのものの物性評価およびデバイス作製のために、 $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ 層を SiO_2/Si 基板へ転写した。接合後、Ge ドナー基板除去には Ge の高速エッチングと SiGeSn 層との高選択エッチングを利用している。高 Si 組成 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 層表面には、 H_2O_2 溶液中で主に SiO_2 を主成分となる層が形成され、エッチングが停止する。 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 層の Ge とのエッチング選択性は、極めて高く Ge の選択エッチバックが十分可能である。転写前後での Raman スペクトラムから、 $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ 層が劣化することなく Ge 基板から SiO_2/Si 基板に転写されていることがわかる(図 2)。得られた $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ 層を用いて MSM 構造を作製し、光感度特性を評価した。図 3 に 1550 nm の光照射前後での I-V 特性の変化を示す。今回作製した Ge 格子整合系高 Si 組成の $\text{Si}_{0.278}\text{Ge}_{0.642}\text{Sn}_{0.08}$ 層は、最大で 9.03 mA/W の感度を有することが明らかになった。Ge 格子整合系 $\text{Si}_x\text{Ge}_{1-x-y}\text{Sn}_y$ 三元混晶を利用した光電デバイスの開発が、今後期待される。

【謝辞】本研究は JST CREST (JPMJCR21C2)の支援を受けたものです。

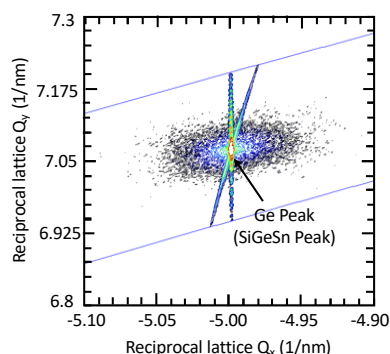


Fig. 1. X-ray diffraction-2-dimensional reciprocal space mapping (XRD-2DRSM) around the Ge $\bar{2}\bar{2}4$ reciprocal lattice point of the lattice-matched SiGeSn epitaxial layer on the Ge (001) substrate.

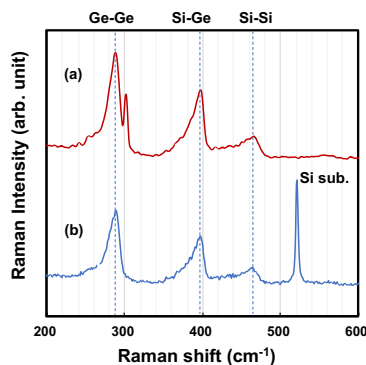


Fig. 2. Raman spectra of Ge-lattice-matched SiGeSn layer grown on Ge substrate (a) and transferred on Si substrate (b).

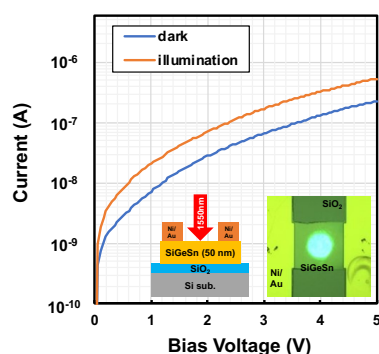


Fig. 3. I-V characteristics of SiGeSnOI MSM photodetector in the dark and under illumination at a wavelength of 1550 nm. The incident power is 34.6 μW .

Si_{1-x}Sn_x 薄膜で観測される巨大熱電能の電子濃度依存性

Electron concentration dependence of large thermoelectric power in Si_{1-x}Sn_x films

名大院工¹, 名大未来研², 東工大元素 MDX セ³

○大岩 樹¹, 柴山 茂久¹, 坂下 満男¹, 中塚 理^{1,2}, 片瀬 貴義³, 黒澤 昌志¹

○Tatsuki Oiwa¹, Shigehisa Shibayama¹, Mitsuo Sakashita¹, Osamu Nakatsuka^{1,2},

Takayoshi Katase³, and Masashi Kurosawa¹

(1. Grad. Sch. of Eng., Nagoya Univ., 2. IMASS, Nagoya Univ., 3. MDX ES, Tokyo Tech.)

E-mail: oiwa.tatsuki.t6@s.mail.nagoya-u.ac.jp, kurosawa@nagoya-u.ac.jp

[はじめに] 熱電変換は廃熱を電気エネルギーに直接変換可能な技術である。最近では低温領域での利用も注目されており、高い性能を示す新しい熱電材料開発が望まれている。熱電変換効率を決める無次元性能指数は $ZT=S^2\sigma T/\kappa$ (S :ゼーベック係数, σ :電気伝導率, T :絶対温度, κ :熱伝導率) で表される。IV 族混晶において、最も低い熱伝導率(即ち、最も高い熱電変換効率)を有すると予言されているのが Si_{1-x}Sn_x である[1]。我々はこれまでに、Sn の熱平衡固溶限(0.1%)を凌駕する Si_{1-x}Sn_x の薄膜成長[2-5], p 型[6]ならびに n 型[7]ドーピングを実現し、フォノンドラッグ起因と考えられる巨大熱電能が低温で観測されること[8]を明らかにした。今回、Si バルク単結晶との比較も交え電子濃度依存性について議論したい。[実験方法および結果] 表面清浄化した高抵抗 Si(001)基板上に、RF スパッタリング法を用いて、Si_{1-x}Sn_x 薄膜(Sn 組成:3%, 膜厚:55 nm)をエピタキシャル成長した。リンをイオン注入後(加速電圧:10 kV, ドーズ量: 7.5×10^{14} または 1.0×10^{15} cm⁻²), 窒素雰囲気中で熱処理(600 または 700 °C, 1 min)を施し、結晶回復を試みた。その後、 S および Hall 効果測定(測定温度: $T_m=5\text{--}300$ K)を行った。

Fig. 1(a)に Si_{1-x}Sn_x 薄膜と Si バルク単結晶の S の温度依存性を示す。Si バルク単結晶に関する過去の報告[9]によると、高い電子濃度を持つ試料($n > 2.2\times 10^{18}$ cm⁻³)ではフォノンドラッグ起因の S の増加は見られない。一方、Si_{1-x}Sn_x 薄膜では、 n の増加と共に 25 K 付近の S のピークは若干減少するものの、全ての試料において $1000 \mu\text{VK}^{-1}$ を超える巨大な S が観測され、その裾野は 300 K にまで及ぶ。今回の実験の範囲内では、 $n=6.9\times 10^{19}$ cm⁻³ の試料において、25 K で最大の $S=1.3\times 10^3 \mu\text{VK}^{-1}$ 、パワーファクタ $S^2\sigma=1.1\times 10^3 \mu\text{Wcm}^{-1}\text{K}^{-2}$ が得られた(Fig. 1(b))。

[謝辞] 本研究の一部は、JSPS 科研費(19K21971, 20H05188, 21H01366, 22H05456), JST さきがけ(JPMJPR15R2), CREST(JPMJCR19Q5), 内藤科学技術研究助成金, 東電記念財団および東京工業大学科学技術創成研究院フロンティア材料研究所共同利用研究助成により実施されました。

[参考文献] [1] S. N. Khatami and Z. Aksamija, Phys. Rev. Appl. **6**, 014015 (2016). [2] M. Kurosawa *et al.*, Appl. Phys. Lett. **106**, 171908 (2015). [3] M. Kurosawa *et al.*, Appl. Phys. Lett. **111**, 192106 (2017). [4] R. Yokogawa *et al.*, ECS Trans. **98**, 291 (2020). [5] K. Fujimoto *et al.*, Appl. Phys. Express **16**, 045501 (2023). [6] M. Kurosawa *et al.*, Jpn. J. Appl. Phys. **58**, SAAD02 (2019). [7] T. Oiwa *et al.*, SSDM, B-3-06 (2022). [8] 大岩ら, 第 70 回応用物理学会春季学術講演会 16p-D511-3 (2023). [9] T. H. Geballe *et al.*, Phys. Rev. **98**, 940 (1955).

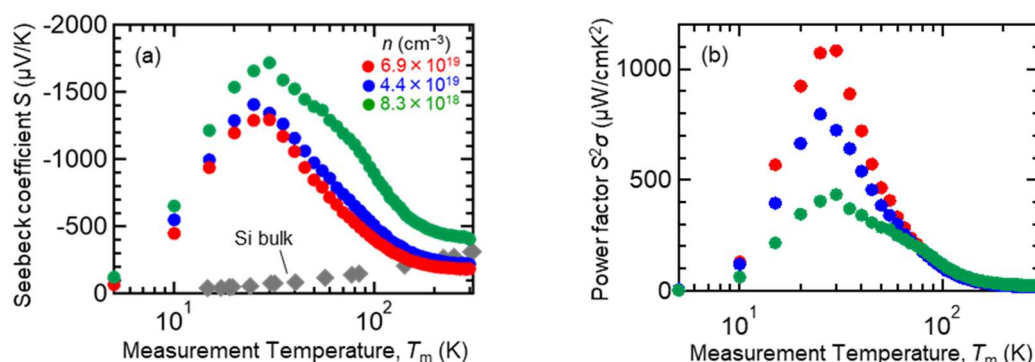


Fig. 1 T_m dependences of (a) S , and (b) $PF (=S^2\sigma)$ of n-type Si_{0.97}Sn_{0.03} layers with different n . The S for n-type Si single-crystalline bulk with $n=2.7\times 10^{19}$ cm⁻³ [9] was also shown for comparison in (a).