

## テーパ形状の TSV ホールにおける水素アニール効果の研究 II

### Study of hydrogen annealing effect in tapered TSV holes II

○田中 宏幸<sup>1</sup>, 徳永 博司<sup>2</sup>, 野沢 善幸<sup>3</sup>, 速水利泰<sup>3</sup>, 佐藤 和重<sup>4,6</sup>, 田上 佳代<sup>5</sup>, 原 史朗<sup>1,6</sup>  
(<sup>1</sup>産総研,<sup>2</sup>MTC,<sup>3</sup>SPPT,<sup>4</sup>坂口電熱,<sup>5</sup>熊本防錆,<sup>6</sup>ミニマルファブ)

○H. Tanaka<sup>1</sup>, H. Tokunaga<sup>2</sup>, Y. Nozawa<sup>3</sup>, T. Hayami<sup>3</sup>, K. Sato<sup>4,6</sup>, K. Tanoue<sup>5</sup> and S. Hara<sup>1,6</sup>  
(<sup>1</sup>AIST,<sup>2</sup>MTC,<sup>3</sup>SPPT,<sup>4</sup>SAKAGUCHI,<sup>5</sup>KB,<sup>6</sup>MINIMAL) E-mail: tanaka.hiroyuki@aist.go.jp

#### 【背景・目的】

ウェアラブルデバイス等 IoT デバイスは、近年、新たな半導体マーケットとして大いに期待されている。これらの IoT デバイスでは、センサーとアンプ、制御回路などが集積されるため、高機能化と多機能化を同時に実現する 3 次元や 2.5 次元の積層化が急務となっている。とりわけ注目を集めている技術は、アドバンスドパッケージ技術である。特に、3 次元パッケージを達成する究極の技術として期待されてきたのが、シリコン貫通ビア (TSV: Through Silicon Via) 技術である。

TSV 技術による 3 次元実装は、シリコン貫通ビアを電極として上下のシリコン積層ダイをマイクロバンプによって、電気的かつ機械的に接続する技術である。ただし、その製造は、技術的に難易度が高く、莫大な開発と製造コストが掛かることから、当初の期待より大きく立ち遅れているのが現状である。

我々のグループにおけるミニマルファブ<sup>[1]</sup>の技術開発では、TSV を実装の総合技術と位置づけ、TSV の中核技術である深掘り Bosch Process<sup>[2]</sup>をミニマルファブでのプロセス開発の最重要課題の一つとしている。先の応物学会<sup>[3][4]</sup>において、シードスパッタ膜形成時に、反応にかかわる原子分子のホール出入りを促進するため TSV ホール形状を僅かに順テーパ化すること、また、深掘りボッシュプロセス工程で発現するスキャロプや縦縞の凹凸に起因する層間絶縁膜の脆弱な部分は、水素アニール処理による平坦化を行うことで深掘りエッチング側壁を平坦化するのに有効であることを報告した。しかしながら、その効果の検証、すなわち水素アニールホール形成後の電極埋め込みプロセスへの効果については、検証が必要であった。本稿では、水素アニールの次工程以降へ影響について解析結果を報告する。

#### 【実験結果と考察】

実験は、僅かなテーパ角を保った深掘りボッシュプロセスで Si 基板に  $\phi 10\mu\text{m}$  径、深さ約  $60\mu\text{m}$  程度の via-hole を作成し、一方は、スキャロプを残した状態のもの、もう一方は、水素アニールでスキャロプを平坦化処理したものを用意した(図 1 (a) (b))。前回からは、次工程以降の SPM-RCA 洗浄、TEOS-CVD 成膜、Ti/Cu シードスパッタ、Cu めっき工程まで行っている。これらの処理については、統一条件とした。水素アニールは、水素 30sccm、圧力 20kPa、温度  $1100^\circ\text{C}$ 、10min とした。ただし、ここでは、我々が開発した赤外線レーザ加熱方式のミナマル水素アニール装置を用いている。瞬時に室温から  $1100^\circ\text{C}$  までウェハ基板を昇降温させることができ、正確な加熱時間の制御が特長となっている。

その結果、深掘りエッチング後に見られるスキャロプ跡にシードスパッタを行った方(水素アニール無し)は、スパッタ成膜むらが見られた(図 2 (a))が、水素アニール処理を行った方は、ナノレベルの滑らかさとなり、TEOS 層間絶縁膜厚とめっき処理前の Ti/Cu シードスパッタ成膜均質性に明確な相違が現れた(図 2 (b))。特に、シードスパッタ膜形成の難点となっている TSV ホール底部側面については、深掘り時のスキャロプや縦筋が滑らかな面となってシード層を形成しているため、めっき埋め込みに極めて重要な効果があることが解かった。

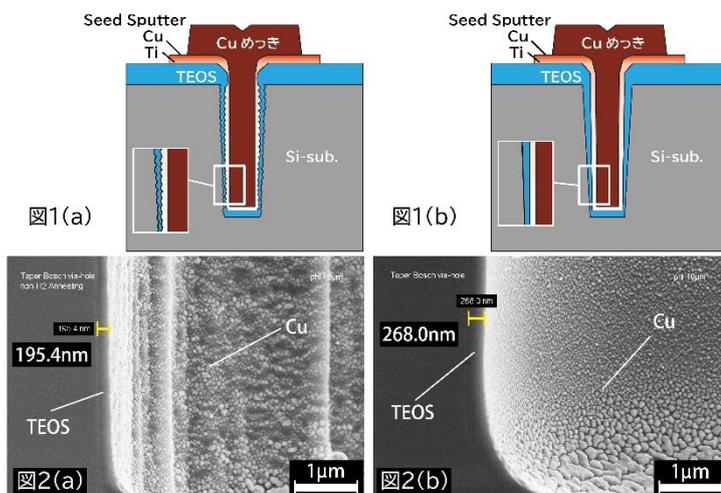


Fig.1 a) Bosch スキャロプあり。アニール無し。ホール断面図。  
Fig.1 b) Bosch プロセス後、水素アニールあり。ホール断面図。  
Fig.2 a) Bosch スキャロプあり。アニール無し。シードスパッタまで。  
Fig.2 b) Bosch プロセス後、水素アニールあり。シードスパッタまで。

<謝辞>この成果の一部は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の助成事業 (JPNP12004) の結果で得られたものである。

#### <参考文献>

- [1] 原 史朗, クンブアン ソマワン, 「ミニマルファブの開発とそのデバイスプロセス」, 応用物理, 83(5), 380 (2014).
- [2] H. Tanaka, S. Khumpuang, S. Hara: "Small Plasma Space with a Small Plasma Source and Its Advantage in Minimal Fab", J. Photopolym. Sci. Technol., 32(5), pp.747-752 (2019).
- [3] H. Tanaka ら, 「シリコンビアホールエッチングにおけるテーパ角制御の研究」, 第 70 回応用物理学会, 15a-B410-5 (2023)
- [4] H. Tanaka ら, 「テーパ形状の TSV ホールにおける水素アニール効果の研究」, 第 84 回応用物理学会, 20a-A301-5 (2023)