

全スパッタ成膜により作製した μ CLS (001) Si 単結晶 MOSFET

μ CLS (001) Single Crystal MOSFET Fabricated by All Sputter Processes

島根大¹ ◯(M1)野須 涼太¹, 葉 文昌¹

Shimane Univ.¹, ◯Ryota Nosu¹, Wenchang Yeh¹

E-mail: yeh@riko.simane-u.ac.jp

【はじめに】3D-LSI や高精細ディスプレイでは、絶縁上の Si 単結晶(c-Si)形成技術が求められる。Si は両極性と優れた特性からこれからも主要チャンネル材料であり続けるが、原料ガスの危険性から研究が限られている。我々は SiO₂ 上に単結晶 Si 帯を形成するマイクロシエブロンレーザー走査(μ CLS)法を提案しており、(001)配向も実現している。最近ではスパッタ Si 膜でも CVD 膜と同様な成果が得られた。単結晶 Si 帯を使った MOSFET では、結晶配向がランダムな Si で、諸特性^[1]の平均値(標準偏差)は S 値が 0.255V/dec(\pm 0.024)、電界効果移動度 μ_{FE} が 339cm²/Vs(\pm 116)、閾値電圧 V_{th} が -0.75V(\pm 0.59)を実現している。今回、スパッタ Si 膜を μ CLS で(001)配向した MOSFET を作製したので、特性とばらつきを評価する。

【実験方法】厚さ 90nm の Si 前駆膜で(001)単結晶成長し、レーザー未照射の a-Si 領域を選択除去して残りの結晶 Si 帯をチャンネルとした。リン SOD 熱拡散法(1000°C)で n+-S/D 領域を形成し、スパッタ法で SiO₂ ゲート絶縁膜(100nm,340°C)を成膜し、真空アニール(580°C)を 30min 行った。Al 電極形成後に 260°CHPA と 400°CFGA を行った。

【実験結果と考察】MOSFET の顕微鏡像を Fig.1 へ、伝達特性を Fig.2 へ、出力特性を Fig.3 へ示す。同一 Si 帯に形成した 21 個の MOSFET の諸特性の平均値(標準偏差)は S 値が 0.209V/dec(\pm 0.013)、 μ_{FE} が 102cm²/Vs(\pm 23)、 V_{th} が -0.04V(\pm 0.27)と高い特性、均一性を得た。ランダム結晶配向の μ CLS c-Si MOSFET^[1]と比較し、結晶配向を ND(001)へ制御したことで界面の質が良好、均一になるため、S 値が低く、標準偏差が小さくなった。 μ_{FE} が低くなった要因として、Fig.4 に示すようにチャンネル中の 70%程は微結晶が占めていることにより、チャンネル幅 W が実際の単結晶帯以上の長さで算出されているためと考えられる。垂直方向 ND(001)へ制御したことで μ_{FE} の標準偏差が小さくなった。標準偏差 \pm 23 は進行方向 SD が $\langle 100 \rangle \pm 30^\circ$ であるためである。

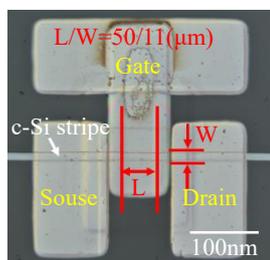


Fig.1 Micrograph of transistor

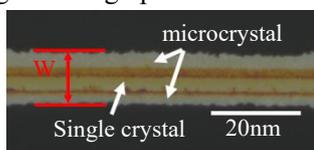


Fig.4 Micrograph of Si stripe

[1] Wenchang Yeh et al 2020Jpn. J. Appl. Phys. 59 071008

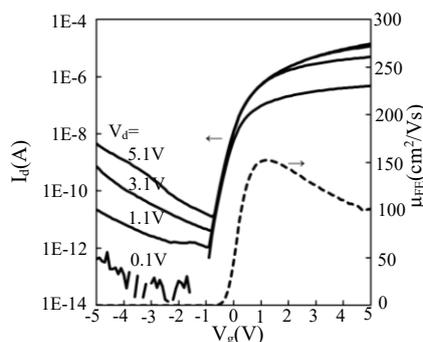


Fig.2 Transfer characteristics

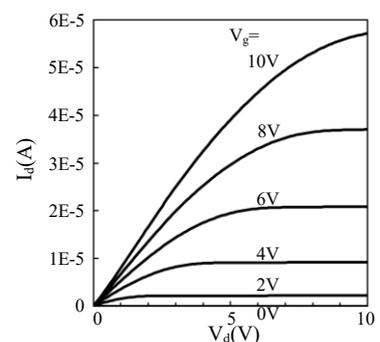


Fig.3 Output characteristics