

超小型エッジデバイス向け間欠駆動マルチチャネル LDO の検討

Intermittent Multi-channel LDO Regulators for Ultra-small Edge Devices

東京工業大¹、青山学院大² ○(M2) 吉本 海生¹、(M1) 伊藤 淳太郎¹、横式 康史²、徳田 崇¹Tokyo Institute of Technology¹, Aoyama Gakuin Univ.²,○Kaisei Yoshimoto¹, Juntaro Ito¹, Yasufumi Yokoshiki², Takashi Tokuda¹

E-mail: tokuda@ee.e.titech.ac.jp

【背景】我々は、mm スケール・バッテリーレス・自律駆動可能な IoT エッジデバイスの実現に向けた環境発電プラットフォームの開発を行っている [1]。その電源として直列接続太陽電池とキャパシタ、電圧モニタ回路、スイッチを用いた間欠駆動システムを採用しており、これまでに 10 lux の環境光でシステムを動作させることに成功した [2]。一方、システムから供給される電圧は変動するため、情報処理回路などを安定動作させるためには供給電圧を一定にする必要がある。本発表では、間欠駆動を想定して設計した、複数出力チャネルを持つ電圧レギュレータについて報告する。

【システム概要】Fig.1 に設計したシステムのブロック図を示す。提案する電圧レギュレータは、参照電流源回路、参照電圧源回路 (Bandgap Reference)、2 種類の LDO (Low Drop-out) レギュレータで構成されている。本回路は 1.8V、1.0V の出力チャネルを有しており、接続された負荷に対し間欠的に一定のパルス電圧を供給する。本システムは、数ミリ秒程度のパルスの間に処理が完了するシステムアーキテクチャに対応することができる。

【チップ設計】TSMC 0.18 μm 1-Poly 6-Metal 標準 CMOS プロセスにより電圧モニタ回路、スイッチ、電圧レギュレータで構成されるシステムを設計した。レイアウトを Fig.2 に、チップの諸元を Table.1 に示す。

【謝辞】本研究の一部は高橋産業経済研究財団の助成により行われた。本研究における集積回路の設計は VDEC を通し、日本ケイデンス株式会社及びシーメンス株式会社の協力で行われた。

【参考文献】[1] T. Tokuda *et al.*, AIP Advance **8**, 045018 (2018) [2] 吉本ほか、令和 6 年電気学会全国大会 3-104(2024/03/14)

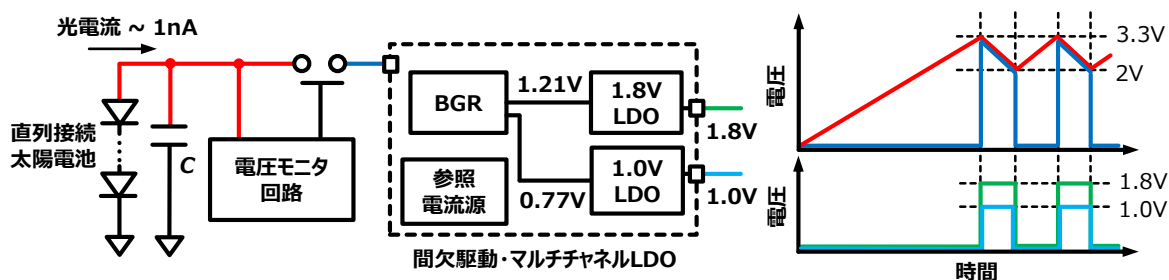


Fig.1: Block Diagram and Timing Chart of the Proposed System

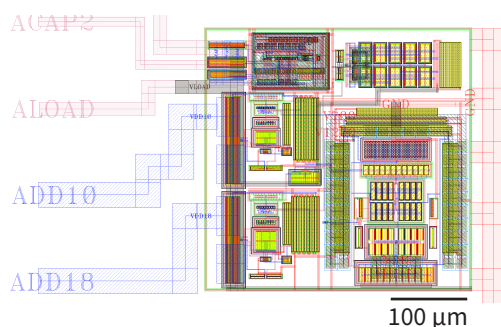


Fig.2: Layout of CMOS Chip

Table.1: Specification of CMOS Chip

Technology	TSMC 0.18 μm 1-Poly 6-Metal Standard CMOS Process
Input Supply Voltage	2.0 V - 3.3 V
Output Voltage	1.8 V / 1.0 V
Quiescent Current	100 μA
Load Current	0 - 10 mA
Circuit Area	300 μm $\times$ 300 μm