

インパルス駆動型メモリにおけるセル選択用パルスの光速伝搬実証

Demonstration of light-speed propagation of a pulse used for cell selection in an impulse-driven memory

名大院工 ○佐藤 太一, 李 峰, 田中 雅光, 藤巻 朗

Nagoya Univ., ○Taichi Sato, Feng Li, Masamitsu Tanaka, and Akira Fujimaki

E-mail: taichi.sato@super.nuee.nagoya-u.ac.jp

背景 半導体を含めた従来のマトリクスメモリは、配線の充放電時間によりセル選択が1ns程度に制約される。一方、SFQマイクロプロセッサは100GHz動作も可能であり、この速度差が計算システム性能を律速する要因となる。インパルス駆動型メモリは、光速で伝搬するインパルス信号を用いてセル選択を行おうとするもので、メモリの高速動作の壁を打開する可能性を持つ。パルスは微小なエネルギーしか持たないが、 π -SQUIDを用いることで、書込みに際してのエネルギーを 10^{-21} J程度にまで低減し、パルス駆動を実現した。これまでに単体セルの動作実証や大規模化に向けて取り組んできた[1]が、最大の利点である高速動作性は検証はなされていない。本研究では、セル選択に使うパルスの伝送速度を、実験とJoSIM[2]による数値解析との比較を通し行い、インパルス駆動型メモリの高速動作性を調査した。

実験 セル選択に使うパルスは受動線路(PTL)を伝搬する。メモリセルとは磁気的に結合するが、その結果、容量やインダクタンス、損失が変化し、位相速度の変化やパルス波形の乱れ、振幅低減が危惧される。本研究では、伝搬の様子を把握するため、8個のメモリセルと結合した1250 μ mのPTL、ドライバとレシーバを含むリング発振器を構成し、数値計算との比較を通して、研究を進めた。

回路は産業技術総合研究所のNb四層プロセス(HSTP、臨界電流密度10kA/cm²)と、名古屋大学の π 接合作製プロセスのハイブリッドプロセスにより作製した。Fig.1に作製したリング発振器の顕微鏡写真を示す。また、Fig.2にPTLのレシーババイアス電流とリング発振器の動作周波数の関係を示す。PTLレシーバはパルスの波形の乱れに最も影響を受けやすい回路であることから、パラメータとして選択した。数値解析において、実際の回路パラメータを用いたほか、発振周波数を決めるジョセフソン線路のバイアス電流と実験値とのフィッティングを行ったところ、数値解析結果と実測結果にFig.2のように同じ傾向が見られた。この結果は、JoSIMによる数値解析が妥当であることを示している。

評価 妥当性が認められた数値解析に基づく、この実験におけるパルスの信号伝搬速度は106 μ m/ps、1250 μ mのPTLを伝搬するの

に11.8 psを要すると見積もられる。本線路のL/R時定数はおよそ55.15 psと概算されることから、パルス駆動を用いることによる高速動作性が示唆される。また、他の実験結果から、波形の乱れがレシーバのマージンに影響するまでには至っていないことが分かった。

謝辞 本研究は、JSPS 科研費(JP18H05211, JP23H05447)及びCREST(JPMJCR20C5)の支援を受けて実施した。回路の一部は産総研 Qufab で作製された。

参考文献

- [1] Y. Takeshita et al. IEEE Trans. Appl. Supercond. 31, 1100906, 2021.
- [2] J. A. Delport et al. IEEE Trans. Appl. Supercond. 29, 1300905, 2019.

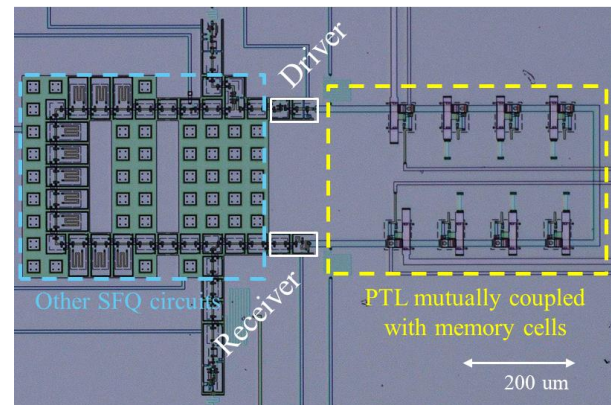


Fig.1 Microphotograph of ring oscillator with memory cells coupled (PTL length = 1250 μ m)

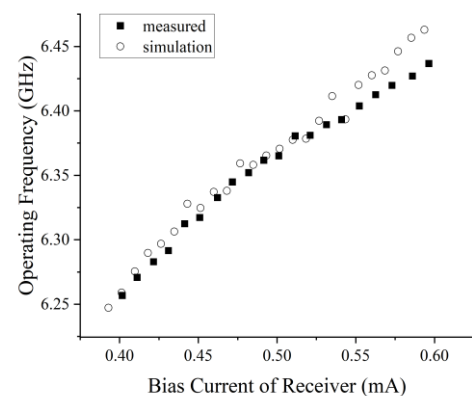


Fig.2 Comparison of measured and simulated operating frequency