

TMDC 膜質の In-situ-ALD-Al₂O₃ カバー成膜時基板温度依存性

TMDC crystallinity on substrate temperature in in-situ-ALD-Al₂O₃ cover formation

東工大 ○布施太翔, 松永尚樹, 岡村俊吾, 黒原啓太, 伊東壮真, 野澤俊輔, 白倉孝典, 若林整

○Taiga Fuse, N. Matsunaga, S. Okamura, K. Kurohara, S. Ito, S. Nozawa, T. Shirokura and H. Wakabayashi, Tokyo Institute of Technology, E-mail: fuse.t.ad@m.titech.ac.jp

【緒言】遷移金属ダイカルコゲナイド(TMDC)は薄膜においても高い移動度を持つため、次世代半導体として期待されている^[1]。一方、Al₂O₃絶縁膜の形成で用いられる原子層堆積法(ALD)では、H₂O プリカーサーによって TMDC 膜を酸化することが報告されている^[2]。そこで in-situ-ALD による Al₂O₃ カバー成膜について、TMDC 膜質の基板温度依存性を調査した。

【方法】SiO₂(700 nm)/n-Si 基板上に、1.2-nm 厚の MoS₂ 膜を RF パワー 50 W, 基板温度 450°C, 圧力 0.55 Pa でのスパッタ法により成膜した後、4.5-nm 厚の Al₂O₃ 膜をトリメチルアルミニウム(TMA)と H₂O を用いる in-situ-ALD により基板温度 150-350°C で堆積した。ここで 150°C 未満や 350°C 以上では、ALD-Al₂O₃ 膜は残留物により誘電率が劣化することを考慮した^[3,4]。

【結果】Fig. 1 にラマン分光法により測定した MoS₂ 薄膜ピークの半値幅の Al₂O₃ 成膜温度依存性を示す。また Table 1 に、各温度における半値幅の標準偏差を示す。これらの図表より、250°C 以上で半値幅が減少することがわかる。これは、基板加熱によるマイグレーションの効果^[5]が支配的になり、MoS₂ 膜質が向上したためと考えられる。一方、250°C 未満でも半値幅を低減でき、特に 150°C で半値幅の平均と標準偏差が最も小さくなることがわかる。これは、低温化で H₂O による MoS₂ 膜の酸化^[2]が抑制されたためと考えられる。ここで、150°C 未満では TMA が分解されないことから Al₂O₃ 膜の膜質が劣化して誘電率が顕著に減少するため^[3]、MoS₂ 膜上での ALD-Al₂O₃ 成膜の基板温度は 150°C 程度が適切であると考えられる。

【結言】MoS₂ 薄膜上に Al₂O₃ 膜を堆積する際、基板温度が 150°C のときに小さい MoS₂ 薄膜の半値幅が得られた。今後は他の TMDC 薄膜についても同傾向が観察されるかを調査する。

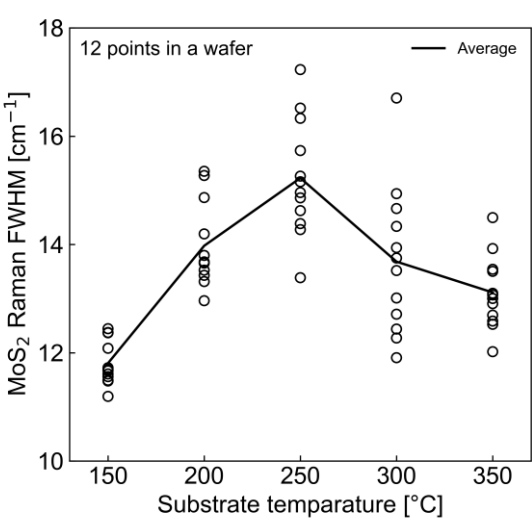


Fig. 1: PVD MoS₂ film full-width half maximum of the Raman spectrum on substrate temperature.

Table 1: Standard deviation values of MoS₂ film FWHM for each substrate temperature from Fig. 1.

Temperature [°C]	Standard deviation [cm ⁻¹]
150	0.399
200	0.748
250	1.030
300	1.230
350	0.642

【謝辞】本研究の一部は X-nics 半導体創生拠点形成事業 (JPS011438) 及び JSPS 科研費 (20H05880) の助成を受けた。

【参考文献】

[1] W. Zhang, et al.: *Nano Res.*, **7**(12), 1731 (2014).
[2] J.G. Song, et al.: *ACS Appl. Mater. Interfaces*, **8**, 41, 28130 (2016).
[3] S. Kim, et al.: *Sci. Rep.*, **12**, 5124 (2022).
[4] M.D. Groner, et al.: *Thin Solid Films*, **413**, 1-2, 186 (2002).
[5] R. Zhang, et al.: *Surf. and Coat. Tech.*, **401**, 126215 (2020).