

Oral presentation | CS Code-sharing session : 【CS.13】 Code-sharing Session of 13.7 & 15.4

📅 Mon. Sep 16, 2024 1:00 PM - 7:00 PM JST | Mon. Sep 16, 2024 4:00 AM - 10:00 AM UTC 🏢 A22 (TOKI MESSE 2F)

[16p-A22-1~22] CS.13 Code-sharing Session of 13.7 & 15.4

Taketomo Sato(Hokkaido Univ.), Tomoyuki Tanikawa(Osaka Univ.), Junji Kotani(Sumitomo Electric Industries)

1:00 PM - 1:15 PM JST | 4:00 AM - 4:15 AM UTC

[16p-A22-1]

Effect of UVA light on GaN nanowire fabrication using contactless PEC etching

○Hisahiro Furuuchi^{1,2}, Junichi Motohisa^{1,2}, Taketomo Sato² (1.Hokkaido Univ., 2.RCIQE)

1:15 PM - 1:30 PM JST | 4:15 AM - 4:30 AM UTC

[16p-A22-2]

The effect of the coverplate during dry etching on N-polar GaN

○Hidejiro Mishima¹, Daiki Nakamura¹, Satoko Shinkai¹ (1.Kyushu Inst.)

1:30 PM - 1:45 PM JST | 4:30 AM - 4:45 AM UTC

[16p-A22-3]

Improvement of MOVPE growth for N-polar GaN coherent growth on AlN

○(M2)Itsuki Furuhashi¹, Markus Pristovsek², Xu Yang² (1.Nagoya Univ., 2.Nagoya Univ. IMASS)

🎯 Presentation by Applicant for JSAP Young Scientists Presentation Award

1:45 PM - 2:00 PM JST | 4:45 AM - 5:00 AM UTC

[16p-A22-4]

Effect of leakage currents on breakdown voltage in N-polar GaN/AlGaIn/GaN High Electron Mobility Transistor

○(M2)Aina Hiyama Zazuli¹, Kai Fujii¹, Ryosuke Ninoki¹, Nobuteru Hirata¹, Taisei Kimoto¹, Satoshi Kurai¹, Narihito Okada¹, Atsushi Tanaka², Shugo Nitta², Yoshio Honda², Hiroshi Amano², Yoichi Yamada¹ (1.Grad. School of Sci. & Tech. for Innovation, Yamaguchi Univ., 2.Nagoya Univ. IMASS)

🎯 Presentation by Applicant for JSAP Young Scientists Presentation Award

2:00 PM - 2:15 PM JST | 5:00 AM - 5:15 AM UTC

[16p-A22-5]

Ohmic contact formation on N-polar n-GaN surfaces exposed by wafer bonding and back surface process

○(M1)Satoki Toka¹, Jianbo Liang¹, Tetsuya Suemitsu², Naoteru Shigekawa¹ (1.Osaka Metropolitan Univ., 2.Tohoku Univ.)

🎯 Presentation by Applicant for JSAP Young Scientists Presentation Award

2:15 PM - 2:30 PM JST | 5:15 AM - 5:30 AM UTC

[16p-A22-6]

Development of high-power-density N-polar GaN/InAlN HEMT

○Akihiro Hayasaka¹, Shigeki Yoshida¹, Akira Mukai¹, Isao Makabe¹, Yukihiro Tsuji¹, Kozo Makiyama¹, Ken Nakata¹ (1.Sumitomo Electric)

🎯 Presentation by Applicant for JSAP Young Scientists Presentation Award

2:30 PM - 2:45 PM JST | 5:30 AM - 5:45 AM UTC

[16p-A22-7]

Fabrication and electrical properties of GaN vertical junction barrier Schottky diode using N/Mg ion-implantation

○Woong Kwon¹, Yuta Itoh¹, Atsushi Tanaka², Hirotaka Watanabe², Yoshio Honda^{2,3,4}, Hiroshi Amano^{2,3,4} (1.Nagoya Univ., 2.IMaSS Nagoya Univ., 3.Dcenter Nagoya Univ., 4.IAR Nagoya Univ.)

2:45 PM - 3:00 PM JST | 5:45 AM - 6:00 AM UTC

[16p-A22-8]

[The 56th Young Scientist Presentation Award Speech] Reduction of Compensating Donor Concentration of Implanted and Diffusion Regions by Sequential N-ion Implantation in Mg-implanted p-GaN

○Kensuke Sumida¹, Keita Kataoka², Tetsuo Narita², Masahiro Horita^{1,3}, Tetsu Kachi^{1,3}, Jun Suda^{1,3} (1.Nagoya Univ., 2.Toyota Central R&D Labs., Inc., 3.Nagoya Univ. IMaSS)

3:15 PM - 3:30 PM JST | 6:15 AM - 6:30 AM UTC

[16p-A22-9]

[The 56th Young Scientist Presentation Award Speech] Current-voltage characteristics of GaN vertical JBS diodes fabricated by channeled implantation of Mg ions and ultra-high-pressure annealing

○Kazuki Kitagawa¹, Maciej Matys², Tsutomu Uesugi², Masahiro Horita^{1,2}, Tetsu Kachi², Jun Suda^{1,2} (1.Nagoya Univ., 2.Nagoya Univ. IMaSS)

3:30 PM - 3:45 PM JST | 6:30 AM - 6:45 AM UTC

[16p-A22-10]

Proposal of atmospheric pressure activation process for Mg-ion implanted GaN using OVPE method

○Shigeyoshi Usami¹, Yuta Ito², Miyuki Kagawa¹, Sogo Yokoi¹, Atsushi Tanaka³, Junichi Takino⁴, Tomoaki Sumi⁴, Masayuki Imanishi¹, Ryota Ito⁵, Masahiko Hata⁶, Masashi Yoshimura⁷, Yoshio Okayama⁴, Yoshio Honda³, Hiroshi Amano³, Yusuke Mori¹ (1.Osaka Univ., 2.Nagoya Univ., 3.IMaSS Nagoya Univ., 4.Panasonic Holdings Corp., 5.Sumitomo Chemical Co., Ltd., 6.Itochu Plastics Inc., 7.ILE Osaka Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

3:45 PM - 4:00 PM JST | 6:45 AM - 7:00 AM UTC

[16p-A22-11]

Investigation of Charge Generated at Surface of p-type GaN

○Yining Jiao¹, Masanobu Takahashi¹, Kyouta Shimazaki¹, Taketomo Sato¹, Masamichi Akazawa¹ (1.RCIQE, Hokkaido Univ)

4:00 PM - 4:15 PM JST | 7:00 AM - 7:15 AM UTC

[16p-A22-12]

[The 56th Young Scientist Presentation Award Speech] Fabrication of AlN-Based Vertical p-n Diodes with Distributed Polarization Doping

○Takeru Kumabe¹, Akira Yoshikawa^{2,3}, Seiya Kawasaki¹, Maki Kushimoto¹, Yoshio Honda^{3,4,5}, Manabu Arai³, Jun Suda^{1,3}, Hiroshi Amano^{3,4,5} (1.Grad. Sch. Eng. Nagoya Univ., 2.Asahi Kasei, 3.IMaSS Nagoya Univ., 4.D-Center Nagoya Univ., 5.IAR Nagoya Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

4:15 PM - 4:30 PM JST | 7:15 AM - 7:30 AM UTC

[16p-A22-13]

Analysis of Forward Current Component in Si-doped AlN Schottky Barrier Diodes

○Issei Sasaki¹, Masanobu Hiroki², Kazuhide Kumakura², Kazuyuki Hirama², Yoshitaka Taniyasu², Yoshiaki Nakano¹, Takuya Maeda¹ (1.UTokyo, 2.NTT-BRL)

4:30 PM - 4:45 PM JST | 7:30 AM - 7:45 AM UTC

[16p-A22-14]

Characterization of high-temperature properties of AlN MESFETs

○Masanobu Hiroki¹, Kazuyuki Hirama¹, Kazuhide Kumakura¹, Yoshitaka Taniyasu¹ (1.NTT BRL)

4:45 PM - 5:00 PM JST | 7:45 AM - 8:00 AM UTC

[16p-A22-15]

Fabrication and characterization of Al-rich AlGa_N multichannel Fin-structure

○Takao Kozaka¹, Kohei Ueno¹, Hiroshi Fujioka¹ (1.IIS)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

5:00 PM - 5:15 PM JST | 8:00 AM - 8:15 AM UTC

[16p-A22-16]

Demonstration of Pseudomorphic AlN/GaN HEMT Operation on AlN Substrate Using MOVPE Method

○Taegi Lee¹, Akira Yoshikawa^{1,3}, Takeru Kumabe², Sho Sugiyama¹, Manabu Arai³, Jun Suda^{2,3}, Hiroshi Amano^{2,3} (1.Asahi Kasei Corp., 2.Nagoya Univ., 3.IMaSS)

5:30 PM - 5:45 PM JST | 8:30 AM - 8:45 AM UTC

[16p-A22-17]

Electrical Characteristics of a High AlN Mole Fraction AlGa_N/GaN Dual-Gate HEMT

○Yuji Ando^{1,2}, Hidemasa Takahashi¹, Ryutaro Makisako¹, Akio Wakejima³, Suda Jun^{1,2} (1.Nagoya Univ., 2.Nagoya Univ. IMaSS, 3.Kumamoto Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

5:45 PM - 6:00 PM JST | 8:45 AM - 9:00 AM UTC

[16p-A22-18]

Confirmation of avalanche breakdown in a vertical PND structure with GaN/AlGa_N/GaN double heterostructure

○Eito Kokubo¹, Hirotaka Watanabe², Manato Deki³, Atsushi Tanaka², Shugo Nitta², Yoshio Honda^{2,3,4}, Hiroshi Amano^{2,3,4} (1.Nagoya Univ., 2.IMaSS Nagoya Univ., 3.D center Nagoya Univ., 4.IAR Nagoya Univ.)

6:00 PM - 6:15 PM JST | 9:00 AM - 9:15 AM UTC

[16p-A22-19]

Correlation between the carrier transport and defect distribution of AlGa_N/GaN heterostructure

○Masatomo Sumiya¹, Yasutaka Imanaka¹, Yoshitaka Nakano², Kanji Takehana¹ (1.NIMS, 2.Chubu Univ.)

◆ Presentation by Applicant for JSAP Young Scientists Presentation Award

6:15 PM - 6:30 PM JST | 9:15 AM - 9:30 AM UTC

[16p-A22-20]

Temperature Dependence of Drift Velocity of 2DEG in AlGa_N/GaN Heterostructure

○Yusuke Wakamoto¹, Takahiko Kawahara², Shigeki Yoshida², Kozo Makiyama², Ken Nakata², Takuya Maeda¹ (1.UTokyo, 2.Sumitomo Electric Industries, Ltd)

6:30 PM - 6:45 PM JST | 9:30 AM - 9:45 AM UTC

[16p-A22-21]

Effects of Sc composition and lattice constraint on polarization switching of ScAlN alloys

○Toru Akiyama¹, Takuto Miyamoto¹, Takahiro Kawamura¹ (1.Mie Univ.)

6:45 PM - 7:00 PM JST | 9:45 AM - 10:00 AM UTC

[16p-A22-22]

Epitaxial growth of ScAlN/AlGaIn/GaN heterostructures

○Tomoya Okuda¹, Syunsuke Ota², Takahiko Kawahara³, Kozo Makiyama³, Ken Nakata³, Takuya Maeda⁴, Atsushi Kobayashi^{1,2} (1.Grad. School, Tokyo Univ. of Science, 2.Tokyo Univ. of Science, 3.Sumitomo Electric Industries, 4.The Univ. of Tokyo)

コンタクトレスPECエッチングを用いた GaN ナノワイヤ作製における UVA 光の効果

Effect of UVA light on GaN nanowire fabrication using contactless PEC etching

北大情報科学研究院¹、北大量子集積エレクトロニクス研究センター²

○古内久大^{1,2}, 本久順一^{1,2}, 佐藤威友²

Graduate School of IST¹, RCIQE², Hokkaido University.

°Hisahiro Furuuchi^{1,2}, Junichi Motohisa^{1,2}, Taketomo Sato²

E-mail: furuuchi@rciqe.hokudai.ac.jp

[はじめに] 光電気化学(PEC)エッチングは電解液-半導体界面における光電気化学酸化と生成酸化物の溶解により進行する GaN(0001)面の低損傷加工手法で、マスクとの選択比が高く、常温常圧において低エネルギーで実施可能という特徴を有する[1]。また、外部回路や基板への配線が不要なコンタクトレス(CL)PEC エッチング[2]は、トレンチ構造やナノワイヤ(NW)作製に適用可能である[3]。しかし NW 作製の際、エッチングレートが低く目標 NW 高さ 1.5~1.8 μm を達成するために長時間の処理が必要、C 面の表面平坦性が悪いといった課題が存在する。今回、従来用いていた UVC 光に加えて UVA 光を照射することで、エッチングレートに改善が見られたので報告する。

[実験・結果] 試料として、C 面 n-GaN 基板($N_D=1.0\times 10^{18}$)上に i-GaN 層 2 μm 、n-GaN 層 100nm を MOVPE 成長した基板を用いた。まず EB リソグラフィ、Cr 蒸着(150nm)、リフトオフによりマスクを作製した。続いて室温の電解溶液($\text{K}_2\text{S}_2\text{O}_8\text{aq}$ (0.05M): KOHaq (0.02M) = 1:1)中に試料を浸置し、傾斜させた UVC 光(中心波長 260nm, 2.4mW/cm²)及び垂直な UVA 光(中心波長 360nm, 50mW/cm²)を 1 時間照射した。この工程では電解液中のペルオキソ二硫酸イオン($\text{S}_2\text{O}_8^{2-}$)が UVC 照射により酸化力の強い硫酸ラジカル($\text{SO}_4^{\cdot-}$)へ分解され、GaN 表面を酸化する。更に生成した酸化被膜が KOH に溶解することでエッチングが進行する。一方、UVA は $\text{SO}_4^{\cdot-}$ の生成レートを変化させることなく基板表面の電子正孔対の生成を促進させる。本工程を 5 回繰り返した後、アルカリ溶液 (AZ400K, 85°C)中に試料を浸置した。また、従来条件との比較のため同様のマスク基板に垂直に UVC(4.0mW/cm²)のみを照射し CL-PEC エッチングを 6 回行った試料も用意した。図 1 にエッチング深さの時間変化を示す。従来条件で処理を行った試料は 6 回の CL-PEC エッチングで深さ 1.1 μm であったのに対し、UVA を照射した試料では UVC を弱めたにも関わらず、5 回の CL-PEC エッチングで深さ 2.3 μm に達した。尚深さ 100nm、2100nm 付近で傾きが減少しているのは、n-GaN, i-GaN におけるエッチングレートの差によると考えられる。図 2 に各試料の PEC エッチング実施後の SEM 像を示す。UVC のみ照射した試料と比較し UVA を照射した試料は NW 高が増加している一方、断面寸法が大幅に減少した。図 3 にアルカリ溶液処理後の試料の SEM 像を示す。最終的に A 面ファセットを有する、高さ 2.31 μm 、断面寸法 154nm の NW 形成に成功した。両者の断面寸法の差は、UVA 照射により C 軸方向に限らず NW 側面においても陽極酸化反応が促進された結果であると考えられる。発表ではより微細なマスクを用いた NW 作製に加え、C 軸方向エッチングレート、NW 直径減少の UVA 強度依存性についても報告する。

[参考文献]

[1] D. H. van Dorp *et al.*, *J. Electrochem. Soc.* **156**, D371 (2009).

[2] F. Horikiri *et al.*, *Appl. Phys. Exp.* **12**, 031003 (2019).

[3] M. Shimauchi *et al.*, *Appl. Phys. Exp.* **14**, 111003 (2021).

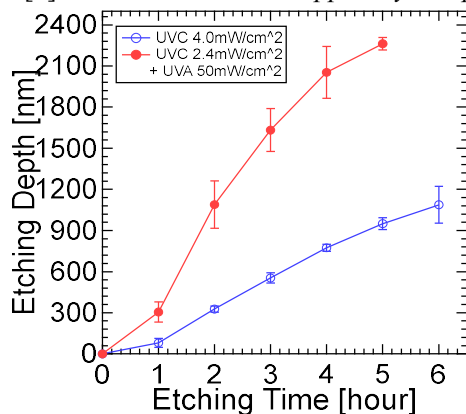


Figure1: Etching depth vs time in CL-PEC etching process.

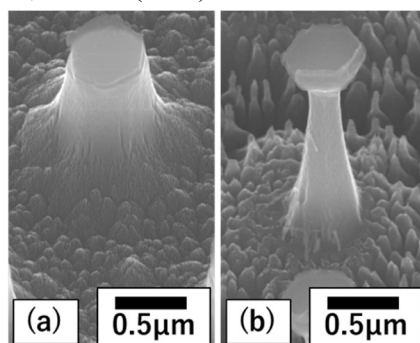


Figure2: Samples after CL-PEC etching.
(a):UVC 4.0mW/cm², (b):UVC 2.4mW/cm² + UVA 50mW/cm²

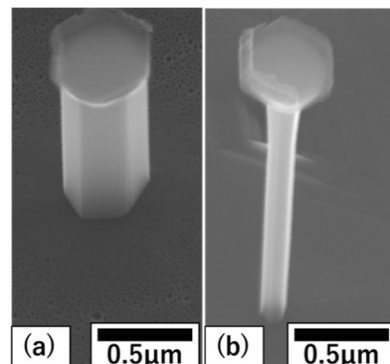


Figure3: Samples after alkaline treatment.
(a):UVC 4.0mW/cm², (b):UVC 2.4mW/cm² + UVA 50mW/cm²

N 極性 GaN に及ぼすドライエッチングの台座の影響

The effect of the coverplate during dry etching on N-polar GaN

九工大 〇(M2) 三島 秀治郎, (B4) 中村 大輝, 新海 聡子

Kyushu Institute of Technology, °Hidejiro Mishima, Daiki Nakamura, Satoko Shinkai

E-mail: mishima.hidejiro397@mail.kyutech.jp

1. はじめに

N 極性面を利用した GaN HEMT は、従来の Ga 極性 GaN HEMT と分極方向が異なるため、高い動作周波数や低オン抵抗化といった点で多くの利点を持っている^{[1][2]}。しかし、これまで N 極性 GaN へのドライエッチングの影響を調査した報告例はほとんどない。また、エッチング装置内のカソード材料は、GaN エッチング後のピラー形成と密接に関連しており、極めて重要であることが知られている^[3]。そこで、本研究では N 極性 GaN に対して台座を変えてドライエッチングを行い、表面形状の変化の様子を評価した。

2. 実験方法

Si をドーピングした n-GaN 自立基板の N 極性面に Cl₂ ガスを用いて、Bias 電力 20W、ICP 電力 100W、プロセス圧力 1Pa の条件下で、台座を石英、SiO₂/Si および Si と変化させて ICP-RIE (誘導結合型プラズマ反応性イオンエッチング) を施した。台座として使用した SiO₂/Si は PE-CVD (プラズマ化学気相成長) を用いて Si 上に SiO₂ を堆積させることで作製した。エッチング後の試料の表面形状の観察には、SEM (走査電子顕微鏡) を使用した。

3. 実験結果および考察

エッチング後の試料を SEM で観察した結果を Fig.1 に示す。Fig.1(a)に示すように N 極性 GaN に石英台座を用いてエッチングを施すと大量のピラーが形成されることがわかる。次に

台座を SiO₂/Si 台座に変更させ、同条件で ICP-RIE を実施した。得られた結果を Fig.1(b) に示す。これより、SiO₂/Si を台座としてエッチングを施すと石英台座と比較してピラーの形状に大きな変化は見られないものの、生成するピラーの数が大幅に減少することがわかる。また、Si を台座として同様にエッチングを行った結果、Fig.1(c)に示すように、石英台座に比べてピラー密度が減少し、かつ、生成するピラーの形状も変化することが確認できる。これらの結果からドライエッチング時の台座によって N 極性 GaN のドライエッチング後の表面形態は大きく変化することがわかった。詳細は当日報告する。

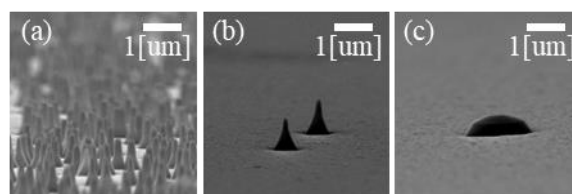


Fig.1 SEM images of N-polar GaN surface after ICP-RIE using Cl₂ plasma with (a) the quartz plate, (b) SiO₂/Si plate and (c) Si plate.

4. 参考文献

- [1] S. Rajan, M. Wong, Y. Fu, F. Wu, J. S. Speck and U. K. Mishra : Jpn. J. Appl. Phys. 44 (2005) L1478.
- [2] Rakoski A, Diez S, Li H, Keller S, Ahmadi E, Kurdak Ç : Appl Phys Lett. 114, 162102 (2019)
- [3] T. Meyer, C. Petit-Etienne and E. Pargon : J. Vac. Sci. Technol. A 40, 023202 (2022)

N 極性 AlN 上の GaN のコヒーレント成長に向けた MOVPE 成長の条件改善

Improvement of MOVPE growth for N-polar GaN coherent growth on AlN

名大院工¹, 名大 IMaSS² ○(M2)古橋 樹¹, プリストフセク マーコス², 楊 旭²

Nagoya Univ.¹, Nagoya Univ. IMaSS², ○(M2)Itsuki Furuhashi¹, Markus Pristovsek², Xu Yang²

E-mail: furuhashi.itsuki.r2@s.mail.nagoya-u.ac.jp

N-polar high electron mobility transistors (HEMT) offer intrinsic advantages like high thermal conductivity of AlN buffer and high polarization contrast without the need of a top barrier layer. Previously, we reported on N-polar AlN and GaN growth on sapphire in a showerhead type Metal-Organic Vapor Phase Epitaxy (MOVPE) which resulted in smooth surfaces. With 5-6 nm GaN growth coherently on AlN gave in sheet carrier density $\sim 3.5 \text{ cm}^{-2}$ but low electron mobility $< 20 \text{ cm}^2/\text{Vs}$. This low mobility is probably limited by interface states, dislocation density, and interface roughness (IR).^[1]

Increasing the GaN channel thickness rather reduced the mobility, opposite to previous work on bulk AlN^[2] (Fig.1). We suspect the onset of relaxation (Fig.2) which happened much early for us probably because of the higher dislocation density in N-polar AlN on sapphire. Therefore, we must improve the AlN quality and also the interface. For this, we investigated different V/III ratios and growth temperature of AlN and GaN. The carbon and oxygen density in GaN using trimethylgallium (TMGa) and triethylgallium (TEGa) was investigated with different growth temperature from 1100°C to 750°C by secondary ion mass spectroscopy (SIMS). While oxygen in GaN was 10^{17} cm^{-3} , Carbon incorporation increased with decreasing temperature by using TMGa, while there was a maximum at 850°C by using TEGa. The behaviour of AlN is more complex, due to the gas phase reactor and roughening at most conditions.

Currently, the best sample's sheet carrier density is $\sim 3.8 \text{ cm}^{-2}$ and electron mobility is $96 \text{ cm}^2/\text{Vs}$ at room temperature.

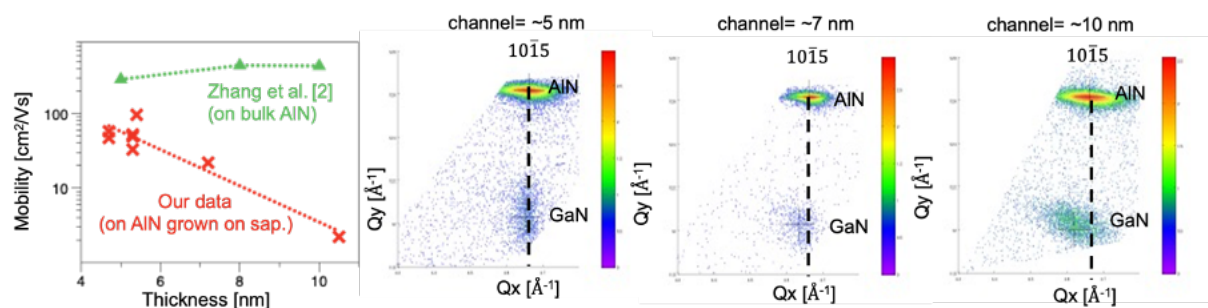


Fig.1 mobility of thin GaN channels on N-AlN

Fig.2 GaN relaxation with thicker channel layer

Literature : [1] U. Singisetti et al., Appl. Phys. Lett. 101, 012101 (2012)

[2] Z. Zhang et al., Appl. Phys. Lett. 121, 082107 (2022)

N 極性 GaN/AlGaN/AlN 高電子移動度トランジスタの リーク電流が絶縁破壊電圧に及ぼす影響

Effect of leakage currents on breakdown voltage in N-polar GaN/AlGaN/GaN High Electron Mobility Transistor

○ (M2)Aina Hiyama Zazuli¹, (M2)藤井 開¹, (M1)仁ノ木 亮祐¹, (B)平田 靖晃¹,
(M1)木本 大星¹, 倉井 聡¹, 岡田 成仁^{*1}, 田中 敦之², 新田 州吾²,
本田 善央², 天野 浩², 山田 陽一¹

Grad. School of Sci. & Tech. for Innovation, Yamaguchi Univ.¹, Nagoya Univ. IMASS²

°A. H. Zazuli¹, K. Fujii¹, R. Ninoki¹, N. Hirata¹, T. Kimoto¹, S. Kurai¹, N. Okada^{*1}, A. Tanaka²,
S. Nitta², Y. Honda², H. Amano², and Y. Yamada¹

E-mail: nokada@yamaguchi-u.ac.jp

我々の研究室では高電子移動度トランジスタの高耐圧・高性能化に向けて AlN を下地層とした N 極性 GaN/AlGaN/AlN ヘテロ構造の高電子移動度トランジスタ(HEMT)の研究を行っている。N 極性 GaN チャンネル層を最上層とした構造の利点として容易に低抵抗のオーミックコンタクトの形成が可能であり、高い熱伝導率を持つ AlN を下地とすることで高耐圧化を可能とするといわれている。しかしながら、HEMT のピンチオフが不十分であり、リーク電流が従来の AlGaIn/GaN 構造のものとは比べ高くなる傾向があることは現在の課題となっている。本研究では N 極性 GaN チャンネル HEMT のリーク電流が絶縁破壊電圧に与える影響について考察を行ったので報告する。

有機金属化合物気相成長法を用いてサファイア基板上に N 極性面 GaN/Al_{0.9}Ga_{0.1}N/AlN ヘテロ構造を成長させ、HEMT 加工による GaN チャンネルのダメージを防ぐためプラズマ励起化学気相成長法を用いて SiO₂ を 2 nm 堆積させた。Fig. 1 に本研究で用いた HEMT の構造を示す。ソース及びドレインのオーミック電極として Ti/Al/Ti/Au を、ゲートのショットキー電極として Ni/Au を用いた。N 極性 GaN チャンネル HEMT のピンチオフ時 ($V_g = -5$ V、ドレイン電圧 $V_d = 10$ V) のリーク電流と絶縁破壊電圧は平均でそれぞれおよそ 11.2 mA/mm と 162.3 V であった。また Fig. 2 に示すようにピンチオフに十分なゲート電圧がかかっているとき ($V_g = -5$ V)、ドレイン電流はゲートショットキー接合の逆方向リークが支配的であることが分かる。よって、ドレインに高い電圧をかけた際、ゲートのリークが増加しゲートの電流密度の閾値に達することで絶縁破壊していると考えられる。また、リーク電流が大きいくほど絶縁破壊電圧が低くなる傾向にあることも分かったためゲートリークの低減は高耐圧化に必要であるといえる。

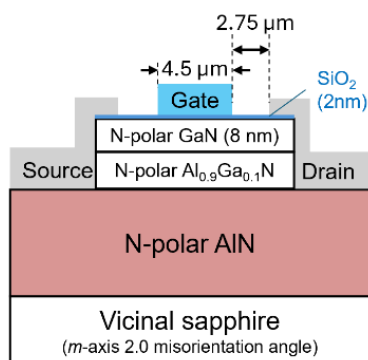


Fig. 1 Schematic diagram of N-polar GaN/AlGaIn/AlN HEMT

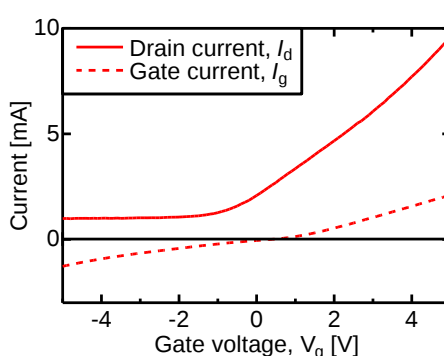


Fig. 2 I_d - V_g and I_g - V_g characteristic of N-polar GaN/AlGaIn/AlN HEMT at $V_d = 9.16$ V

[謝辞] 本研究の一部は科研費基盤 B(24K01363)、名古屋大学未来材料・システム研究所共同利用の支援を受けて実施したものである。

ウェハ接合と裏面プロセスを用いた n-GaN N 極性面上オーミック電極形成 Ohmic contact formation on N-polar n-GaN surfaces exposed by wafer bonding and back surface process

大阪公大工¹, 東北大², ○(M1)藤家 智希¹, 梁 剣波¹, 末光 哲也², 重川 直輝¹

Osaka Metropolitan Univ.¹, Tohoku Univ.², °Satoki Toka¹, Jianbo Liang¹, Tetsuya Suemitsu², Naoteru Shigekawa¹

E-mail: sk24300b@st.omu.ac.jp

【はじめに】N 極性面上窒化物 HEMT では、バックバリアの効果により Ga 極性面上デバイスを上回る RF 出力が実現されている[1]。窒化物半導体の Ga 極性面と支持基板のウェハ接合及び裏面プロセスにより、困難性が高いとされる N 極性方向への結晶成長[2]を行わずに N 極性面上のデバイス作製が可能と考えられる。本研究ではウェハ接合・裏面プロセスにより形成した n-GaN 層の N 極性面上にオーミック電極を形成・評価し、N 極性面上デバイス作製の可能性を検証した。

【実験方法】Si (111)基板上にバッファ層（層厚 300 nm）を介して成長された n-GaN 層（ $0.5 \sim 1 \times 10^{18} \text{ cm}^{-3}$ 、層厚 1 μm ）表面（Ga 極性面）を高抵抗 Si 基板（抵抗率 10 $\text{k}\Omega \cdot \text{cm}$ ）と表面活性化接合法により常温接合した。その後、研磨及びウェットエッチングにより Si 基板およびバッファ層を除去した。露出した N 極性面上に Ti/Al/Ti/Au を蒸着し、800 $^{\circ}\text{C}$ 、30 s の熱処理を経て円形電極の半径 200 μm 、電極間距離 $S = 5\text{--}50 \mu\text{m}$ の Circular Transmission Line Model (CTLM) 素子を作製した。円形電極の半径が伝搬長と比較して十分大きいという仮定の下で、室温における電極間抵抗の電極間距離依存性を解析し[3]、比接触抵抗及びシート抵抗を求めた。Ga 極性面上にも同様の手法で同一形状の CTLM 素子を作製し特性を比較した。

【実験結果】 $S = 5 \mu\text{m}$ の N 極性面上、Ga 極性面上 CTLM 素子の室温における電流-電圧 (I - V) 特性を素子の外観と合わせて Fig. 1 に示す。いずれの I - V 特性も直線性を示した。その勾配から求めた抵抗と電極間距離の関係を解析結果とあわせて Fig. 2 に示す。N 極性面上の比接触抵抗 ($1.3 \times 10^{-2} \Omega \cdot \text{cm}^2$) は Ga 極性面上 ($4.7 \times 10^{-4} \Omega \cdot \text{cm}^2$) と比較して~30 倍の高い値となった。今回の結果は、ウェハ接合及び裏面プロセスにより作製された N 極性面上にデ

バイス作製が可能と考えられること、N 極性面上のプロセス条件の検討が必要と思われることを示す。

【謝辞】本研究を実施するにあたり JSPS 科研費 JP24H00425 の支援を受けた。

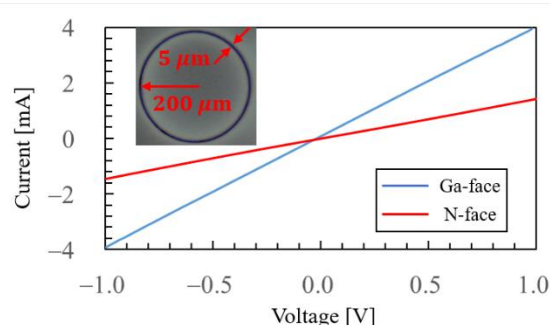


Fig. 1. I - V characteristics of CTLM devices on N- and Ga-polar surfaces with $S = 5 \mu\text{m}$ at room temperature. A fabricated CTLM device is also shown.

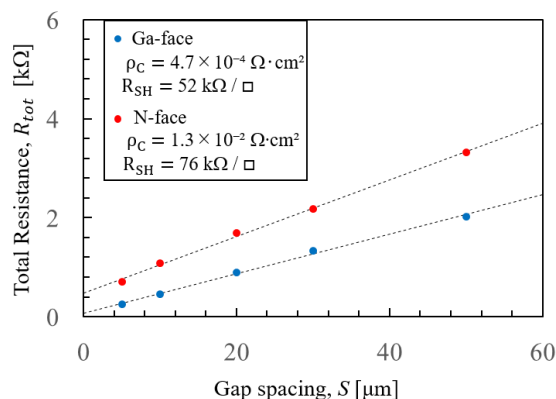


Fig. 2. Relationship between resistance and spacing between electrodes of CTLM devices on both surfaces. Results of fitting using a model [3] are also shown.

【参考文献】

- [1] S. Wienecke, et al., IEEE Electron Device Lett., **38**, 359 (2017).
- [2] M. Sumiya et al., J. Appl. Phys., **88**, 1158 (2000).
- [3] D. K. Schroder, "Semiconductor Material and Device Characterization," 3rd ed. John Wiley, 2006.

高出力密度を有する N 極性 GaN/InAlN HEMT の開発

Development of high-power-density N-polar GaN/InAlN HEMT

住友電工, °早坂明泰, 吉田成輝, 向井章, 眞壁勇夫, 辻幸洋, 牧山剛三, 中田健

Sumitomo Electric, °Akihiro Hayasaka, Shigeki Yoshida, Akira Mukai,

Isao Makabe, Yukihiro Tsuji, Kozo Makiyama, Ken Nakata

E-mail: hayasaka-akihiro@sei.co.jp

【はじめに】 GaN HEMT は無線通信向け高周波パワーデバイスとして広く使用されており、5.5G や 6G に向け高周波帯における出力密度の向上が求められている。しかし、一般に製品化されている Ga 極性 GaN HEMT は短ゲート構造において電子がバッファ側に回り込みドレインコンダクタンス(g_d)が増加するため、出力密度の向上が鈍化傾向にある。そこでバックバリア構造によりバッファ側への電子の回り込みを抑制できる N 極性 GaN HEMT が注目されている。N 極性 GaN HEMT はバックバリアに AlGaIn を用いる構造が一般的であるが、我々は更なる高出力密度化が可能な材料として高いシートキャリア密度(N_s)により電流密度を向上できる InAlN に着目している。ここでは、N 極性 GaN/InAlN HEMT において 28 GHz 帯で高出力動作を達成したので報告する。

【実験方法】MOCVD 法により作製した N 極性 GaN/InAlN 結晶上に Ti/Au のオーミック電極、Ni/Au のゲート電極を形成し、MIS 構造をもつ $L_g = 200$ nm、 $L_{sd} = 2.5$ μ m の N 極性 GaN/InAlN HEMT (Fig.1) を作製した。パルス IV 測定とロードプル測定によりデバイス特性を評価した。

【結果・考察】 ホール測定により得られた N_s は 2.9×10^{13} cm^{-2} であり、AlGaIn バックバリアでは実現困難な高い値が得られることを確認した。作製したデバイスのパルス IV 特性を Fig.2 に示す。ストレス電圧 $V_{gs} = -10$ V、 $V_{ds} = 10$ V においてコラプス率は 14.5%であった。Fig.2 より、 2.9×10^{13} cm^{-2} という高い N_s においても g_d の顕著な増加はなく、バックバリア構造によってバッファ側への電子の回り込みを抑制できたと考えられる。高 N_s により最大電流密度 2.6 A/mm が得られ、28 GHz 帯の飽和出力密度 12.8 W/mm を達成した(Fig.3)。

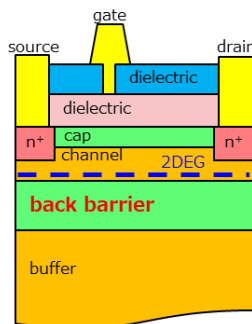


Fig.1 The structure of the N-polar GaN HEMT

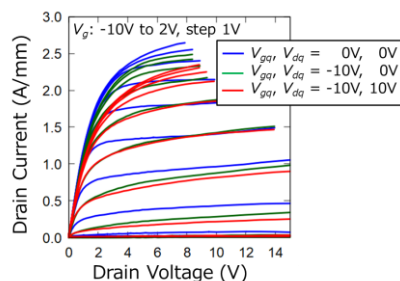
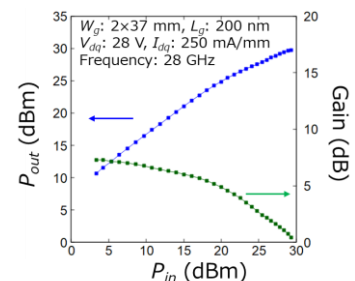


Fig.2 Pulse Ids-Vds characteristics

Fig.3 Measured P_{out} and Gain vs. P_{in} for the N-polar GaN HEMT

【謝辞】 この成果は、NEDO（国立研究開発法人新エネルギー・産業技術総合開発機構）の助成事業「ポスト 5 G 情報通信システム基盤強化研究開発事業」（JPNP 20017）の結果得られたものです。

N/Mg イオン注入法を用いた縦型 GaN ジャンクションバリアショットキーダイオードの作製及び電気特性評価

Fabrication and electrical properties of GaN vertical junction barrier Schottky diode using N/Mg ion-implantation

名大院工¹, 名大未来研², 名大Dセンター³, 名大IAR⁴

○権 熊¹, 伊藤 佑太¹, 田中 敦之², 渡邊 浩崇², 本田 善央^{2,3,4}, 天野 浩^{2,3,4}

Nagoya Univ.¹, IMASS Nagoya Univ.², D Center Nagoya Univ.³, IAR Nagoya Univ.⁴

○Woong Kwon¹, Yuta Itoh¹, Atsushi Tanaka², Hirotaka Watanabe², Yoshio Honda^{2,3,4}, and Hiroshi Amano^{2,3,4}

E-mail: kwon.woong@nagoya-u.jp

【背景】縦型 GaN パワーデバイス、その優れた物性上 PC 用 AC アダプタのような小電力のみならず大電力用としても有望である。また、ジャンクションバリアショットキーダイオード (JBSD) は、ショットキーバリアダイオード (SBD) と p-n 接合ダイオード (PND) の利点である低オン電圧、高速スイッチング、低逆方向リーク電流などの特性を有し、パワーデバイスとして活用されている。しかし、縦型 GaN JBSD を作製するためには、選択的ドーピング技術が必要となる。我々は N/Mg イオン注入を用いて縦型 GaN p-n 接合ダイオードを作製し、イオン注入された部分が p-n ダイオードの p 層として働くことを確認した[1]。本研究では、面内で選択的に N/Mg イオン注入を行うことで縦型 GaN JBSD を作製し、その電気特性を評価した。

【実験方法】貫通転位密度が 10^5cm^{-2} 以下の GaN 自立基板上に n-GaN ドリフト層 ([Si]: $5 \times 10^{15} \text{cm}^{-3}$, $13 \mu\text{m}$) を成長させた。選択的 p-GaN 領域を形成するために、JBSD のショットキー領域となる部分には、1-3 μm ピッチの L&S パターンを形成した。イオン注入 (I/I) は N→Mg の順で $5.8 \times 10^{13} \text{cm}^{-2}$ のドーズ量、エネルギーは 30 keV、傾斜角 7° の条件で行った。マスクを除去した後、表面を保護するために 300 nm の AlN を堆積させた。Mg ([Mg]: $\sim 3 \times 10^{17} \text{cm}^{-3}$, $\sim 0.8 \mu\text{m}$) の拡散及び活性化のために、大気圧 N_2 雰囲気中、 1300°C で 5 分間アニールした。AlN を除去した後、高温熱処理による表面ダメージを除去するために Cl_2 ガスを用いた ICP-RIE によりバイアスパワー 2.5 W で 5 分間エッチングを行った。また、素子分離のため、ICP-RIE により $13.5 \mu\text{m}$ の垂直メサを形成した。JBSD のアノード電極のために、Ni/Au を蒸着し、 O_2 雰囲気中、 525°C で 10 分間アニールを行った。カソード電極はサンプルの裏面に Al を蒸着することで形成した。ポリイミドを用いてデバイスのパッシベーションを行った。I-V 測定及びエミッション顕微鏡 (EM) を用いて作製したデバイスの電気特性評価を行った。

【結果】EM により 2 V の JBSD において n-GaN 領域のみに電流が流れることを確認し、熱電子放出モデルを用いて順方向 I-V 特性から JBSD とジャンクションバリア領域のない SBD の障壁高さ ($e\phi_{\text{bh}}$) を評価した。SBD の $e\phi_{\text{bh}}$ が 1.0 eV であった反面、JBSD の $e\phi_{\text{bh}}$ はショットキー領域の幅を狭くすることによって $e\phi_{\text{bh}}$ が 1.18 eV まで増加した。これはショットキー接合である細い n-GaN 領域が周りに存在する p-n 接合の内蔵電位により空乏化されたことが原因であり、JBS 構造が成り立っていると考えられる。また、3 V 付近で JBSD のオン抵抗減少とともに発光が確認された。これは PND 領域の立ち上がりによるものであり、オン抵抗は $1.2\text{--}1.4 \text{m}\Omega\text{cm}^2$ であった。さらに、逆方向 I-V 測定結果、JBSD の n-GaN 幅を狭くすることによって逆方向リーク電流が大幅に減少することが確認できた。JBSD の $I_{\text{on}}(1.2 \text{V})/I_{\text{off}}(-650 \text{V})$ は 10^9 であり、広い電圧範囲での高い on/off 比が達成された。本研究によって大気圧以下の従来プロセスでも JBS が作製可能であることが確認できた。

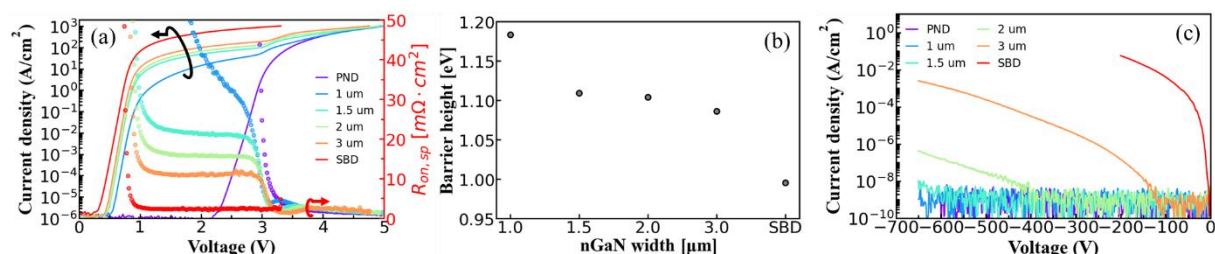


Fig.1. I-V characteristics of junction barrier Schottky diode. (a) Forward, (b) Calculated barrier height of SBD and JBSD, (c) Reverse.

【謝辞】本研究は、文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業 JPJ009777」の助成を受けて行われた。

[1] Y. Itoh, *et al.* 71st JSAP spring meeting 2024, 24a-52A-5 (2024)

Mg イオン注入 p-GaN における注入領域および拡散領域の N イオン連続注入による補償ドナー濃度低減効果

Reduction of Compensating Donor Concentration of Implanted and Diffusion Regions by Sequential N-ion Implantation in Mg-implanted p-GaN

名大院工¹, 豊田中研², 名大未来研³

○角田健輔¹, 片岡恵太², 成田哲生², 堀田昌宏^{1,3}, 加地徹^{1,3}, 須田淳^{1,3}

Department of Electronics, Nagoya Univ.¹, Toyota Central R&D Labs., Inc.², Nagoya Univ. IMaSS³,

○Kensuke Sumida¹, Keita Kataoka², Tetsuo Narita², Masahiro Horita^{1,3}, Tetsu Kachi^{1,3}, Jun Suda^{1,3}

E-mail: sumida.kensuke.w7@s.mail.nagoya-u.ac.jp

GaN 縦型パワーデバイスの作製に必要な Mg イオン注入技術の確立に向けて、Mg イオン注入した p-GaN 中の補償ドナー濃度 (N_d) の低減は重要である。本研究グループは、Mg と N イオンを連続注入 (Mg+N-I/I) することで、Mg イオンのみ注入した GaN に比べて、Mg+N-I/I した GaN 中の N_d が低減することを報告した^[1]。一方で、Mg+N-I/I した GaN において、アニール条件依存性などの詳細は報告されていない。また、イオン注入した領域と、アニール中に Mg が深くに拡散した領域では、N イオン連続注入による N_d の低減効果が異なる可能性がある。そこで本研究では、Mg イオン注入 (Mg-I/I) および Mg+N-I/I した GaN に対し、注入領域と拡散領域におけるシートアクセプタ濃度 ($N_{a,sh}$) とシート補償ドナー濃度 ($N_{d,sh}$) のアニール時間依存性を調査した。

HVPE 成長 n^+ -GaN (0001) 基板上に、MOVPE 法で n -GaN ($[Si]=2 \times 10^{16} \text{ cm}^{-3}$) 層を成長した試料を用意し、Mg イオンのみ、もしくは Mg、N イオンの順で多段注入 ($[Mg], [N] \sim 1 \times 10^{19} \text{ cm}^{-3}$, 300 nm-Box-profile) を行った。超高压アニールは 1300°C 、窒素雰囲気 500 MPa で実施し、様々なアニール時間 (5, 15, 30, 60 分) で行った。MOVPE 法で p^+ -GaN コンタクト層 ($[Mg] \geq 5 \times 10^{19} \text{ cm}^{-3}$, 200 nm) を再成長した後に脱水素アニール (800°C , 10 min, 窒素雰囲気) を行った。次にサンプル四隅に電極 (Ni/Au/Ni) を形成し、電極部分以外の p-GaN 表面を ICP-RIE によって異なる深さ (225, 453 nm) でエッチングした。各ホール効果測定結果に対し 2 層ホール効果モデルを用いることで、イオン注入領域 (225~453 nm) と拡散領域 (453 nm~) のキャリア濃度を取得し、フィッティング解析^[2]によって $N_{a,sh}$, $N_{d,sh}$ を導出した。

Figure 1 に Mg 濃度 ($[Mg]_{sh}$)、 $N_{a,sh}$ 、 $N_{d,sh}$ のアニール時間依存性を示す。 $N_{a,sh}$ は両条件とも短いアニール時間 (15 分) でも高い値を示した。拡散領域 (Fig. 1(b), (d)) においては、窒素連続注入によりアニール中の Mg 拡散が抑制されたことで、Mg-I/I に対し Mg+N-I/I した GaN の $N_{a,sh}$ は低い値を示した。また、注入領域において、Mg-I/I した GaN (Fig. 1(c)) では $N_{d,sh}$ は高い値を示した ($N_{d,sh}/N_{a,sh}=50\%$ (15 min)) が、Mg+N-I/I した GaN の注入領域 (Fig. 1(a)) においては、短いアニール時間 (5 分) でも $N_{d,sh}$ は低い値を示した ($N_{d,sh}/N_{a,sh}=20\%$)。二端子 I - V 特性評価では、Mg-I/I に比べて Mg+N-I/I した GaN では良好なオーミック特性を示した。N イオン連続注入によって、Mg-I/I した GaN 表面付近の高抵抗領域の抵抗が低減した可能性がある。以上のことから、N イオン連続注入は N_d 低減に効果的であることが示された。

本研究は文科省革新的パワーエレクトロニクス創出基盤技術研究開発事業の JPJ009777 の支援を受けた。また、名古屋大学天野・本田研究室より MOVPE 成長 n -GaN の提供を受けた。

[1] H. Sakurai *et al.*, Appl Phys. Express. **14**, 111001 (2021). [2] M. Horita *et al.*, JJAP. **56**, 031001 (2017).

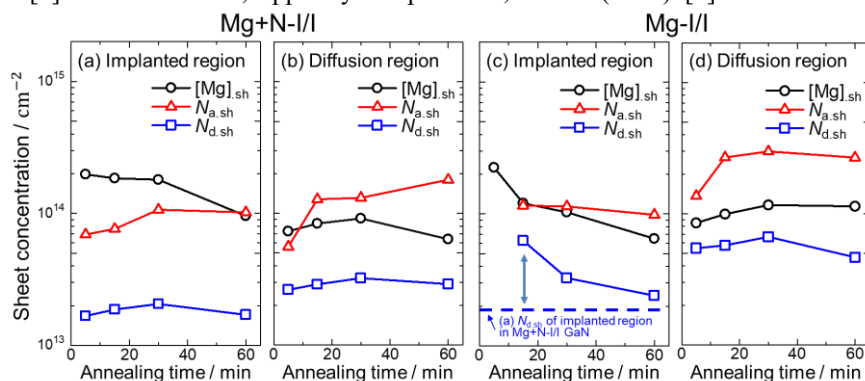


Figure 1. Sheet Mg concentration ($[Mg]_{sh}$) measured by SIMS, sheet acceptor concentration ($N_{a,sh}$) and sheet donor concentration ($N_{d,sh}$) for the implanted and (b) diffusion regions in Mg+N-I/I GaN, and (c) implanted and (d) diffusion regions in Mg-I/I GaN with various annealing time.

Mg チャネリングイオン注入および超高压アニールを用いて作製した 縦型 GaN JBS ダイオードにおける電流-電圧特性の注入量依存性

Current-voltage characteristics of GaN vertical JBS diodes fabricated by
channeled implantation of Mg ions and ultra-high-pressure annealing

名大院工¹, 名大未来研²

○北川 和輝¹, Maciej Matys², 上杉 勉², 堀田 昌宏^{1,2}, 加地 徹², 須田 淳^{1,2}

Nagoya Univ.¹, Nagoya Univ. IMASS², ○Kazuki Kitagawa¹, Maciej Matys²,

Tsutomu Uesugi², Masahiro Horita^{1,2}, Tetsu Kachi², and Jun Suda^{1,2}

E-mail: kitagawa.kazuki.s8@s.mail.nagoya-u.ac.jp

縦型 GaN パワーデバイスの実現に向けて、イオン注入による局所的 p 型化技術の確立が求められる。Mg イオン注入後に 1 GPa 程度の超高压で活性化アニール(UHPA)を行うことにより高い p 型活性化率を得られることが報告されており[1], UHPA のデバイス応用研究も報告され始めているが[2][3], 更なる高性能化に向けて作製プロセスの検討と工夫が重要である。本研究では、Mg イオンを GaN 結晶 c 軸方向に沿って注入し、より深くまでイオンを注入することができるチャネリングイオン注入[4]に着目し、異なる Mg イオン注入量で GaN JBS ダイオードの試作を行い電流-電圧特性の比較を行った。

試作 JBS ダイオードはアモノサーマル法により作製された n 型 GaN 自立基板上に、n 型 GaN ($N_{\text{drift}} = 2 \times 10^{16} \text{ cm}^{-3}$ 狙い)を MOVPE 法により成長した試料を用いて作製した。p 型領域を形成するための Mg イオン注入は、エネルギー 180 keV でのチャネリング注入に加えて、最表面への注入を目的とし 20, 90 keV でランダム注入を追加で行った。UHPA は窒素雰囲気下 1300°C, 500 MPa において 30 分間行い、その後、脱水素熱処理、電極形成等を行った。図 1 に試作したチャネリング注入 JBS ダイオードの構造とシミュレーションによる Mg の予測分布、電流-電圧特性を示す。p 型領域幅は 2 μm , p 型領域間隔 L_n は 1.0 μm から 3.5 μm を作製した。作製した JBS ダイオードは L_n に依存する特性を示し、いずれの L_n でも逆方向漏れ電流は、TFE に支配される単純な SBD に比べて大幅に低減された。 $L_n = 1.0 \mu\text{m}$ の時に R_{ON} が急激に大きくなったのは n 型領域が狭くなっていることを示しており、これは p 型活性化が不十分なことによる空乏層領域の拡大や注入 Mg の横方向拡散が原因であると考えられる。

また、図 2 に Mg イオン注入量を多く(約 3 倍)して作製した JBS ダイオードの SIMS 分析により得た Mg 分布(UHPA 後)と電流-電圧特性を示す。図 1 の結果に比べ、TFE による漏れ電流がより効果的に低減されていることがわかる。一方で、 $L_n = 1.5 \mu\text{m}$ の時に R_{ON} が急激に大きくなっており、Mg イオン注入量を多くしたことで n 型領域がさらに狭くなっていることを示していると考えられる。今後の課題として、更なる高性能化(低抵抗化)に向けた Mg 注入領域の活性化率向上および横方向拡散抑制が重要であると考えている。

【謝辞】本研究は、文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発事業」JPJ009777 の助成を受けたものです。

[1] H. Sakurai, *et al.*, Appl. Phys. Lett. **115**, 142104 (2019). [2] M. Matys, *et al.*, Appl. Phys. Express **14**, 074002 (2021). [3] M. Matys, *et al.*, Appl. Phys. Lett. **121**, 203507 (2022). [4] T. Nishimura, *et al.*, Appl. Phys. Express **14**, 066503 (2021).

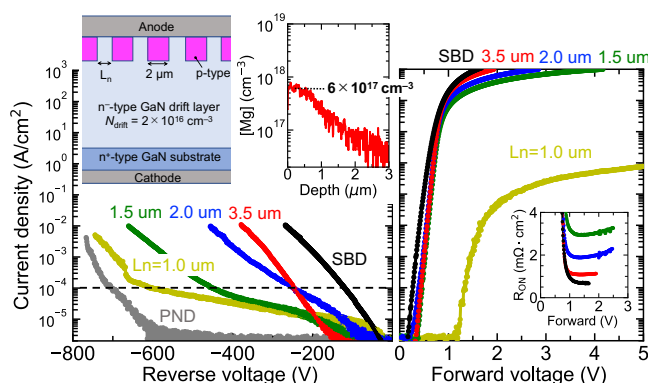


Fig. 1. Schematic structure and I - V characteristics of fabricated JBS diodes (Mg peak = $6 \times 10^{17} \text{ cm}^{-3}$).

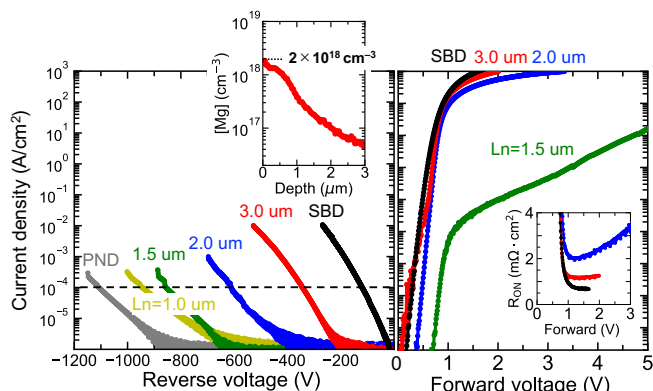


Fig. 2. I - V characteristics of fabricated JBS diodes (Mg peak = $2 \times 10^{18} \text{ cm}^{-3}$).

OVPE 法を用いた Mg イオン注入 GaN の大気圧活性化手法の提案

Proposal of atmospheric pressure activation process for Mg-ion implanted GaN using OVPE method

阪大院工¹, 名大院工², 名大未来研³, パナソニックホールディングス(株)⁴, 住友化学(株)⁵,
伊藤忠プラスチック(株)⁶, 阪大レーザー研⁷

○宇佐美茂佳¹, 伊藤佑太², 香川美幸¹, 横井創吾¹, 田中敦之³, 滝野淳一⁴, 隅智亮⁴,
今西正幸¹, 伊藤瞭太⁵, 秦雅彦⁶, 吉村政志⁷, 岡山芳央⁴, 本田善央³, 天野浩³, 森勇介¹
Grad. Sch. Of Eng. Osaka Univ.¹, Nagoya Univ.², IMASS Nagoya Univ.³, Panasonic Holdings Corp.⁴,
Sumitomo Chemical Co., Ltd.⁵, Itochu plastics Inc.⁶, ILE Osaka Univ.⁷,

°S. Usami¹, Y. Ito², M. Kagawa¹, S. Yokoi¹, A. Tanaka³, J. Takino⁴, T. Sumi⁴, M. Imanishi¹, R. Ito⁵,
M. Hata⁶, M. Yoshimura⁷, Y. Okayama⁴, Y. Honda³, H. Amano³, Y. Mori¹

E-mail: usami@eei.eng.osaka-u.ac.jp

【背景】 GaN 縦型パワーデバイス実現にあたりイオン注入による局所的な p 型伝導性制御技術が重要である。GaN においてイオン注入による p 型化を実現するには結晶回復アニール時の窒素脱離を抑制する必要がある。1 GPa もの超高压環境下でアニールする超高压アニール (UHPA) によって窒素脱離抑制と p 型化が実証されている^[1]。しかしながら、超高压・高温に対応した大型加圧容器は技術的ハードルが高く大口径化に依然として課題が残る。本発表では GaN の気相成長法である酸化物気相成長 (OVPE) 法を応用した大気圧下で行える新規活性化手法を提案する。

【実験】 提案するプロセスフローを図 1 に示す。①イオン注入した GaN 上に OVPE 法で GaN 層を成膜しながらイオン注入層の活性化を行う。その後、②成膜された OVPE 層のみを剥離する。OVPE 法は Ga₂O ガスと NH₃ の高い反応性によって 1200~1300°C の活性化温度帯においても GaN を成膜できる^[2]。すなわち、原理的には成長駆動力によって窒素脱離を抑制可能と考えられる。また、OVPE 法は高酸素ドーピングによって超低抵抗となる特徴があり、電気化学エッチングによって選択性が得られると考えられる。本発表ではその原理検証を行った。試料として 30 keV, 5.8×13 cm⁻² で N→Mg の順で共注入した GaN を用いた。その試料上に OVPE 法を用いて 1200°C, 1 時間の GaN 成膜を行った。昇温中の窒素脱離を抑制するため、通常よりも低温の 900°C から成膜を開始した。成膜後、1 M の KOH 水溶液に OVPE 層付き試料を浸漬し、サンプル側を陽極として電気分解を行った。剥離後に AFM で表面平坦性を確認し、低温 PL を取得した。

【結果・考察】 試料上に成膜した OVPE 層は多結晶化しており、膜厚は 40 μm であった。この多結晶 OVPE 層を電気化学エッチングしたところ、部分的に残留するものの大部分の OVPE 層を選択的に除去することに成功した。しかしながら、剥離後表面にクラックが確認された。クラックの原因は多結晶 OVPE 層からの応力によるものと思われる。クラックを避けて剥離後表面を AFM で評価したところ RMS 値は 0.4 nm であり、表面荒れは確認されなかった。最後に OVPE 層を除去し、露出した試料表面の低温 PL スペクトルを図 2 に示す。3.28 eV に Mg 起因のピークが明瞭に観察され、Mg が活性化していることが確認できた。以上より、課題はあるものの本提案手法は大口径ウェハに対応する Mg イオン注入 GaN の活性化手法になり得ると考えられる。

【参考文献】 [1] H. Sakurai *et al.*, Appl. Phys. Lett., **115**, 142104 (2019).

[2] A. Shimizu *et al.*, Appl. Phys. Express **15**, 035503 (2022).

【謝辞】 本研究の一部は環境省「革新的な省 CO₂ 実現のための部材 (GaN) や素材 (CNF) の社会実装・普及展開加速化事業」の委託を受けて行われた。

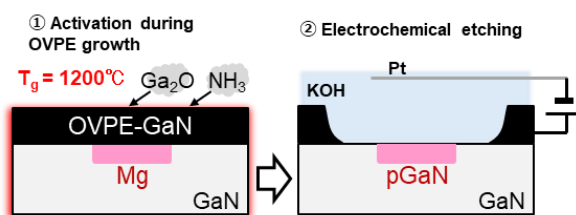


Fig. 1. Proposed activation process flow using OVPE.

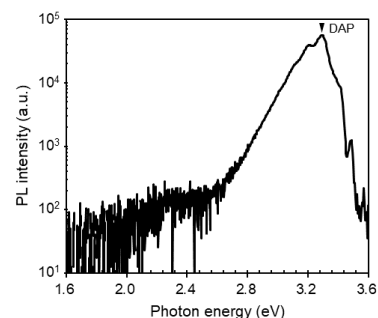


Fig. 2. Low temperature PL spectrum measured at 40K.

p 型 GaN 表面に発生する電荷についての検討

Investigation of Charge Generated at Surface of p-type GaN

北大量集センター¹ ○(M2) 焦 一寧¹, (M1) 高橋 尚伸¹, (M1) 島崎 喬大¹,

佐藤 威友¹, 赤澤 正道¹

RCIQE, Hokkaido Univ.¹

○Y. Jiao¹, M. Takahashi¹, T. Shimazaki¹, T. Sato¹, and M. Akazawa¹

E-mail: jiaoyining@rciqe.hokudai.ac.jp

【はじめに】窒化ガリウム(GaN)は、その高い破壊電界、高い電子飽和速度、高い電子移動度から、次世代の高出力デバイスの材料として期待されている。MOSFET は GaN の利点を十分に引き出すことができる。高性能化の GaN MOSFET デバイスが報告されているが、p 型 GaN (p-GaN)表面近傍の欠陥を制御することにより、さらに電子移動度を高める可能性がある。本研究では、800 度キャップレスアニールまたは SiO₂ キャップアニールの後、p-GaN 層上に MOS ダイオードを作製し、電気的特性と作製プロセスの各段階で行った X 線光電子分光法(XPS)結果をもとに、表面近傍欠陥による電荷について調べた結果を報告する。

【実験方法】MOVPE 法により、n-GaN 自立基板上に高濃度 pn 接合を介して p-GaN エピタキシャル層($N_A = 1 \times 10^{17} \text{ cm}^{-3}$)を成長した。脱水素熱処理による Mg の活性化は、窒素雰囲気中 800°Cにおけるキャップレスアニールまたは SiO₂ キャップアニールを行った。キャップアニールにおける SiO₂ キャップ層は RF スパッタにより形成した。アニール後には、両方の試料とも HF:H₂O=1:1 によりキャップ層あるいは表面酸化膜を除去し、ALD で Al₂O₃ 層を成膜、Ti/Au 電極を形成するとともに、裏面に Ti/Au オーミックコンタクトを形成し、MOS ダイオードを作製した。さらに、大気中 300 度 3 時間の熱処理 (PMA) を行った。キャップアニール後の XPS においては、BHF によるウェットエッチングにより SiO₂ を 3nm の極薄層として評価を行った。

【結果と議論】XPS による各段階での表面フェルミ準位(E_{FS})位置の評価結果を Fig. 1 に示す。脱水素アニール前の as-grown の段階においては、 E_{FS} は $E_C - 0.9 \text{ eV}$ にあり、キャップレスアニールにより電荷中性点 E_{CNL} ($E_C - 1.1 \text{ eV}$) に近付いた。両方とも、誤差の範囲を考えると、表面の乱れにより発生した表面準位によるピンニングと考えることができる。しかし、SiO₂ キャップアニール直後には E_{FS} は大幅に E_C 側へ移動した。これは、p-GaN 表面近傍欠陥に起因した E_C 付近ドナー型準位の存在を示唆するものと考えられる。一方、Fig. 2 に示すように、キャップアニール後に作製した MOS 構造の C-V 特性は正の固定電荷の存在を示し、導出された禁制帯内準位密度(D_T)分布は $E_V + 0.4 \text{ eV}$ 付近で急激に増加した。報告[1]によると、窒素空孔(V_N)欠陥は、 $E_V + 0.5 \text{ eV}$ および $E_C - 0.2 \text{ eV}$ 付近にドナー型欠陥準位を生じる。p-GaN 表面では V_N 欠陥が正電荷を生じている可能性が高い。

【謝辞】本研究は文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発」事業 JPJ009777 の委託および科研費 JP24K22934、JP23K26131 の援助を受けました。MOVPE 成長を頂いた、豊田中央研究所の成田哲生氏に感謝いたします。

[1] J. L. Lyons and C. G. Van de Walle, npj Computational Materials (2017) 12.

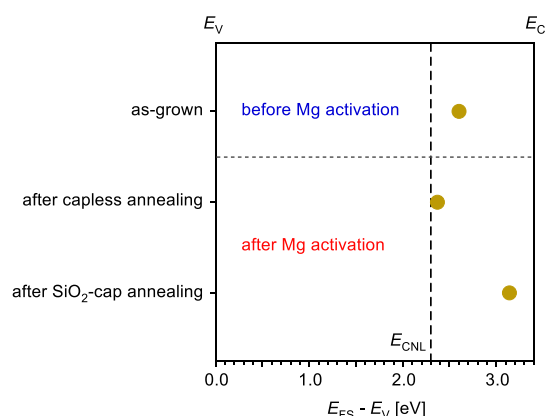


Fig.1 Surface Fermi level position investigated by XPS at each process step.

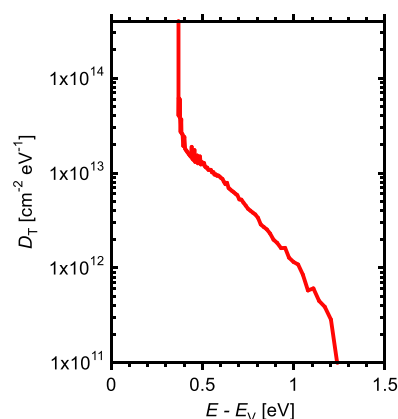


Fig.2 D_T distribution of MOS diode fabricated after SiO₂ cap annealing.

分布型分極ドーピングによる AlN 系縦型 p-n ダイオードの作製

Fabrication of AlN-Based Vertical p-n Diodes with Distributed Polarization Doping

名大院工¹, 旭化成², 名大 IMaSS³, 名大 D センター⁴, 名大 IAR⁵○隈部 岳瑠¹, 吉川 陽^{2,3}, 川崎 晟也¹, 久志本 真希¹, 本田 善央^{3,4,5}, 新井 学³, 須田 淳^{1,3}, 天野 浩^{3,4,5}{Grad. Sch. Eng.¹, IMaSS³, D Center⁴, IAR⁵} Nagoya Univ., Asahi Kasei Corp.²○Takeru Kumabe¹, Akira Yoshikawa^{2,3}, Seiya Kawasaki¹, Maki Kushimoto¹,Yoshio Honda^{3,4,5}, Manabu Arai³, Jun Suda^{1,3}, and Hiroshi Amano^{3,4,5}

E-mail: kumabe@nagoya-u.jp

【背景・目的】 AlN および高 Al 組成 AlGa_{0.7}N は極めて大きなバンドギャップと絶縁破壊電界から次世代パワーデバイス材料として期待されている。 p-n 接合は半導体デバイスの基本構成要素であるが、 AlN 系材料では良好な電気特性を示す p-n ダイオードは実現されていない。 この原因としてドナーおよびアクセプター不純物のイオン化エネルギーが大きく、室温での伝導性制御が困難なことが挙げられる[1]。 そこで、本研究では不純物ドーピングに代わり分布型分極ドーピング (Distributed Polarization on Doping: DPD)[2]を用いて p-n 接合を作製し、良好な電気特性を示す AlN 系 p-n ダイオードを実現したので報告する[3,4]。

【実験方法】 Fig. 1 に作製した AlN 系縦型 p-n ダイオードの断面構造図を示す。 デバイス層構造は MOVPE 法により半絶縁性 AlN 基板に成長し、 p-n 接合部分は意図的な不純物ドーピングを伴わない DPD により形成した。 DPD は Al 組成を 70% から 95% まで線形傾斜した AlGa_{0.7}N により実現し、 p⁺領域及び n 領域の空間電荷密度がそれぞれ 2×10^{18} 及び $3 \times 10^{17} \text{ cm}^{-3}$ 程度となるよう膜厚(組成傾斜度)を設計した。 ドライエッチングにより垂直メサ形成と n⁺-Al_{0.7}Ga_{0.3}N:Si コンタクト層の露出を行い、メサ周辺部(n 側)に V/Al/Ni/Au オーミック電極、メサ上部(p 側)に Ni/Au オーミック電極を形成、表面を SiO₂ とポリイミドにより保護することで縦型ダイオードを作製した。

【実験結果と考察】 Fig. 2 に作製したダイオードの順方向電流電圧特性と理想係数(n)を示す。 デバイスは整流作用を示し、その伝導機構は広い温度域(RT–300°C)で再結合電流($n=2$)により説明できた。 加えて、電流注入による深紫外発光も観測された。 これらは作製したデバイスが p-n ダイオードであることを支持している。 Fig. 3 に逆方向電流電圧特性を示す。 作製したダイオードは 283 V で破壊した。 容量電圧特性や Al 組成分布の実測値から求めた p⁺層及び n 層の空間電荷密度を元に計算した破壊電界は 7.3 MV/cm であった。 これは同ドーピング濃度における GaN の絶縁破壊電界(3.7 MV/cm)[4]の約 2 倍である。 このように、 DPD を用いることで高 Al 組成 AlGa_{0.7}N (Al 組成 > 70%) でも良好な電気特性を示す p-n ダイオードを作製可能であることを実証した。 当日は、低オン抵抗化や高耐圧化に向けた、デバイス・メサ構造の検討結果についても報告する。

【参考文献】 [1] Y. Taniyasu *et al.*, Nature **441**, 325–328 (2006). [2] D. Jena *et al.*, APL **81**, 4395–4397 (2002). [3] T. Kumabe *et al.*, T-ED **71**(5), 3396–3402 (2024). [4] 隈部 他, 第 71 回春応物, 23a-21C-3, 東京 (2024). [5] T. Maeda *et al.*, JAP **129**, 185702 (2021).

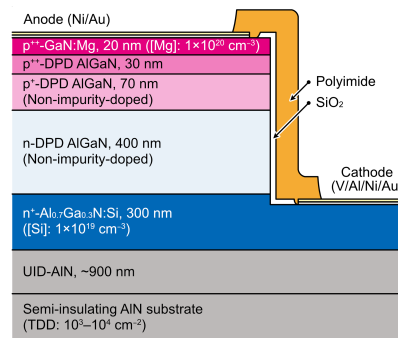


Fig. 1: Schematic cross-sectional view of a fabricated p-n diode. (Ref. [4])

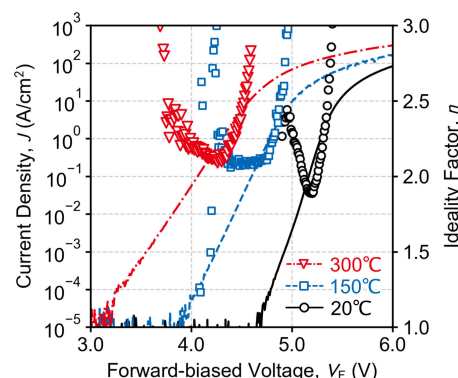


Fig. 2: Forward-biased J - V characteristics of a fabricated diode. The open markers indicate ideality factor. (Ref. [4])

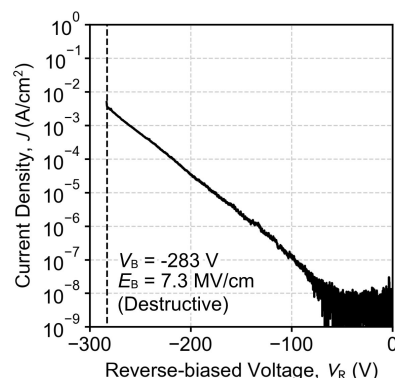


Fig. 3: Reverse-biased J - V characteristics of a fabricated diode. (Ref. [4])

Si ドープ AlN ショットキーバリアダイオードにおける順方向リーク電流の解析 Analysis of Forward Current Component in Si-doped AlN Schottky Barrier Diodes

佐々木一晴¹, 廣木正伸², 熊倉一英², 平間一行², 谷保芳孝², 中野義昭¹, 前田拓也¹

I. Sasaki¹, M. Hiroki², K. Kumakura², K. Hirama², Y. Taniyasu², Y. Nakano¹, T. Maeda¹

University of Tokyo¹, NTT Basic Research Laboratory²

E-mail: isasaki@wbgu.u-tokyo.ac.jp

窒化アルミニウム (AlN) は非常に大きいバンドギャップ (~6.1 eV) と高い絶縁破壊電界 (~12 MV/cm) により、高耐圧で高温動作可能な電子デバイス材料として期待されている。しかし、高品質な結晶を成長する技術が確立されておらず、結晶欠陥が依然として多いために、詳細な物性理解が不十分であるのが現状である。AlN ショットキーバリアダイオード (SBD) に関しては、現在最も良い理想因子 (n 値) の報告は 1.5 であり、理想的な値 ($n=1.0$) から大きく離れている [1, 2]。そこで、本研究では、AlN SBD の電流輸送機構を詳細に解析し、 n 値と障壁高さのばらつきについて系統的に調べたので報告する。

半絶縁性 SiC 基板上に有機金属気相成長法 (MOVPE) によってアンダードープ AlN、Si ドープ AlN、Si ドープ組成傾斜 $\text{Al}_{1-x}\text{Ga}_x\text{N}$ 層 ($x=1.0 \rightarrow 0.2$) を成長した。AlN 層の貫通転移密度は 10^9 cm^{-2} 程度である。ドライエッチングにより傾斜 AlGa_{1-x}N 層を除去して Si ドープ AlN 層を露出させ、傾斜 AlGa_{1-x}N 層にオーミック電極、Si ドープ AlN 上にショットキー電極として Ni/Au 電極を蒸着した。Si ドープ AlN の Si 密度は $1.3 \times 10^{18} \text{ cm}^{-3}$ である。ショットキー電極直径 200 μm 、400 μm 、800 μm の 3 水準、各 24 電極を用意し、それぞれに対して順方向電流-電圧 (I - V) 測定および容量-電圧 (C - V) 測定を行った。順方向 I - V 測定の結果、直径 200 μm において、理想因子 1.35 (これまで報告されている中で最も 1 に近い値) を示す素子を確認した。これは、電流輸送機構が概ね熱電子放出 (TE) モデルに従うことを示唆している。TE モデルに基づいた解析を行ったところ、障壁高さは 2.58 eV となった。同様に、 C - V 測定の結果からも障壁高さを求めると、3.5 eV 程度という値が得られた。 I - V から得られた値が C - V から得られた値よりも小さい理由は、熱電子放出による成分以上に電流が流れ、飽和電流密度が過大評価されたためと考えられる。

上述のようなほぼ理想的な特性を示す素子のほかに、障壁高さの局所低下を反映したショルダーライク特性 [3] を示す素子も散見された。顕著なリーク成分が存在しない素子を良品と定義し、各直径水準に対し良品率 Y を求めたところ、200 μm で $Y=0.21$ 、400 μm で $Y=0.04$ 、800 μm で $Y=0$ となった。障壁高さの局所低下を生じる欠陥密度を D 、面積を A とすると、 $Y=\exp(-DA)$ と表せ、これを用いると $D=4 \times 10^3 \text{ cm}^{-2}$ 程度であると見積もることができた。これは、AlN 層の貫通転移密度 10^9 cm^{-2} と比較すると非常に小さい値であり、全ての転位が障壁高さの局所低下とリーク電流を引き起こすのではなく、他の要因が存在する可能性が示唆された。

【参考文献】 [1] T. Maeda *et al.*, *Applied Physics Express* **15**, 061007 (2022). [2] C. E. Quiñones *et al.*, *Applied Physics Letters* **123**, 17 (2023). [3] D. Defives *et al.*, *IEEE Transactions on Electron Devices* **46**, 449 (1999).

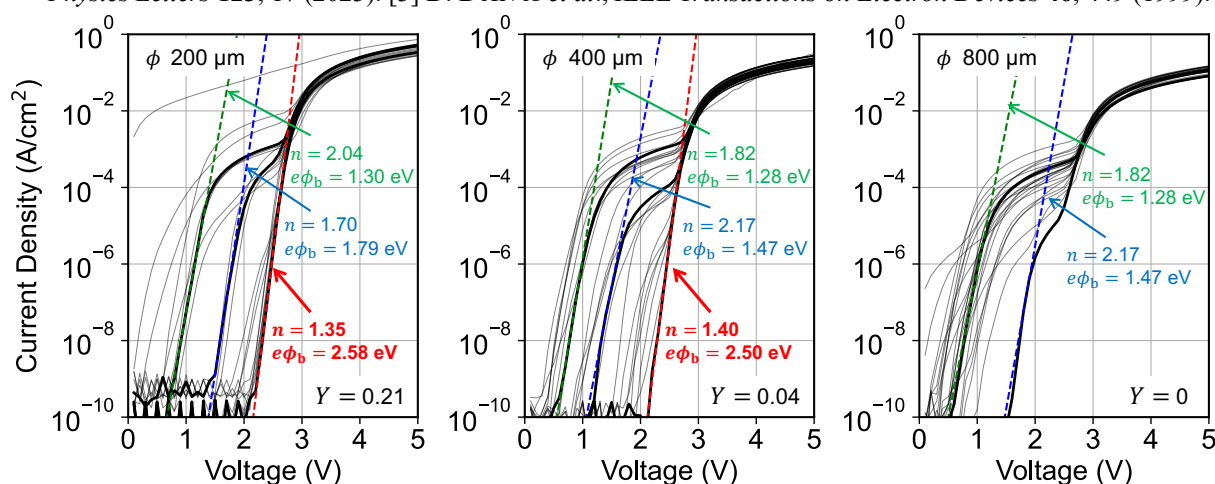


Fig. 1. Forward I - V characteristics of AlN SBDs with the Schottky electrode diameters of 200 μm , 400 μm , and 800 μm . Shoulder-like characteristics are observed, which indicates the barrier height inhomogeneity.

AlN MESFET の高温特性評価

Characterization of high-temperature properties of AlN MESFETs

NTT 物性研 ○廣木正伸、平間一行、熊倉一英、谷保芳孝

NTT Basic Research Labs., ○Masanobu Hiroki, Kazuyuki Hiram, Kazuhide Kumakura and

Yoshitaka Taniyasu

E-mail: masanobu.hiroki@ntt.com

AlN は高い絶縁破壊電界を有しており、パワーデバイス応用に有望である。また、バンドギャップエネルギーが 6 eV と大きい真性キャリア濃度は高温でも低く、高温応用にも適している。我々は、Si ドープ n 型 AlN を用いた MESFET の動作に成功し、また、500°C の高温でも優れた特性を有することを報告した[1]。今回、ステージ温度 1000°C に昇温可能なプローバーを用いて AlN MESFET の高温特性を評価したので報告する。

AlN MESFET の断面構造を Fig. 1 に示す。半絶縁 SiC 基板上にアンドープ AlN バッファ層、Si ドープ n 型 AlN チャンネル層を有している。Si ドープ濃度は $2 \times 10^{18} \text{ cm}^{-3}$ である。n 型 AlN チャンネル層とソース、ドレイン電極の間には組成傾斜 AlGaIn コンタクト層を形成している。ソース、ドレイン電極として 800°C でアニールした V/Al/Pt/Au、ゲート電極として Ni/Au を用いた。ゲート長は 2 μm 、ゲート幅は 200 μm 、ソース-ドレイン間隔は 6 μm である。

室温からステージ温度 1000°C での伝達特性を Fig. 2 に示す。なお、温度はプローバーステージの裏面の熱電対で測定しているため、デバイス表面の温度はこれと異なることに留意する必要がある。室温から 500°C まで温度上昇とともにドレイン電流 (I_d) は 0.45 mA/mm から 48 mA/mm に増加した。これは Si ドナーの活性化による電子濃度の増加によると考えられる。さらに温度を上げると、ドレイン電流は緩やかに減少し 1000°C において I_d は 30 mA/mm であった。この減少はフォノン散乱の増加による移動度低下のためと考えられる。電流オフ状態でのドレインリーク電流は室温から 1000°C への温度上昇に伴い 1×10^{-12} から 1×10^{-4} A/mm に増加したが、ステージ温度 1000°C においてもオンオフ比 10^2 が得られた。オフ状態でのゲート電流 (I_g) も増加したが、 I_d の 1/10 程度であることから、ドレインリーク電流の原因としては AlN バッファ層中のリークが支配的であると考えられる。

次に AlN MESFET の耐熱性について調べた。1000°C への加熱によって、デバイス特性は非可逆的に変化した。Fig. 3 にゲートリーク特性を示す。加熱前に室温の逆方向ゲートリーク電流は 10^{-11} A/mm であったが、加熱後 10^{-8} A/mm に上昇した。順方向リーク電流も低電圧領域でリーキーな特性を示した。これらの結果は高温加熱により、ゲート電極のショットキー特性が劣化したことを示している。耐熱性の良いゲート電極の開発が、AlN MESFET の高温応用に必須である。

[1] M. Hiroki et al., IEEE Electron Device Lett. 43, 350 (2022).

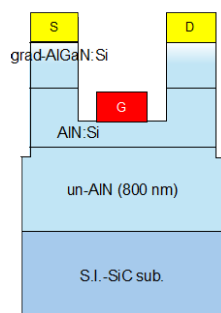


Fig. 1. Cross-sectional schematic of AlN MESFETs.

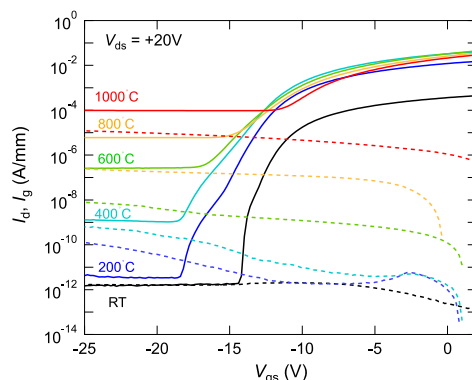


Fig. 2. Transfer characteristics of AlN MESFET from RT to 1000°C. Solid and dashed lines correspond to I_d and I_g , respectively.

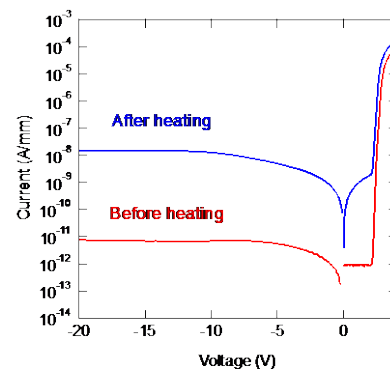


Fig. 3. Forward and reverse gate leakage characteristics of AlN MESFET before and after heating at RT.

Al-rich AlGaN マルチチャネル Fin 構造の作製と評価

Fabrication and characterization of Al-rich AlGaN multichannel Fin-structure

東京大学生産技術研究所 °小坂鷹生, 上野耕平, 藤岡洋

Institute of Industrial Science, The University of Tokyo

°Takao Kozaka, Kohei Ueno, Hiroshi Fujioka

E-mail: kozaka@iis.u-tokyo.ac.jp

【背景】近年のデジタル通信の高周波化・大容量化に伴って、トランジスタの更なる性能向上が求められており、次世代半導体材料として Ultra-wide band-gap (UWBG) 半導体の Al-rich AlGaN が注目されている。Al-rich AlGaN は、 ~ 17 MV/cm の高い絶縁破壊電界に加えて、 ~ 50 THz V の Johnson 性能指数 $= (\text{絶縁破壊電界} \times \text{飽和速度} / 2\pi)^2$ を示す[1]。さらに、Al-rich AlGaN は AlGaN/GaN 構造と同様、AlN/AlGaN ヘテロ界面に誘起される良質な電子伝導層の 2 次元電子ガス (2DEG) を多層化することができ、破壊電圧とオン抵抗のトレードオフを層数に比例して改善し、デバイスの出力を向上させることができる[2]。しかし、Al-rich AlGaN マルチチャネルトランジスタの実現には、Fin 型のチャンネルにサイドゲート構造を形成する必要があるため、また、2DEG への良好なオーミックコンタクトを形成することが困難であるため、未だその実現可能性について十分検討されていない。本研究では、スパッタ法により作製した Al-rich AlGaN マルチチャネル構造に対して、高濃度縮退 n 型 GaN(d-GaN)再成長技術によって低抵抗のオーミックコンタクトを形成し、Al-rich AlGaN マルチチャネル Fin 型構造の構造特性と電気特性を評価した。

【実験方法】結晶成長実験はパルススパッタ堆積(PSD)装置を用いて実施した。基板には+c-AlN/sapphire テンプレートを用い、初期検討として AlN/AlGaN ダブルチャネル構造を作製した。続いて、Ni/SiO₂ マスクを用いた ICP-RIE ドライエッチングにより Fin 構造を形成した後、同じくスパッタ法を用いた SiO₂ マスクによる d-GaN 選択再成長から 2DEG へのオーミック接触を形成した。次に ICP-RIE ドライエッチングにより素子分離した後、側壁にゲート電極として Ni/Au を EB 蒸着で堆積させた。最後に d-GaN 上のオーミック電極として Ti/Al/Ti/Au を EB 蒸着で堆積した。

【結果と考察】図 1(a)に、Al-rich AlGaN ダブルチャネル構造の XRD $2\theta/\omega$ 測定の結果を示す。観測された明瞭なフリンジパターンは AlN 50 nm、Al 組成 65% の AlGaN 135 nm の繰り返し構造で精度よくフィッティングされた。さらに、図 1(b)のダブルチャネル構造の逆格子マッピングから、AlN に対して AlGaN がコヒーレントに成長していることが確認でき、ダブルチャネル構造の結晶品質が高いことを示している。ここで得られたダブルチャネル構造から、図 1(c)に示すように Fin 型構造のトランジスタを形成した。チャンネル幅は図 1(d)に示すように 600 nm で、ソースドレイン間の I-V 特性を測定したところ、オーミック特性が確認された。

【謝辞】本研究の一部は JST A-STEP(JPMJTR201D)、科研費 (JP23K26557) の助成を受けて行われた。

【参考文献】[1] A. G. Baca *et al.*, J. Vac. Sci. Technol. A **38**, 020803 (2020). [2] Y. Zhang *et al.*, Nat. Electron. **5**, 723 (2022).

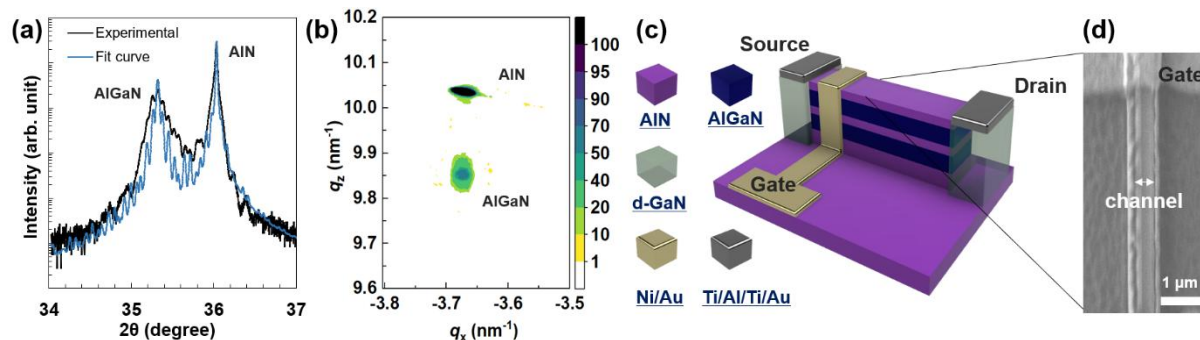


Fig. 1 (a) Symmetrical X-ray diffraction (XRD) $2\theta/\omega$ measurements and (b) reciprocal space mapping near 10-15 diffractions of the AlN/Al_{0.65}Ga_{0.35}N 2-channel structure. (c) The proposed AlN/AlGaN multichannel FinFET in a 3D schematic and (d) SEM image of actual fabricated Fin-structure.

MOVPE 法で成膜した AlN 基板上の格子整合 AlN/GaN HEMT の動作実証

Demonstration of Pseudomorphic AlN/GaN HEMT Operation on AlN Substrate Using MOVPE Method

旭化成¹, 名大院工², 名大 IMASS³ ○李太起¹, 吉川陽^{1,3}, 隈部岳瑠², 杉山聖¹, 新井学³, 須田淳^{2,3}, 天野浩^{2,3}

¹Asahi Kasei Corp., ²Nagoya Univ., ³IMaSS, ○TaeGi Lee¹, Akira Yoshikawa^{1,3}, Takeru Kumabe²,
Sho Sugiyama¹, Manabu Arai³, Jun Suda^{2,3}, and Hiroshi Amano^{2,3}

E-mail: lee.tb@om.asahi-kasei.co.jp

【緒言】近年、次世代の電子デバイス材料として 6.0 eV のワイドバンドギャップと 340 W/mK の高い熱伝導率を有する AlN に注目が集まっている。過去には緩和系 AlGaIn/GaN on AlN が報告されてきたが^[1], 耐圧の観点から格子整合系 AlN/GaN on AlN への期待が大きい。これまでコーネル大学のみが MBE を用いて格子整合系 AlN/GaN の成膜と HEMT 特性の実証に成功してきた^[2]。一方で将来的な大口径化および量産を鑑みると MOVPE 法による実現が望まれる。我々のグループでは格子整合系の GaN on AlN を MOVPE 法により実現することに成功した^[3]。本研究では MOVPE 法により作製した AlN/GaN on AlN において、HEMT の動作実証に成功したので報告する。

【実験】MOVPE 法によって AlN 単結晶上に成長された格子整合系 AlN-9 nm/GaN-13 nm ウェハを用いて HEMT デバイスを作製した。Hall 測定から求めた 2DEG の特性は電子移動度 300 cm²/Vs, シートキャリア濃度 1.1×10^{13} cm⁻², シート抵抗 2000 Ω/sq であった。ゲート電極には Ni/Au, ソース・ドレイン電極には V/Al/Ni/Au を使い, $L_G = 5$ μm, $L_{GD} = 20$ μm, $L_{SG} = 3$ μm を採用した。

【結果】HEMT の出力特性および伝達特性を図 1 (a), (b) に示す。出力特性においては, $V_{DS} = 5$ V 以下の領域でショットキー性がわずかに見られるものの, 明瞭なピンチオフが観測された。伝達特性ではリーク電流を十分に抑制できており, ON/OFF 比は 10^7 を得た。伝達特性から得られた相互コンダクタンス g_m は 0.025 S/mm と算出された。これらの結果から, MOVPE 法を用いた場合においても格子整合系 AlN/GaN on AlN の HEMT デバイスが動作することを実証した。また, 絶縁破壊電圧を測定したところ, 耐圧改善のための工夫は行っていないにも関わらず 2.3 kV (1.15 MV/cm) と優れた値を示した。この結果は, AlN/GaN on AlN が AlN 単結晶基板の特長を活かしたデバイスであることを示唆している。すなわち, AlN が電子デバイスの材料として高いポテンシャルを持つことを示すことができたと言えるだろう。

[1] S. Ozaki *et al.*, Appl. Phys. Express **14**, 041004 (2021).

[2] A. Hickman *et al.*, IEEE Electron Device Lett. **40**, 1293 (2019).

[3] 吉川 陽 他 第 71 回 応用物理学会春季学術講演会 25a-P03-5 2024 年 3 月

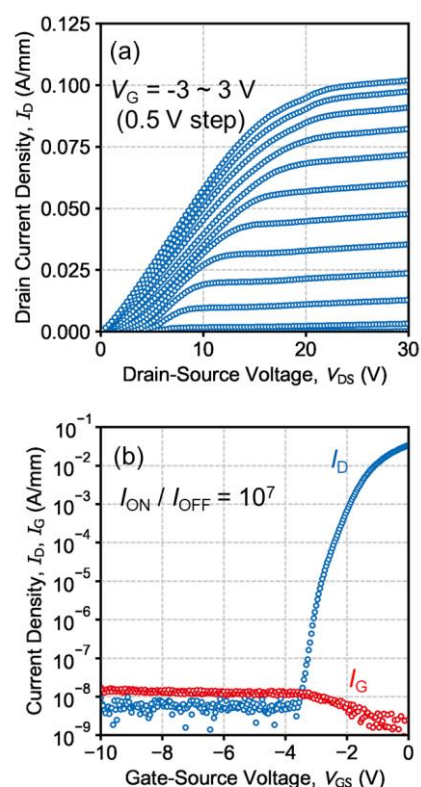


Figure 1. (a) Output and (b) Transfer characteristics of the HEMT.

高 AlN モル分率 AlGaIn/GaN デュアルゲート HEMT の電気的特性

Electrical Characteristics of a High AlN Mole Fraction AlGaIn/GaN Dual-Gate HEMT

名大院工¹, 名大未来研², 熊本大³

○安藤 裕二^{1,2}, 高橋 英匡¹, 牧迫 隆太郎¹, 分島 彰男³, 須田 淳^{1,2}

Nagoya Univ.¹, Nagoya Univ. IMASS², Kumamoto Univ.³

°Yuji Ando^{1,2}, Hidemasa Takahashi¹, Ryutaro Makisako¹, Akio Wakejima³, Jun Suda^{1,2}

E-mail: y-ando@nuee.nagoya-u.ac.jp

Beyond 5G/6G 通信システムで利用される 100–300 GHz のテラヘルツ帯電力増幅器にはゲート長を微細化しても高電圧動作が期待できる GaN HEMT の性能優位性が見込まれる。一般に、増幅用デバイスの最大発振周波数($f_{\max}$)は動作周波数の数倍高いことが求められるが、GaN HEMT の $f_{\max}$ は研究開発品でも 600 GHz 程度以下に限られる。我々は GaN HEMT のテラヘルツ帯での利得性能を向上するため、デュアルゲート(DG)構造を検討している[1]。今回は、AlGaIn/GaN DG-HEMT の更なる高性能化を目指して AlGaIn バリア層の高 AlN モル分率化を図った。

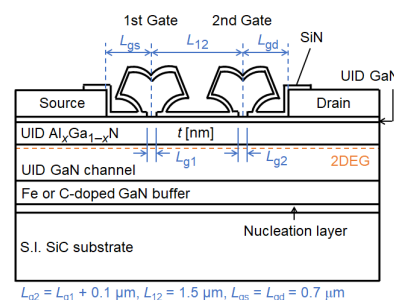
デバイス試作には 4 インチ半絶縁性 SiC 基板上に MOVPE 法により AlGaIn/GaN ヘテロ構造を成長したエピタキシャル基板を用いた。エピ構造としては AlGaIn バリア層の AlN モル分率 x が 0.22、層厚 t が 17.5 nm の従来構造 A と $x = 0.34$, $t = 11.5$ nm の高 AlN モル分率構造 B を用いた(図 1)。最初に、構造 A と構造 B のシングルゲート(SG)素子($L_g = 0.19 \mu\text{m}$)の電気的特性を比較した。構造 B では構造 A と比べて最大ドレイン電流 $I_{\max}$ と最大相互コンダクタンス $g_{\max}$ が向上し、高 AlN モル分率化による電流駆動能力向上を確認した(表 I)。パルス I - V 測定(ストレス条件: $V_{dq} = 15$ V, $V_{gq} = -5$ V, パルス幅: 10 μs , パルス周期: 10 ms)の結果、非ストレス時に対するストレス時の $I_{\max}$ 低下率で定義した電流コラプス量も構造 A の 8–30%に対して構造 B では 5–9%と改善することが示された(図 2)。次に、構造 B を用いて作製した DG 素子($L_{g1} = 75$ nm)の電気的特性を評価した。DG 素子の $I_{\max}$ は第 2 ゲート電圧 V_{gs2} の増加により向上した(図 3)。 V_{gs2} が 2 V 以上では $I_{\max}$ が飽和傾向を示し、ゲートリーク電流も増大したことから、 $V_{gs2} = 2$ V に設定して S パラメータ測定(0.4–26.5 GHz)を行った。 $|h_{21}|^2$ の外挿により求めた電流利得遮断周波数(f_T)は 74 GHz、Mason's U の外挿から求めた $f_{\max}$ は 248 GHz であった(図 4)。以上の結果は、AlGaIn バリア層の高 AlN モル分率化が AlGaIn/GaN DG-HEMT の性能向上に有効であることを示している。

エピ基板をご提供頂きました住友化学の乙木博士(現名古屋大学)、堀切博士に感謝します。本研究は NICT「Beyond 5G 研究開発促進事業」の助成を受けたものである。

[1]安藤他,2024 年応用物理学会春季学術講演会 24p-52A-15.

Table I. Typical DC characteristics of fabricated SG-HEMTs.

Device	x	t (nm)	V_{th} (V)	$I_{\max}$ (A/mm)	$g_{\max}$ (S/mm)
A	0.22	17.5	-2.1	1.1	0.37
B	0.34	11.5	-2.4	1.4	0.45



$$L_{g2} = L_{g1} + 0.1 \mu\text{m}, L_{12} = 1.5 \mu\text{m}, L_{gs} = L_{gd} = 0.7 \mu\text{m}$$

Fig. 1. Schematic of the DG-HEMT structure.

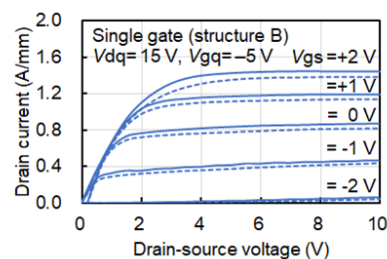


Fig. 2. DC (solid) and pulsed (dotted) I - V characteristics of an SG-HEMT.

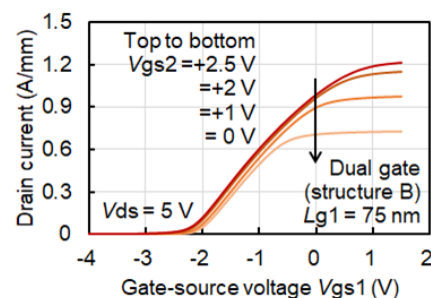


Fig. 3. Transfer characteristics of a DG-HEMT with $L_{g1} = 75$ nm.

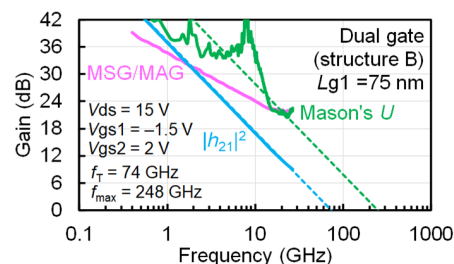


Fig. 4. Small-signal gain vs. frequency for a DG-HEMT with $L_{g1} = 75$ nm.

GaN/AlGaIn/GaN ダブルヘテロ構造の縦型 PND 構造における アバランシェ降伏の確認

Confirmation of avalanche breakdown in a vertical PND structure with GaN/AlGaIn/GaN double heterostructure

名大院工¹, 名大 IMASS², 名大 D センター³, 名大高等研究院⁴

○(D1)小久保 瑛斗¹, 渡邊 浩崇², 出来 真斗³, 田中 敦之², 新田 州吾²,
本田 善央^{2,3,4}, 天野 浩^{2,3,4}

Nagoya Univ.¹, IMASS Nagoya Univ.², D center Nagoya Univ.³, IAR Nagoya Univ.⁴
Eito Kokubo¹, Hirotaka Watanabe², Manato Deki³, Atsushi Tanaka², Shugo Nitta²,
Yoshio Honda^{2,3,4}, Hiroshi Amano^{2,3,4}

E-mail: kokubo.eito.k3@s.mail.nagoya-u.ac.jp

【背景】GaN/AlGaIn/GaN ダブルヘテロ構造の各界面付近には2次元電子ガスと2次元正孔ガスが発生することを活かし、PSJFET[1]などの高耐圧デバイスに利用されている。PSJ FET の耐圧を向上させるためには、電界緩和構造であるダブルヘテロ構造の破壊特性を知ることが重要である。本研究では PSJ FET の絶縁破壊特性を明らかにするための第一歩として、GaN/AlGaIn/GaN ダブルヘテロ構造を備えた縦型ダイオードを作製し、その電気特性について調べたので報告する。

【実験内容】GaN/AlGaIn/GaN ダブルヘテロ構造を備えた pn ダイオードの構造を Fig. 1 に示す。デバイス構造は MOVPE 法を用いて n 型 GaN 基板上に成長した。ICP-RIE により垂直メサ構造の形成を行い、メサ上部に p 型 GaN へのオーミック電極として Ni/Au、基板裏面に n 型 GaN へのオーミック電極として Al を蒸着し、表面を Al₂O₃ により保護することでデバイス作製を完了した。

【結果】Fig. 2 にダイオードの逆方向電流電圧特性を繰り返し測定した結果を示す。ダイオードの絶縁破壊電圧は約 170 V で変化せず、非破壊降伏が得られた。また、エミッション顕微鏡での観察を行った結果、メサ内部で得られた均一な発光から、デバイス内部で電界が均一にかかっていることが確認された。絶縁破壊電圧の温度依存性を Fig. 3 に示す。絶縁破壊電圧は温度に対して線形に上昇しており、その温度係数は $\alpha=2.6 \times 10^{-4} \text{ K}^{-1}$ であった。これは不純物ドーピングを用いた GaN PND ($\alpha=6.0 \times 10^{-4} \text{ K}^{-1}$)[2]と同程度の値であり、作製したダイオードの絶縁破壊機構がアバランシェ降伏であることが示された。これらの結果は、PSJ FET の耐圧の改善や非破壊降伏の実現につながる。

【参考文献】[1] H. Kawai, *et al.*, *Phys. Status Solidi A* **214**, No. 8, 1600834 (2017) [2] I. C. Kizilyalli, *et al.*, *IEEE Trans. Electron Devices* **62**, 414-422(2015)

【謝辞】本研究は、国立研究開発法人科学技術振興機構 (JST) 先端国際共同研究推進事業 (ASPIRE), JPMJAP2311 及び科研費 JP22H00213 の支援を受けたものである。

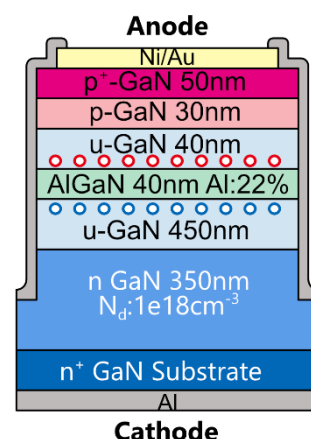


Fig. 1 Device structure of PSJ PND

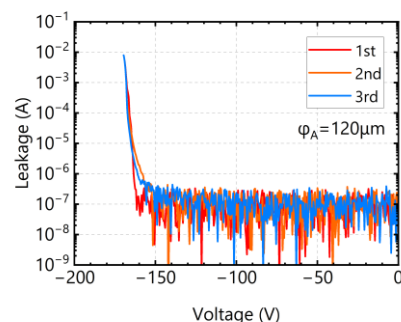


Fig. 2 Repeat reverse I-V characteristics

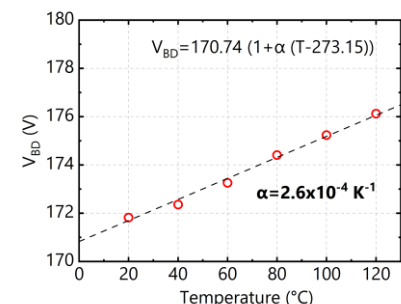


Fig. 3 Temperature dependence of breakdown voltage

AlGaN/GaN ヘテロ界面でのキャリア輸送特性と欠陥分布

Correlation between the carrier transport and defect distribution of AlGaN/GaN heterostructure

物材機構¹, 中部大工² ○角谷正友¹, 今中康貴¹, 中野由崇², 竹端寛治¹

NIMS¹, Chubu Univ.² OM. Sumiya¹, Y. Imanaka¹, Y. Nakano², and K. Takehana¹

E-mail: SUMIYA.Masatomo@nims.go.jp

【はじめに】我々は GaN チャンネル層が 0.4 μm と薄くても HEMT として十分に動作する AlGaN/GaN ヘテロ構造を作製した[1]。HEMT の高周波化・高出力化に向けて、ヘテロ界面に形成された 2DEG のキャリア輸送特性を理解することは重要である。今回、AlGaN/GaN ヘテロ界面に極薄 AlN 層を挿入したり、AlGaN 障壁層 Al 組成を制御したりしたヘテロ構造の 2DEG キャリア輸送特性を低温強磁場測定によって調べた。また、同一試料を定常光容量分光法 (Steady-state photocapacitance spectroscopy: SSPC) で評価して、2DEG を含む GaN チャンネル層内でのギャップ内欠陥準位と輸送特性との相関を検討したので報告する。

【実験】AlGaN/GaN ヘテロ構造はサファイア基板上 AlN テンプレート上に MOCVD で成長した。GaN チャンネル層を1気圧で成長した後に 200 Torr に減圧して AlGaN 障壁層を同じ基板温度で成長した。AlN モル分率は供給する TMA の流量を制御することで 4~25 % で変化させた。AlN 層を AlGaN と GaN の間に挿入する場合には AlGaN 障壁層を成長する直前に TMA のみを約 7 秒間先行して供給した。AlGaN/GaN ヘテロ構造試料の(0002)近辺の XRD 回折パターンをシミュレーションすることで AlGaN 障壁層の AlN モル分率や膜厚、および AlN 層厚を求めた。約 $2 \times 5 \text{ mm}^2$ に切断した試料にホール測定用電極を形成して 1.8 K 中の 15 T の強磁場中で磁気抵抗(R_{xx})とホール抵抗(R_{xy})を評価した。ホール測定で使用した残りの約 $5 \times 10 \text{ mm}^2$ の試料で SSPC 測定を行った。

【結果】 $\text{Al}_{0.24}\text{Ga}_{0.76}\text{N}$ (23nm)/GaN (0.93 μm) 界面に AlN 層を 0.6 nm 挿入したものとし、ヘテロ構造を作製した。GaN(1012)ロッピングカーブ半値幅は 248、220 arcsec と結晶学的にはほぼ同等のチャンネル層が形成されていた。AlGaN 障壁層を $2 \times 2 \mu\text{m}$ 角の領域で AFM 観測したところ表面粗さ RMS 値はそれぞれ 0.26、0.40 nm、ピット数は 5×10^8 、 $6 \times 10^8 \text{ cm}^{-2}$ 個とほぼ同等の表面形状をしていた。2 つの試料を低温強磁場測定したところ、ともに 2DEG がシュブニコフ・ド・ハース(SdH)振動が観測される程良好な界面であった。 R_{xx} と R_{xy} との交点から求めた移動度はそれぞれ 27,000、17,000 cm^2/Vsec 、磁場の逆数で SdH 振動をフーリエ変換して求めたキャリア濃度は 9.5×10^{12} 、 $8.6 \times 10^{12} \text{ cm}^{-2}$ であった。図1に AlGaN/GaN ヘテロ構造試料の SSPC スペクトルを示す。AlN インター層がない場合 (Fig.1(a))、0.8 eV、2.2~3.0 eV、3.3 eV 付近に光容量変化の増加が見られ、それぞれ A、B、C として欠陥分布の様子を図中に示す。特に AlN 挿入層がない場合には 0.8 eV 付近で $\Delta C/C_0$ が大きくなっている。これは伝導帯直下に多くの欠陥密度が存在することを示している。一方、AlN 挿入層がある場合には 0.8 eV 付近の信号強度は急激に減少していた (Fig. 1(b))。これは価電子帯上端から 0.8 eV 付近への電子遷移を示し、伝導帯直下には欠陥準位が存在しないことを示す。そのために AlN 挿入層がある場合に移動度が高くなったと考えられる。

[1] M. Sumiya et al., JJAP **62**, 085501 (2023).

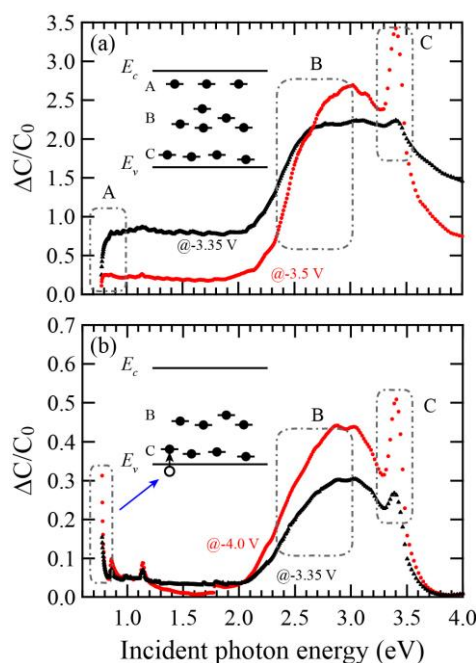


Fig.1 SSPC spectra for AlGaN/GaN heterostructure (a) without AlN and (b) with AlN interlayer measured at various bias voltages.

AlGaIn/GaN 二次元電子ガスにおけるドリフト速度-電界特性の温度依存性 Temperature Dependence of Drift Velocity of 2DEG in AlGaIn/GaN Heterostructure

若本裕介¹, 河原孝彦², 吉田成輝², 牧山剛三², 中田健², 前田拓也¹

東京大学¹, 住友電気工業株式会社²

Y. Wakamoto¹, T. Kawahara², S. Yoshida², K. Makiyama², K. Nakata², T. Maeda¹

Univ. of Tokyo, EEIS¹, Sumitomo Electric Industries, Ltd.²

E-mail: wakamoto@wbgt.t.u-tokyo.ac.jp

GaN HEMT のモデリングにおいて、二次元電子ガス(2DEG)のキャリア輸送特性に対する正確な理解が重要である。これまでに我々は、 n^+ -GaN コンタクト層により低いコンタクト抵抗を有する Transfer Length Method (TLM) パターンを形成し、自己発熱の影響を排除するためパルス I - V 測定を行い 2DEG のドリフト速度の精密評価を室温下にて実施してきた[1]。本研究では、同構造を用いて 25 K から 573 K の幅広い範囲においてドリフト速度の温度特性を評価したので報告する。

半絶縁性 SiC 基板上に AlGaIn (15 nm)/GaN ヘテロ接合を有機金属気相成長法(MOVPE)により成長した。AlGaIn 層の Al 組成は 20%と 30%の 2 種類を用意した。AlGaIn 層除去のためのドライエッチングを行ったのち、MOVPE によって n^+ -GaN コンタクト層を選択再成長した。その後 Ti/Au 電極を EB 蒸着した。TLM 測定を行い、片側接触抵抗は非常に低い値(0.4-0.6 Ω mm)であった。Hall 効果測定により 2DEG 濃度(Al 20%: $8.1 \times 10^{12} \text{ cm}^{-2}$, Al 30%: $1.3 \times 10^{13} \text{ cm}^{-2}$)と高い移動度($\sim 1500 \text{ cm}^2/\text{Vs}$)を得た。シート抵抗は TLM 測定で得た値と一致している(Al 20%: 490 $\Omega/\text{sq.}$, Al 30%: 320 $\Omega/\text{sq.}$)。TLM 構造に対し、パルス I - V 測定を 25 K から 573 K の範囲で行った。測定した電圧と電流からコンタクト抵抗分の電圧降下を補正したうえで電界とドリフト速度を得た。図 1 に 25 K, 298, 573 K において得られた Al20%での速度-電界特性を示す。様々なギャップ長にて一様な値が得られており、値の信頼性を裏付けている。温度上昇につれて、低電界において移動度が著しく減少しているだけでなく、高電界におけるドリフト速度もわずかに減少している。図 2 に Al20% (ピンク)と Al30%(赤)における 2DEG の最大ドリフト速度の温度依存性を示す。室温下にて 2DEG 濃度増加に伴いドリフト速度が減少していることが報告されてきたが[1, 2], 低温・高温下でもその傾向は変わらなかった。最大ドリフト速度は 25 K から ~ 250 K まではほぼ一定であり、その後わずかな割合で減少していき、やがて再び一定の値に落ち着いた。データに基づいて得た経験式は黒点線にてよくフィットした。この温度依存性は、主に 2DEG の高電界下での電子状態(E - k 分散における分布)の熱ゆらぎによる極性光学フォノン放出率の違いに起因していると考えられる。

謝辞 本研究の一部は、JSPS 科研費 22K20423, 23K13362 および公益財団法人カシオ科学振興財団、公益財団法人スズキ財団の助成を受けて実施されました。また、本研究の一部のデバイス作製は、文部科学省ナノテクノロジープラットフォーム事業(JPMXP1223UT1184)の支援を受けて、東京大学武田先端知スーパークリーンルーム微細加工拠点において実施されました。

参考文献 [1] 若本 他, 第 71 回応物春, 24p-52A-11 (2024). [2] S. Bajaj *et al.*, *APL* **107**, 153504 (2015).

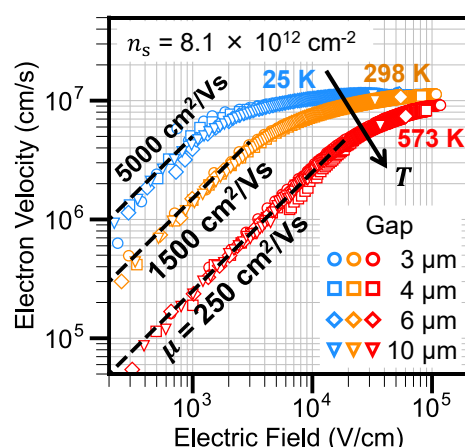


Fig. 1. Velocity-field characteristics of 2DEG in $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}/\text{GaN}$ with various gap lengths in the range from 25 K to 573 K.

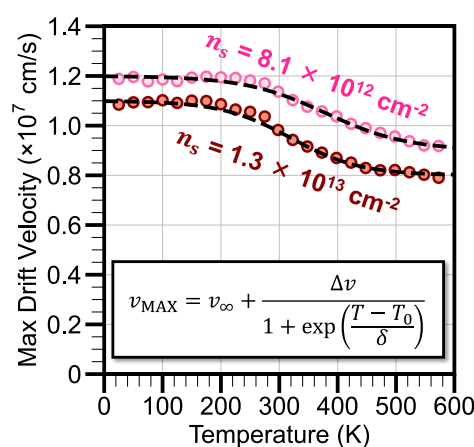


Fig. 2. Temperature dependence of max drift velocity in AlGaIn/GaN at different 2DEG sheet densities. Dashed lines show the calculated values based on an empirical formula.

ScAlN 混晶の分極反転における Sc 組成および格子拘束の影響に関する理論検討 Effects of Sc composition and lattice constraint on polarization switching of ScAlN alloys

三重大院工, ○秋山亨, 宮本拓翔, 河村貴宏

Mie Univ., ○Toru Akiyama, Takuto Miyamoto, Takahiro Kawamura

E-mail: akiyama@phen.mie-u.ac.jp

【はじめに】ScAlN は新たな強誘電体材料として注目を集めている。Sc_{0.43}Al_{0.57}N において高い圧電係数が報告され[1]、強誘電性を示すことも示されている[2]。一方、密度汎関数 (DFT) 計算では、Sc_xAl_{1-x}NにおけるSc組成 $x=0.67$ で分極ウルツ鉱 (WZ) 構造から層状構造への変化が起こり、自発分極が非線形に減少することが報告されている[3]。分極スイッチングについては、Krishnamoorthy らがドメインを起因とする極性反転障壁よりも一様な極性反転による障壁が大幅に大きくなることを提案している[4]。しかしながら、ScAlNの強誘電性におよぼすSc組成および基板の格子拘束の影響に関しては不明な点が多い。これまでに我々は、格子拘束がWZ 構造の安定化に寄与することを明らかにした[5-6]。本研究では、DFT 計算にもとづいてSc 組成と格子拘束が分極反転におよぼす影響を評価する。

Al(Sc)極性からN極性への反転経路およびエネルギー障壁をNudged Elastic Band (NEB) 法を用いて計算する。

【結果および考察】Fig. 1は格子拘束のない場合でのSc_xAl_{1-x}N混晶における分極反転する際のエネルギー変化および構造変化の様子を示したものであり、Fig. 1(a)における両端がそれぞれAl(Sc)極性およびN極性でのエネルギーを示している。Fig. 1(a)から分極反転のエネルギー障壁はSc組成とともに減少し、 $x=0.42$ の場合は0.027 eV/atomと小さくなることがわかる。しかしながら、 $x=0.5$ ではWZ構造は準安定構造としても出現せず、無極性の層状構造が安定となる。一方、AlN および GaN の基板拘束を考慮すると、エネルギー障壁 (約0.33 eV/atom) は増大するものの、 $x=0.5$ においてもWZ 構造が安定構造となる。AlNおよびGaNの面内格子定数はScAlNの格子定数より小さいため、エネルギー障壁の増大は圧縮歪みに起因することが解る。従って、分極反転ひいては強誘電性に対する格子拘束の影響は大きく、引張歪みによりエネルギー障壁を低減させることも期待できる。

【参考文献】[1] M. Akiyama *et al.*, Adv. Mater. **21**, 593 (2009). [2] S. Fischer *et al.*, J. Appl. Phys. **125**, 114103 (2019). [3] K. Furuta *et al.*, J. Appl. Phys. **130**, 024104 (2021). [4] A. Krishnamoorthy *et al.*, Nanotechnology **32**, 49LT02 (2021). [5]宮本他, 第71回応用物理学会春季学術講演会, 25a-P03-11 (2024). [6] T. Miyamoto *et al.*, Extended Abstract of the 2023 International Conference on Solid State Devices and Materials, Himeji, 2024.

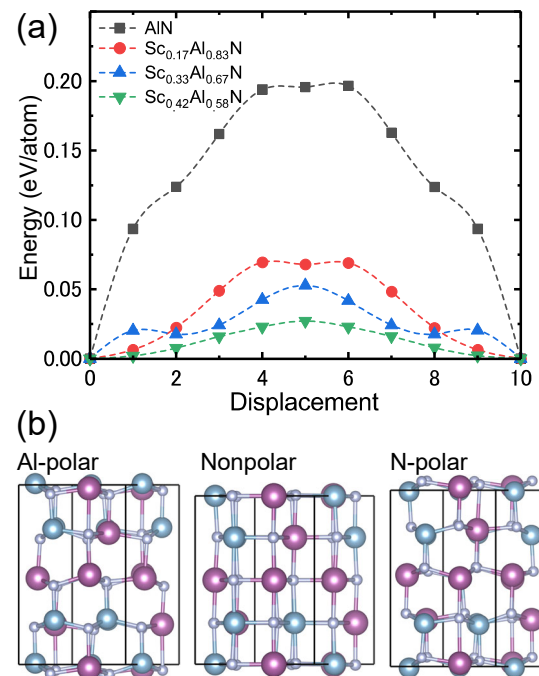


Fig. 1 (a) Energy variations of as a function of displacement of atoms from positive (metal polar) to negative (N polar) polarity in strain-free ScAlN alloys, and (b) side views of structural change for Sc_{0.42}Al_{0.58}N obtained by the NEB calculations. Blue, purple, and gray circles in side views denote Al, Sc, and N atoms, respectively.

エピタキシャル ScAlN/AlGa_N/Ga_N ヘテロ構造の作製

Epitaxial growth of ScAlN/AlGa_N/Ga_N heterostructures

奥田朋也¹, 太田隼輔¹, 河原孝彦², 牧山剛三², 中田健², 前田拓也³, 小林篤¹

Tokyo Univ. of Science¹, Sumitomo Electric Industries², The Univ. of Tokyo³

E-mail: 8224518@ed.tus.ac.jp

ScAlN は GaN との格子不整が小さく、また大きな自発分極を有しているため、GaN-HEMT 用の優れたバリア層材料として注目されている。さらに、近年では、ScAlN の強誘電性を活用した GaN-FeFET の開発が期待されている。現在、MBE 法、MOCVD 法、スパッタ法などによる ScAlN 薄膜の作製が試みられているが、成長条件と物性の関連性は完全には解明されていない。²⁾ スパッタ法は、Sc と Al の組成制御性が高いため、ScAlN 薄膜の作製に適しているが、高品質な ScAlN/GaN ヘテロ構造をエピタキシャル成長させる技術は確立していない。本研究では、AlGa_N/GaN HEMT 上にスパッタ法で ScAlN 薄膜をエピタキシャル成長させ、その構造特性と電気特性の評価を行った。

MOCVD 法で作製した AlGa_N/GaN/SiC 基板上に、ScAlN 薄膜をスパッタ法でエピタキシャル成長させた。薄膜の Sc 組成は Sc, Al ターゲットのスパッタ電力を変えることで制御した。作製した ScAlN/AlGa_N/GaN/SiC ヘテロ構造の結晶性と表面モフォロジーを XRD と AFM で評価し、Sc 組成は EDX によって求めた。ヘテロ構造の上部から電極を形成し、van der Pauw 法によるホール効果測定で電気特性の評価を行った。

図 1 に Sc_xAl_{1-x}N/AlGa_N/GaN/SiC の XRD 2θ/ω スキャンの結果を示す。Sc 組成が 5~20% の範囲で、ScAlN 0002 回折がブリンジを伴って現れた。GaN や AlGa_N の 0002 回折も同様に確認されたことから、ウルツ鉱型 ScAlN(0001)が AlGa_N/GaN 上にエピタキシャル成長していることが分かる。また、Sc 組成の増加に伴って ScAlN の 0002 回折のピーク位置が低角側にシフトしていることが分かる。図 2 に膜厚 21 nm の ScAlN 10 $\bar{1}$ 5 逆格子マッピングを示す。Sc_{0.07}Al_{0.93}N と GaN の Q_x座標と一致していることから、コヒーレント成長していると分かる。AFM 測定を行ったところ、ScAlN 薄膜の成長前後で表面粗さ RMS 値に大きな変化は見られず、エピタキシャル成長によって表面平坦性は損なわれないことが分かった。また、ホール効果測定の結果から、AlGa_N/GaN 上に ScAlN をエピタキシャル成長させた試料では、シートキャリア密度が向上していることが分かった。

参考文献

- 1) P. Wang *et al.*, Semicond. Sci. Technol **38**, 043002 (2023).
- 2) A. Kobayashi *et al.*, Appl. Phys. Express **17**, 011002 (2024).

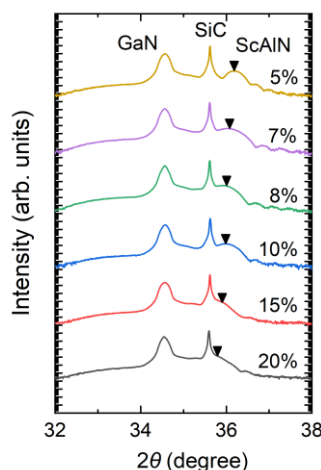


Fig 1. XRD 2θ/ω scan of ScAlN/AlGa_N/GaN/SiC heterostructure

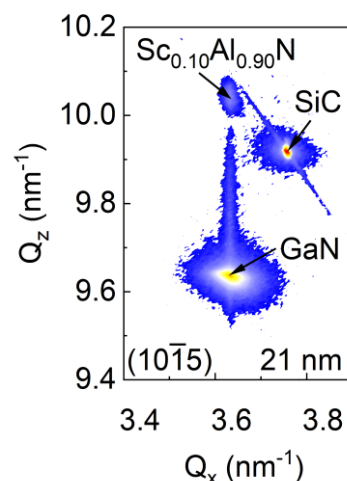


Fig. 2 RSM of Sc_{0.07}Al_{0.93}N/AlGa_N/GaN/SiC