

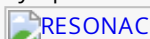
Symposium (Oral) | Symposium : Materials for Green & Sustainable Semiconductor Manufacturing

📅 Tue. Sep 17, 2024 1:30 PM - 5:30 PM JST | Tue. Sep 17, 2024 4:30 AM - 8:30 AM UTC 🏢 C302 (Hotel Nikko 30F)

[17p-C302-1~9] Materials for Green & Sustainable Semiconductor Manufacturing

Noriyuki Uchida(AIST), Kotaro Makino(AIST)

Symposium Sponsor



1:30 PM - 1:40 PM JST | 4:30 AM - 4:40 AM UTC

[17p-C302-1]

Opening address

○Noriyuki Uchida¹ (1.AIST)

1:40 PM - 2:10 PM JST | 4:40 AM - 5:10 AM UTC

[17p-C302-2]

Contribution to Sustainability of Semiconductor Manufacturing by Mitsui Chemicals

○Shoko Ono¹ (1.Mitsui Chemicals)

2:10 PM - 2:40 PM JST | 5:10 AM - 5:40 AM UTC

[17p-C302-3]

Resonac's Initiatives Contributing to Green and Sustainable Development.

○Hiroaki Takahashi¹ (1.Resonac Corporation)

2:40 PM - 3:10 PM JST | 5:40 AM - 6:10 AM UTC

[17p-C302-4]

Direct Synthesis of Silicon Chemical Raw Materials from Silica

○Norihisa Fukaya¹ (1.AIST)

3:10 PM - 3:40 PM JST | 6:10 AM - 6:40 AM UTC

[17p-C302-5]

Fundamentals and Applications on Self-healing Ceramics -toward Applications in Semiconductor Manufacturing Processes-

○Makoto Nanko¹ (1.Nagaoka Univ. Tech.)

3:50 PM - 4:20 PM JST | 6:50 AM - 7:20 AM UTC

[17p-C302-6]

Estimation of CO₂ Emissions Factor of materials for Green Semiconductor Manufacturing

○Takehiro Yamaki¹, Thuy Nguyen¹, Sho Kataoka¹ (1.AIST)

4:20 PM - 4:50 PM JST | 7:20 AM - 7:50 AM UTC

[17p-C302-7]

Prospects and progress report of SEMI Sustainability Initiative and Semiconductor Climate Consortium (SCC)

○Reiko Eda¹ (1.SEMI Japan)

🎧 English Presentation

4:50 PM - 5:20 PM JST | 7:50 AM - 8:20 AM UTC

[17p-C302-8]

The embodied environmental impact of integrated circuit manufacturing

○Lars-Ake Ragnarsson¹ (1.imec)

5:20 PM - 5:30 PM JST | 8:20 AM - 8:30 AM UTC

[17p-C302-9]

Closing

○Toshihiko Kanayama¹ (1.AIST)

三井化学における半導体製造のサステナビリティへの貢献に向けて Contribution to Sustainability of Semiconductor Manufacturing by Mitsui Chemicals

三井化学株式会社研究開発本部 ICT ソリューション研究センター

小野昇子¹

Innovative Solutions Center for ICT, R&D Center, Mitsui Chemicals, Inc.¹

E-mail: shoko.ono@mitsuichemicals.com

安全・快適なインフラ、健康な暮らし、持続可能な地球環境を支えるには、ICT (Information and Communication Technology : 情報通信技術) が不可欠である。一方で、スマホや生成 AI 等の普及により、データ通信量および消費エネルギーが急増し、電力消費や環境負荷を下げるのが喫緊の課題となっている。

半導体製造においては、そのグリーン化に向けて CO₂ エミッションの試算が進行している。GHG プロトコル Scope 1 (GHG ガスの直接排出)、Scope 2 (再生可能エネルギーの活用) に関しては、TSMC 社の 2021 年の Annual Report (GHG Scope 1+2, ウェーハ出荷量の世界シェア) を元に試算すると、世界全体で 1 億 (100M) -CO₂ ton 急増中と見積もれるまでになっている (Uchida et al. 2023)。今後は、半導体材料などを含む Scope3 (原材料、輸送、使用、廃棄) の寄与分の算出が争点になるが、試算するためには、多種類の半導体材料について、個々に何をどのくらい用いどう運ばれるか等、複数の視点からデータを補完、集積する必要がある。

三井化学グループは、環境と調和した循環型社会、多様な価値を生み出す包摂社会、健康・安心に暮らせる快適社会の実現を目指し、環境に配慮した製品の開発や、資源の有効活用、エネルギーの効率化に重点を置いている (下図)。気候変動の進行を緩和する策として、GHG 削減を推進し、自社における GHG 排出量の削減を進めるとともに、製品・サービスを通じたバリューチェーン全体での脱炭素化に取り組み、2050 年のカーボンニュートラルを目指す。また、ICT ソリューション領域を重要な事業領域の一つと捉え、2022 年度から半導体・実装、イメージング、バッテリーの領域の研究開発を集約し、様々な材料の開発を行っている。

本発表では、半導体製造のサステナビリティへの貢献に向けた当社の取り組みを紹介するとともに、サプライチェーン全体を俯瞰し適切に対応するために何が必要か議論する。



Material Topics in Mitsui Chemicals Group

グリーン・サステナブルに貢献するレゾナックの取組み

Resonac's Initiatives Contributing to Green and Sustainable Development.

株式会社レゾナック エレクトロニクス事業本部 開発センター 高橋 宏明

Resonac Corporation. Electronics Business Headquarters. R&D-center Hiroaki Takahashi

E-mail: takahashi.hiroaki.xikrq@resonac.com

2.xD-PKG 構造を用いた先端半導体はデータセンター向け GPU や AI/HPC ソリューション等に用いられており、大容量のデータを高速処理できるよう高集積化が進み、パッケージ全体での機能実現にむけ、その設計プロセスは高度かつ複雑化している。

当社は 2023 年 1 月 1 日、昭和電工(株)と昭和電工マテリアルズ(株)(旧日立化成(株))が合併し、統合新会社「レゾナック」となり、世界トップクラスの機能性化学メーカを目指して更なる変革を進めている。「化学の力で社会を変える」を存在意義とし、先端材料パートナーとして時代が求める機能を創出し、グローバル社会の持続可能な発展に貢献することを目指しており、その中でも半導体・電子材料部門を今後の成長事業と位置づけ、集中的な投資を行っている。特に後工程を中心とした半導体材料製品群と高いマーケットシェアを保有していることを強みに、共創型イノベーション創出を推進させ、次世代半導体パッケージ用材料やプロセス開発を加速している。

また、経営の根幹にサステナビリティの概念を据える必要があると考え、「サステナビリティビジョン 2030」を設定するとともに、サステナビリティ重要課題（マテリアリティ）を特定し、長期ビジョンの達成につなげている。

「地球との共生」を化学の力で実現することを目指し、気候変動への対応にも取り組んでいる。当社は製品やサービスのライフサイクルにおける環境負荷を定量的に評価するライフサイクルアセスメント法に基づき、製品毎の温室効果ガス(GHG)排出量を算出する体制を構築し、既存技術の延長により 2030 年で 2013 年比 30%GHG 削減を必達し、2050 年に向けカーボンニュートラルに挑戦する。当社は多くの事業領域でサステナブル社会に貢献する材料や活動に取り組んでおり、特に半導体関連製品に関しては、自社の生産活動に伴う排出(Scope1)や購入材料のエネルギー(Scope2)だけでなく、事業者の活動に関連する他社の排出(Scope3)も算出することで社会にとって影響度の高い製品群を特定し先行開発を行っている。これらの活動は取引先企業との連携強化も必要であり、更なる信頼性向上につなげていきたい。



SDGs への貢献(化学の力で実現したい未来)

シリカを原料とするケイ素化学基幹原料の直接合成

Direct Synthesis of Silicon Chemical Raw Materials from Silica

産総研 ○深谷 訓久

AIST, °Norihsa Fukaya

E-mail: n.fukaya@aist.go.jp

テトラアルコキシシランは、セラミックスや電子デバイス用の保護膜・絶縁膜の原料として幅広く利用されているケイ素化学産業の基幹原料の一つである。テトラアルコキシシランは、現状の工業的生産では、天然のケイ石（シリカが主成分）を出発原料に、大量の電気エネルギーを用いて高温で熔融し炭素と反応させることで、一旦、金属ケイ素に還元したのち、これを塩素と反応させて四塩化ケイ素とし、さらにアルコールと反応させる方法、又は金属ケイ素を直接アルコールと反応させる方法により製造されている（Figure 1）。しかし、いずれの方法も、高温を要する金属ケイ素の製造工程を経るため、典型的なエネルギー多消費プロセスである。

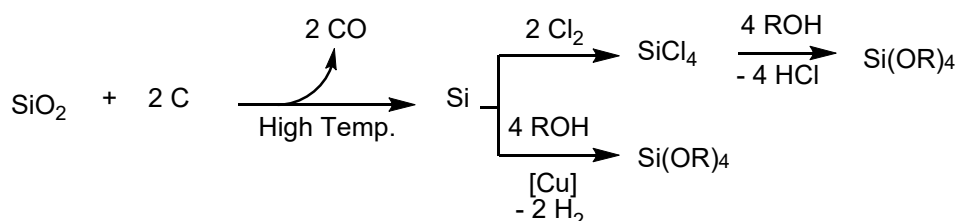


Figure 1. Industrial Production Route for Tetraalkoxysilane

本研究では、ケイ素化学産業の基幹原料であるテトラアルコキシシランについて、安価で豊富に存在する砂、植物燃焼灰、産業副産物などをケイ素源としてアルコールと反応させて、一段階で高効率に直接合成できる技術を開発した（Figure 2）。この技術では、汎用されている無機脱水剤のモレキュラーシーブによって反応中に副生する水を吸着除去することで、平衡制約を超えて目的物の収率を大幅に向上させることが可能となった。本技術は、安価で豊富に存在するさまざまなケイ素源を有効活用し、有機ケイ素原料の省エネルギー・低コスト製造に新たな道を拓くものである。



Figure 2. Direct Synthesis of Tetraalkoxysilane from Silica

自己治癒セラミックスの基礎と応用 —半導体製造での応用を目指して—

Fundamentals and Applications on Self-healing Ceramics -toward Applications in Semiconductor Manufacturing Processes-

長岡技大 ○南口 誠

Nagaoka Univ. Tech.¹, Makoto Nanko

E-mail: nanko@mech.nagaokaut.ac.jp

【はじめに】自己治癒セラミックスは、横浜国大・安藤らによって発見されて以来、日本国内のみならず、世界各国で研究開発が盛んに行われるようになった。炭化ケイ素のような単相セラミックスでも自己治癒機能を発現するものはあるが、効率的な自己治癒機能を有するセラミックスは、炭化物や金属などの非酸化物粒子を構造用セラミックスに分散した複合材料となっており、熱酸化により表面の亀裂が酸化生成物によって充填されることで強度回復が起きる。この材料をドライエッチング装置などの構造部品として用いることができれば、構造部材として長寿命が期待できる。本発表では、自己治癒セラミックスの基礎と応用に解説するとともに半導体製造分野への適用に対する展望について報告する。

【自己治癒メカニズム】セラミックスは脆性材料であるので、材料に存在する最も大きい欠陥に応力集中して、そこが破壊源となって破壊する。そのため、表面に大きなクラックがあればそこから破壊することになる。一般にセラミックス部品を製造するときに研削加工を行うと表面には数十ミクロンといった大きいクラックが導入されることがある。また、装置として利用中にも熱衝撃や機械的衝撃でクラックが導入されることがある。結果として、構造部品が小さな応力で破壊したり、疲労破壊したりする場合がある。

自己治癒セラミックスでは、熱酸化により非酸化物粒子が酸化してクラック内部で体積膨張を起こしてクラックが充填されることで、そのクラックにおける応力集中が緩和される。結果的に、材料内部の内因的なクラックや欠陥が再び破壊源となって強度回復が起きる。クラックの閉口は、上記のようなメカニズム以外に、非酸化物粒子が材料内部で酸化した際の体積膨張で起きる場合、陽イオンが材料表面に拡散して酸化雰囲気中の酸素などと反応してクラック内部に酸化生成物が形成する場合も想定される。これらは、マトリックスとなるセラミックスの拡散特性や非酸化物粒子の酸化特性によって異なる。

【半導体製造分野への展開】これまでに、自己治癒セラミックスとして、SiC 分散 Al_2O_3 （以降、SiC/ Al_2O_3 と表記）のほか、SiC/ムライト、 $\text{Ti}_2\text{AlC}/\text{Al}_2\text{O}_3$ 、 $\text{Ni}/\text{Al}_2\text{O}_3$ 、Ni/ムライト、SiC/ Y_2SiO_5 、SiC/ $\text{Y}_2\text{Si}_2\text{O}_7$ などが開発されている。ドライエッチング装置では、ハロゲンプラズマにより激しい腐食が生じるため、 Y_2O_3 や YAG などが構造材料として利用されている。これらの構造用セラミックスに適切な非酸化物粒子を分散することで自己治癒化は可能であると考えられる。

グリーン半導体製造に向けた材料の CO₂ 排出原単位の評価

Estimation of CO₂ Emissions Factor of materials for Green Semiconductor Manufacturing

産総研¹ ○山木雄大¹, Nguyen T. H. Thuy¹, 片岡祥¹

AIST¹ ○Takehiro Yamaki¹, Thuy T.H. Nguyen¹, Sho Kataoka¹

E-mail: takehiro-yamaki@aist.go.jp

1. はじめに

半導体製造は、製品の歩留まりを高めるために、資源を大量投入し、大量廃棄するリニアエコノミーとなっている。さらに、半導体製造に係る CO₂ 排出量も多く、鉄鋼業の約 15 分の 1 や、化学工業の約 5 分の 1 の CO₂ 排出量に達しており、半導体製造は CO₂ 排出量が多い産業である。この半導体製造においてもグリーン化の機運が高まっており、半導体製造に係る CO₂ 排出量の見える化が進められている。CO₂ 排出量を評価する際には、インベントリデータベースに収録されている薬液・ガスの CO₂ 排出原単位が使用されるが、インベントリデータベースに収録されている CO₂ 排出原単位の多くは化学グレードの値であり、半導体製造に用いられる高純度の薬液・ガスの CO₂ 排出原単位はほとんどない。半導体グレードの CO₂ 排出原単位がなければ、半導体製造からの CO₂ 排出量を正しく評価することはできない。

本研究では、プロセスシミュレーションを活用して、半導体製造に用いられる薬液・ガスの CO₂ 排出原単位を評価する。半導体製造の材料ガスの一つであるテトラエトキシシラン (TEOS) を対象に、化学グレードから半導体グレードへの高純度化に係る精製プロセスをモデル化し、CO₂ 排出量の評価を通して、半導体グレードの CO₂ 排出原単位を推定する。

2. 計算方法

TEOS は、半導体製造に用いられる代表的な酸化膜 CVD 用の材料である。これまでに、我々の研究グループでは、金属シリコンから TEOS を合成する場合と、籾殻に含まれるシリカから TEOS を合成する方法について、エネルギー消費量や CO₂ 排出量を評価してきた¹⁾。ここでは、TEOS の純度は 99.5% (化学産業での利用) と設定した。一方で、半導体製造で用いるためには、99.9999% (6N) 以上に高純度化させる必要がある。そこで、まずは 99.5% から 6N への高純度化に係る精製プロセスのモデル化と CO₂ 排出量の評価を行った。

TEOS の高純度化は 2 段階で行うと設定した。1 段階目は揮発性不純物の除去であり、2 段階目は金属成分の除去である。いずれも蒸留分離により精製を行うとしてモデルを作成して、精製に必要なエネルギー消費量と TEOS の損失を考慮して、TEOS 1 kg あたりの高純度化に伴う CO₂ 排出量 [kg-CO₂/kg-TEOS] を評価した。

3. 計算結果

TEOS の高純度化の 1 段階目の揮発性不純物としてエタノール (EtOH) を設定した。EtOH と TEOS は沸点差が大きく、また、共沸も存在しないため、比較的容易に TEOS を高回収率で精製することができた。2 段階目の金属成分の除去では、添加剤を加えて金属成分を含む高沸点錯体を形成させて TEOS と分離を行うと設定した。TEOS と錯体も、比較的沸点差があることから容易に分離が行われたが、一方で、TEOS の回収率 (言い換えると、TEOS のロス分) が CO₂ 排出原単位に強く影響することがわかった。今回の検討から、高純度化に伴う CO₂ 排出量は多いことから、半導体製造の評価を行う際には、化学グレードの CO₂ 排出原単位と高純度化に伴う CO₂ 排出量を合わせて用いる必要があることを示唆している。

引用文献: 1) T. Nguyen *et al.*, *Ind. Eng. Chem. Res.*, 2019, 57, 2192-2199.

SEMI 半導体気候関連コンソーシアムの展望と進捗報告

SEMI Semiconductor Climate Consortium Outlook and Progress

SEMI ジャパン, 枝 礼子

SEMI Japan, Reiko Eda

E-mail: reda@semi.org

2030 年、半導体市場が 1 兆米ドルに達することが見込まれる中、気候変動と PFAS 規制が業界に課題をもたらしている。SEMI は、半導体の国際業界団体として、サステナビリティ・イニシアティブを通じて、持続可能な社会と半導体産業の発展を推進している。

2022 年 11 月に発足した SEMI 半導体気候関連コンソーシアム (SCC, Semiconductor Climate Consortium) では、半導体のグローバルサプライチェーンを代表する 90 社以上が参画・協調して、温室効果ガス排出量の把握、目標設定、削減に向けた活動を加速させている。

また、2023 年 11 月、SEMI と SCC は、世界の半導体産業による炭素排出量削減を目指して、アジア太平洋地域における低炭素エネルギー源導入を促進するための SCC エネルギーコラボレイティブ (SCC-EC) を設立した。

本講演では、SCC、SCC-EC の展望と活動進捗報告を行うとともに、PFAS に関する SEMI の取り組みについても紹介する。

The embodied environmental impact of integrated circuit manufacturing

Lars-Åke Ragnarsson, Imec, Kapeldreef 75, 3001 Leuven, Belgium

E-mail: Lars-Ake.Ragnarsson@imec.be

The manufacturing of integrated circuits is a very complex and energy demanding endeavor using many process steps, advanced processing tools and infrastructure. It is estimated [1] that in 2020 ~177MtonCO₂eq was associated with chip production. This is around 0.5% of the total global emissions. However, due to the very strong growth of the industry, its emissions are expected to double in the next 10 years, thus significantly increasing the relative contribution and making it extra challenging to meet net-zero goals by 2050.

To take actions towards reduced impact, it is imperative to understand what parts of the process and supply chain contribute the most. To gain such insights we use imec.netzero [1], a bottom-up virtual fab model built to address such questions. It uses process flows, process tool data and fab models to model the environmental impact of IC manufacturing. Shown in Figure 1 is the total emissions (in CO₂eq/Wafer) for various logic technology nodes by process area. From the figure

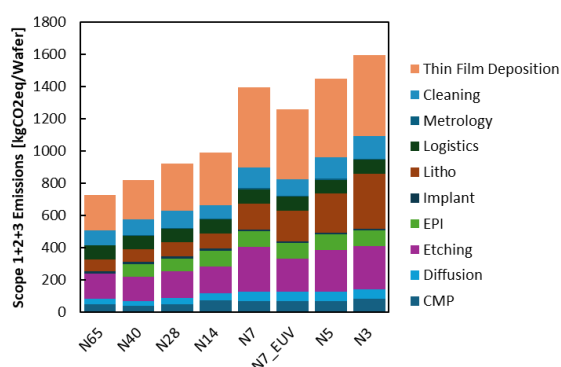


Figure 1 The total emissions for IC manufacturing of different logic technologies by process area. Results were produced with the partner version (3.3) of imec.netzero [1] with default settings and includes wafer level packaging.

it is clear that a) more advanced technologies have more associated emissions than older technologies, b) different process areas contribute to a different degree, and c) process options have a large impact (N7 vs N7_EUV [1]).

Similarly, using the scope definitions in [1], the impact can be divided between the Fab and the supply chain (Figure 2). The electricity (scope 2) of the Fab is dominating the emissions, to be addressed by sourcing fab electricity from low carbon energy production. Next, the large contribution of the production of materials (gases, chemicals, wafers) shows that for efficient reduction, the full supply chain must work together to reduce its climate impact.

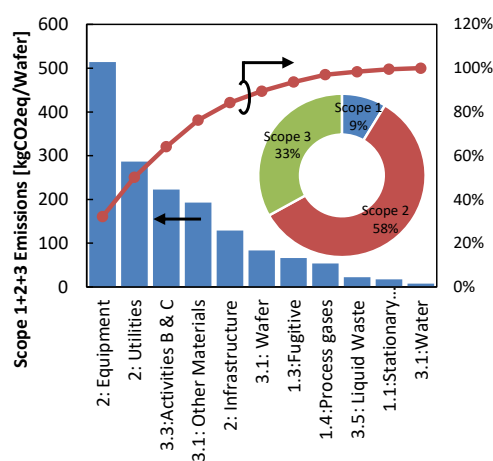


Figure 2 Pareto of emissions by scope for the logic technology node N3 (from Figure 1). The inset shows the relative impact from scopes 1-3.

1. L. Boakes et. al, *IEDM*, San Francisco, USA, 2023
2. [Online]. Available: <https://netzero.imec-int.com>.
3. Greenhouse gas protocol, [Online, Accessed 24 06 2024]. Available: <https://ghgprotocol.org/>.
4. SEMI (SCC): A White Paper on Transparency, Ambition, and Collaboration, [Online] [Accessed 24 06 2024]. <https://discover.semi.org/transparency-ambition-and-collaboration-white-paper-download-registration.html>.

Symposium (Oral) | Symposium : Materials for Green & Sustainable Semiconductor Manufacturing

📅 Tue. Sep 17, 2024 1:30 PM - 5:30 PM JST | Tue. Sep 17, 2024 4:30 AM - 8:30 AM UTC 🏢 C302 (Hotel Nikko 30F)

[17p-C302-1~9] Materials for Green & Sustainable Semiconductor Manufacturing

Noriyuki Uchida(AIST), Kotaro Makino(AIST)

5:20 PM - 5:30 PM JST | 8:20 AM - 8:30 AM UTC

[17p-C302-9] Closing

○Toshihiko Kanayama¹ (1.AIST)

Keywords : carbon footprint、 circular economy、 life cycle assessment

Semiconductor manufacturing consumes a large amount of highest-grade materials, including Si wafers, various chemicals and gases, equipment components, and packaging materials. All these materials significantly contribute to the carbon footprint of semiconductor products. In this summary of the symposium, we discuss potential ways to achieve comprehensive zero emissions in the industry accumulating knowledge from academia.
