

一般セッション(口頭講演) | FS フォーカストセッション「AIエレクトロニクス」 : FS.1 フォーカストセッション「AIエレクトロニクス」

■ 2025年9月9日(火) 9:00 ~ 12:00 | 会場 N106 (共通講義棟北)

[9a-N106-1~11] FS.1 フォーカストセッション「AIエレクトロニクス」

丸亀 孝生(北大)、高 相圭(村田製作所)

脳型コンピュータ、ニューロモルフィック、ニューラルネットワーク、Computation-In-Memory (CIM), Processing-In-Memory (PIM), メモリ系AI、リザーバーコンピューティング、物理リザーバー

9:00 ~ 9:15

[9a-N106-1] 超低消費電力を実現する脳型ハードウェアに向けたオープンソース半導体を用いた回路設計及びシミュレーション

○(B)角田 大夢¹、酒見 悠介¹、佐藤 宣夫¹ (1.千葉工大)

9:15 ~ 9:30

[9a-N106-2] 擬渦模型を用いた部分同期検出法における同期時間尺度の最適化

○山田 康博^{1,2}、酒井 洸児^{1,3}、稲垣 卓弘¹、稲葉 謙介^{1,2} (1.NTT物性基礎研、2.NTT TQC、3.NTT BMC)

◆ 注目講演

9:30 ~ 9:45

[9a-N106-3] 2000ノードの光スパイキングニューラルネットワークを用いた組合せ最適化

○稲垣 卓弘¹、稲葉 謙介¹、山田 康博¹、本庄 利守¹、生田 拓也¹、米津 佑哉¹、風間 拓志²、圓佛 晃次²、梅木 毅樹²、笠原 亮一²、合原 一幸³、武居 弘樹¹ (1.NTT物性研、2.NTT先端集積デバイス研、3.東京大学)

◆ 英語発表

9:45 ~ 10:00

[9a-N106-4] Wide-Range Power-Efficient Readout for Analog CIM Using Low-MAC-Aware Quantization

○YUFAN ZHANG¹, RUHUI LIU¹, Naoko Misawa¹, Chihiro Matsui¹, Ken Takeuchi^{1,2} (1.Department of Electrical Engineering and Information Systems, The University of Tokyo, 2.Systems Design Lab, Graduate School of Engineering, The University of Tokyo)

10:00 ~ 10:15

[9a-N106-5] 強化学習を用いた電圧印加スケジューリングによるアナログメモリストタ特性の高効率最適化

○DIAO ZHUO¹、藤平 哲也¹、酒井 朗¹ (1.阪大院基礎工)

10:30 ~ 10:45

[9a-N106-6] 触覚センサを用いた物理リザーバー演算素子の作製とその応用

君塚 紘喜¹、アズハリ サマン^{1,2}、徳野 将士¹、カラチャリ アハメト¹、宇佐美 雄生^{1,2}、池本周平^{1,2}、田向 権^{1,2}、○田中 啓文^{1,2} (1.九工大生命体工、2.九工大Neumorphセンター)

10:45 ~ 11:00

[9a-N106-7] {Mo₁₅₄}-ringのナノスケール接合における電気特性

○近藤 悠真¹、三坂 朝基¹、大山 浩¹、松本 卓也¹ (1.阪大院理)

11:00 ~ 11:15

[9a-N106-8] 分子ネットワーク物理リザーバーの最適化のためのサロゲートモデルの開発

○(M2)佐々木 蒼人¹、大山 浩¹、松本 卓也¹ (1.大阪大理)

◆ 奨励賞エントリー

11:15 ~ 11:30

[9a-N106-9] 人工神経細胞回路に対する閉ループフィードバックシステムの構築と手書き文字認識タスクの実証

○門間 信明^{1,2}、山本 英明^{1,2,3}、香取 勇一⁴、平野 愛弓^{1,2,3}、佐藤 茂雄^{1,2} (1.東北大通研、2.東北大院工、3.東北大 AIMR、4.はこだて未来大)

◆奨励賞エントリー

11:30 ~ 11:45

[9a-N106-10] 逐次二入力m-VSTO 物理リザーバーの学習性能評価

○堀住 耕太¹、千葉 貴裕²、小峰 啓史¹ (1.茨城大院、2.山形大)

◆奨励賞エントリー

11:45 ~ 12:00

[9a-N106-11] スピンダイナミクスを基盤とする磁化秩序形成過程を通じた生成モデルにおける学習力学の構築

○(M2)尹 建¹、日置 友智^{1,3,4}、星 幸治郎^{1,2,4}、横井 直人^{1,2,4}、齊藤 英治^{1,2,3,4} (1.東大工、2.東大BAI、3.東北大 AIMR、4.理研CEMS)

超低消費電力を実現する脳型ハードウェアに向けた オープンソース半導体を用いた回路設計及びシミュレーション

Circuit design and simulation using open-source semiconductors
for brain-based hardware with ultra-low power consumption

千葉工大¹ ◯(B)角田 大夢¹, 酒見 悠介¹, 佐藤 宣夫¹

Chiba Institute of Technology¹ ◯Hiromu Kakuta¹, Yusuke Sakemi¹, Nobuo Satoh¹

E-mail: s22A2029YV@s.chibakoudai.jp

近年、少子高齢化に伴う労働力不足が深刻な社会問題となる中、人工知能（AI）の導入が各分野において急速に進展している^[1]。この現象は、生産性の向上及び作業効率の改善を目指すのみならず、従来の技術では対処が困難であった課題に対する新たな解決策を提供するものとして、その意義が増大している。

従来の AI システムは、学習や推論といった高度なデータ処理を主にクラウドや大規模データセンター上で集中管理する方法が採用されてきた。しかしながら、この集中管理型の手法は、通信遅延によるリアルタイム性の喪失のみならず、通信経路上における情報漏洩リスクといった深刻な問題を内包しており、その代替としての解決策が求められている。

こうした背景を踏まえ、センサや各種デバイスといった末端機器上で直接データ処理を行うエッジ AI 技術の必要性が近年顕在化している^[2]。エッジ AI は、通信経路を介さずに迅速かつ安全にデータの生成から処理を実施することが可能であり、従来のシステムでは実現が難しかった即時性と安全性の両立に寄与することが期待される。

一方、エッジ AI の実現には、AI の演算処理を末端機器上で完結させる必要があるが、現在主流の AI ハードウェアは卓越した処理性能を有する反面、高い消費電力という大きな制約を抱えている。限られたエネルギー資源を効率的に活用するためには、電力効率の飛躍的向上が不可欠である。

このような中で、近年注目される技術のひとつが、人間の脳神経系の情報処理機構に着想を得た脳型ハードウェアである。脳型ハードウェアは、多数の処理を並列かつ低消費電力で実行する特性を備えており、従来のハードウェアと比較して格段に高いエネルギー効率を実現する潜在力を有している。この特性により、超低消費電力な AI システムの構築が現実的なものとなり、将来的なエッジ AI 技術の発展に寄与することが期待される。

本発表では、回路設計環境の構築、オープンソース半導体^[3]を用いた簡易回路設計、並びにそのシミュレーション結果について報告する。

【参考文献】

- [1] 森 友亮, 柴田 健一: 人工知能 **40**, 309-310, (2025).
- [2] 白石 洋一: エレクトロニクス実装学会誌 **23**, 145-149, (2020).
- [3] 岡村 淳一, 秋田 純一: 研究技術計画 **39**, 374-388, (2025).

擬渦模型を用いた部分同期検出法における同期時間尺度の最適化

Synchrony timescale optimization to detect partial synchronization using the pseudovortex model

NTT 物性基礎研¹, NTT 理論量子情報研究センタ², NTT バイオメディカル情報科学研究センタ³

○山田 康博^{1,2}, 酒井 洸児^{1,3}, 稲垣 卓弘¹, 稲葉 謙介^{1,2}

NTT BRL¹, NTT TQC², NTT BMC³

○Yasuhiro Yamada^{1,2}, Koji Sakai^{1,3}, Takahiro Inagaki¹, and Kensuke Inaba^{1,2}

E-mail: yshr.yamada@ntt.com

脳神経細胞網のような複雑なネットワーク上の振動子ダイナミクスでは、キメラ状態[1,2]と呼ばれる同期と非同期が共存するダイナミクスが観測され[3]、脳機能・脳疾患との関連から特に近年注目を集めている[4]。最近、振動子対の非同期ダイナミクスを擬似的な渦生成とみなしてモデル化し、ロバストにキメラ状態を検出するデータ駆動型の部分同期検出法が提案され、数値シミュレーションにより有用性が確認された[5]。一方で、同手法では、同期状態を判断する時間尺度を予め設定する必要があり、同期状態が過渡的に変化するデータに対して適切な値を設定するために試行錯誤が必要であった。

本研究では、同期時間尺度をデータから自律的に決定し、同検出法の適用能力を向上する最適化法を提案する。提案手法を用いることで、実験データを含めた一般の振動子系の位相の時系列データから、客観的な基準を用いて自律的な部分同期検出が可能になる。実際に、複雑ネットワーク上のフィッツヒュー・南雲振動子ダイナミクスに適用した結果、以下のように最適化された同期時間尺度により過渡的なキメラ状態が適切に検出されることを確認した。講演では、最適化法の具体的な構成方法、及び実験データへの適用例についても示す予定である。

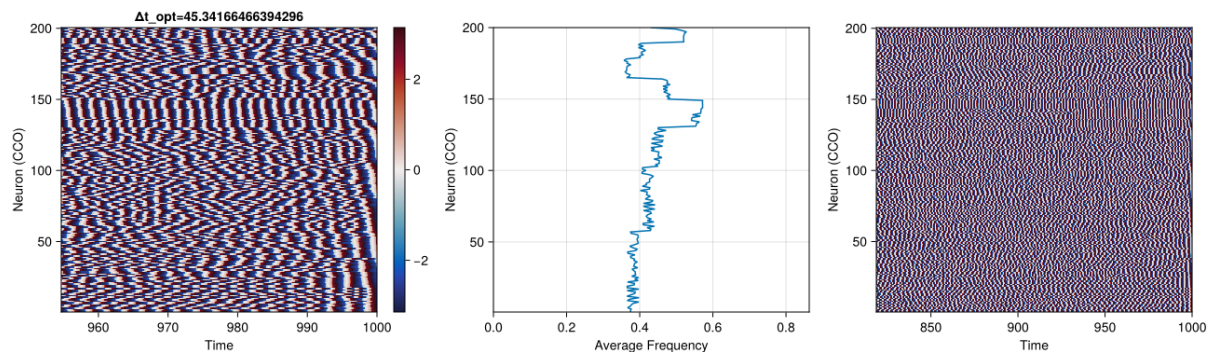


Fig1: (Left) The time evolution of oscillator phases of a transient Chimera state during the optimized synchrony timescale period in FitzHugh-Nagumo oscillators on a complex network. (Middle) The average frequency during this period. (Right) The time evolution of oscillator phases over an extended time interval.

[1] Y. Kuramoto and D. Battogtokh, *Nonlinear Phenom. Compl. Syst.* **5**, 6 (2002).

[2] D. M. Abrams and S. H. Strogatz, *PRL* **93**, 174102 (2004).

[3] T. Makinwa et al., *Commun. Phys.* **6**, 121 (2023).

[4] S. Majhi et al., *Physics of Life Reviews* **28**, 100 (2019).

[5] Y. Yamada and K. Inaba, *PRE* **108**, 024307 (2023).

2000 ノードの光スパイキングニューラルネットワークを用いた組合せ最適化

Combinatorial optimization with 2000-node photonic spiking neural network

NTT 物性研¹, NTT 先端集積デバイス研究所², 東京大学³○稲垣卓弘¹, 稲葉謙介¹, 山田康博¹, 本庄利守¹, 生田拓也¹, 米津佑哉¹,
風間拓志², 圓佛晃次², 梅木毅伺², 笠原亮一², 合原一幸³, 武居弘樹¹NTT BRL¹, NTT Device Technology Laboratories², The University of Tokyo³○Takahiro Inagaki¹, Kensuke Inaba¹, Yasuhiro Yamada¹, Toshimori Honjo¹, Takuya Ikuta¹,
Yuya Yonezu¹, Takushi Kazama², Koji Enbutsu², Takeshi Umeki², Ryoichi Kasahara²,Kazuyuki Aihara³ and Hiroki Takesue¹

E-mail: takahiro.inagaki@ntt.com

脳の情報処理システムの解明と機械学習のさらなる高機能化・低消費エネルギー化に向けて、神経細胞の発火ダイナミクスを模倣したスパイキングニューラルネットワーク (spiking neural network: SNN) モデルが近年注目を集めており、光学素子を用いたニューロモルフィックデバイスの研究開発が精力的に進められている^[1, 2]。我々はこれまで、反対称に結合した2個の縮退光パラメトリック発振器(degenerate optical parametric oscillator: DOPO)を用いて、A. L. Hodgkin の分類^[3]で Class-I、Class-II と定義される2種類の発火モードを任意に制御可能な光スパイキングニューロン^[4]を実現してきた。本発表では、この光スパイキングニューロンの発火ダイナミクスを用いた2000頂点のグラフ問題における組合せ最適化の実験結果について報告する。

本研究の光 SNN の基礎となる DOPO は、全長 3 km の光ファイバリング内に設置された PPLN 導波路による位相感応増幅によって発生し、ファイバリング内の時間領域多重化によって多数の DOPO を一括発生させることが可能となる。このように発生した 20480 個の DOPO を使用することで最大 10240 個の光ニューロンを実装することができる^[5]。全ての DOPO 間の光結合は、光パルスの検波・注入と FPGA による結合行列の電子演算を組合せた測定・フィードバック法^[6]によって実装され、20480 個の DOPO 間の結合行列を 8 bit の分解能で FPGA に設定することで任意のネットワーク構造を構築することが可能である。本研究では 2000 個の光ニューロンを用いることで、図 1(a) のようなスピンネットワーク構造におけるイジングモデルの基底状態探索を実施した。ここでは DOPO のポンプ光振幅 P を時間と共に大きくすることで各ニューロンの発火モードを Class-II から Class-I へと変化させ、スパイク発火頻度を徐々に低くなるように操作をしている。図 1(b) および (c) は光 SNN における各ニューロンの発火ダイナミクスの測定結果であり、スパイク発火を繰り返すことで図 1(d) のようにイジングエネルギーが低下していく様子が観測された。この計算過程における光ニューロンの発火ダイナミクスを解析したところ、各ノードの局所的なイジングエネルギーと発火周波数が正相関を示すことが確認された。これは光ニューロンの発火周波数が周囲の状況を反映して自発的に変化した結果であると考えられる。

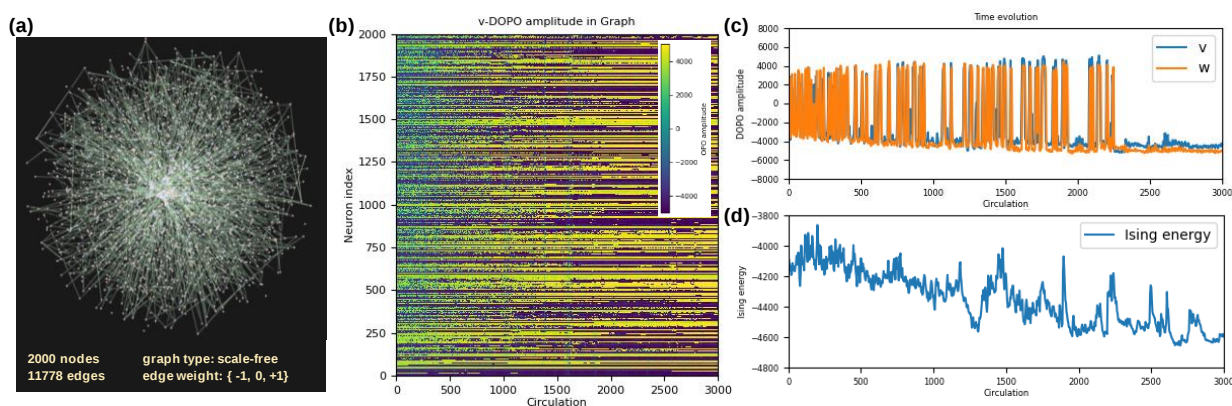


図 1 (a) 2000 頂点のグラフのネットワーク構造 (b) 光 SNN における全ニューロンの発火ダイナミクス
(c) 個別のニューロンの発火ダイナミクス (d) イジングエネルギーの時間発展

[1] J. Feldmann, et al. *Nature* **569**, 208 (2019).

[3] A. L. Hodgkin, *The Journal of Physiology* **107**, 165 (1948).

[5] 稲垣卓弘 他, 応用物理学会秋季学術講演会 (2024).

[2] B. J. Shastri, et al., *Nature Photonics* **15**, 102 (2021).

[4] T. Inagaki, K. Inaba et al, *Nature Communications* **12**, 2325 (2021).

[6] T. Inagaki, et al., *Science* **354**, 603 (2016)

Wide-Range Power-Efficient Readout for Analog CIM Using Low-MAC-Aware Quantization

Yufan Zhang^{1,*}, Ruhui Liu¹, Chihiro Matsui¹, Naoko Misawa¹ and Ken Takeuchi^{1,2}

¹ Department of Electrical Engineering and Information Systems, The University of Tokyo, Japan
² Systems Design Lab., Graduate School of Engineering, The University of Tokyo, Japan
*E-mail: zhang-yufan288@g.ecc.u-tokyo.ac.jp

Compute-in-memory (CiM) has shown great potential in edge computing applications due to its low power consumption and high area density. In analog CiM, achieving high computational precision typically requires high-resolution ADCs, which introduces significant energy and area overhead at the macro level. To address this issue, many previous works have proposed energy-efficient readout circuits. This work proposes a non-volatile memory (NvM)-based CiM architecture with a high-efficiency readout circuit. There are two main advantages compared to prior works: (1) Adaptively skipping unnecessary comparisons by leveraging the statistical distribution of MAC values. (2) expanding the usable voltage range for ADC to cover the full input range, improving sensing efficiency. On the CIFAR-100 dataset, the proposed readout circuit shows only a 0.16% accuracy drop compared to a conventional 8-bit ADC, while achieving at least 61% and 65% reductions in area and energy consumption, respectively, compared to prior works.

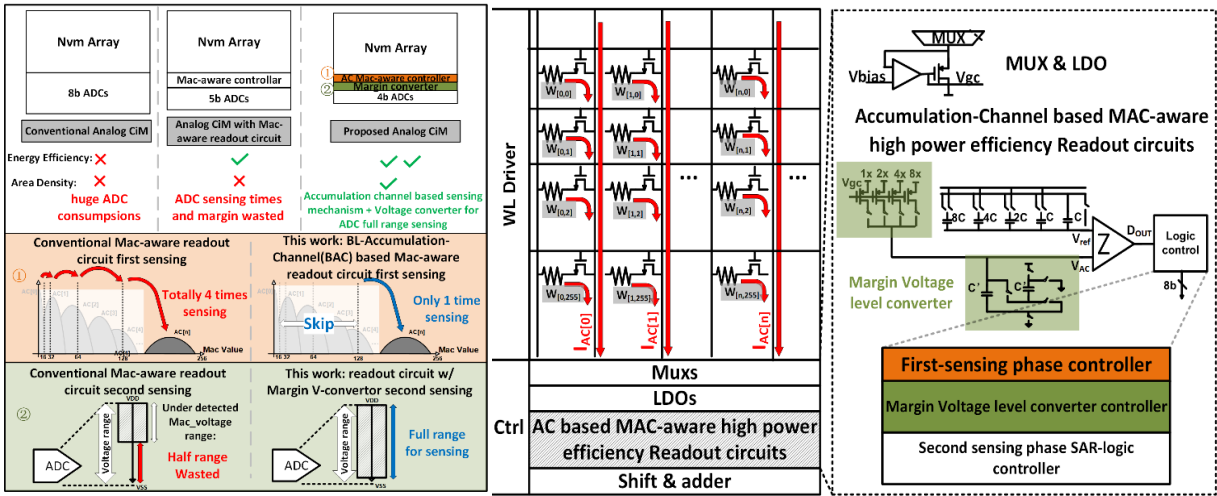


Fig. comparison with other works and proposed architecture

強化学習を用いた電圧印加スケジューリングによるアナログメモrista特性の高効率最適化

Reinforcement learning-enabled voltage scheduling for high-efficiency and linear resistive switching of analog memristor

阪大院基礎工¹、[○]Diao Zhuo¹、藤平 哲也¹、酒井 朗¹

The University of Osaka¹, [○]Zhuo Diao¹, Tetsuya Tohei¹, Akira Sakai¹

E-mail: diao.zhuo.es@osaka-u.ac.jp

メモristaは不揮発に抵抗変化する電気素子である。アナログメモristaは多段階抵抗状態を設定できる点から、AI 計算アーキテクトや多ビットメモリなどへの応用が期待される。アナログメモrista性能のボトルネックの1つは書き込み電圧に対する非線形の抵抗変化であり、高い線形性はデバイスの安定動作および精密な演算を実現する上で極めて重要である。先行研究ではデバイスの書き込み電圧を細分化する電圧印加スケジューリング^[1,2]によって、デバイスの非線形性を改善できることが示された。しかし、これらは同時にデバイス書き込みの時間を増加させ、デバイス動作効率の低下にも繋がる。また、最適なパラメータを見つけるには多くの試行錯誤が必要であり、開発者による反復作業は研究効率を著しく低下させる。そこで本研究では、強化学習(RL)を統合した最適化パラダイムに基づくメモrista自動電気測定・評価フレームワークを提案する。本フレームワークは定義した Reward 関数およびカリキュラム学習を通じて、線形性と書き込み効率を同時に最適化しつつ、最適な電圧印加を自律的に学習・決定できる。これにより、電気特性評価における煩雑な手動調整が無くなるだけでなく、アナログメモristaの性能を大幅に向上できることが期待される。

Fig.1(a) に RL をメモrista電圧印加スケジューリングに適用するワークフローを示す。デバイスの基礎電気特性は計測器リモート API によって自動取得され、それを基に電圧制御型メモristaシミュレーションモデル VTEAM^[3] にフィッティングする。次に、実デバイスの特性を反映した VTEAM モデルを用いた RL 環境内においてオフラインで事前学習させ、多数のエピソードを通じてデバイスの特性スケールや抵抗変化の傾向を把握する。最後に、計測器リモート API を介して、RL Agent が実デバイス上で転移学習を行い、モデルを収束させる。訓練には段階的に難易度を上昇させる4回の学習カリキュラムを用意した。オフライン学習におけるそれぞれの訓練の Reward と Episode length(電圧印加回数)を Fig.1(b) と Fig.1(c) に示す。学習につれて Reward が上昇すると同時に Episode は減少することから、書き込み効率の向上が確認できる。また、4 端子 TiO_{2-x} メモristaでフィットした VTEAM モデルにおいて、RL Agent が設定した 64 個抵抗状態の累積平均分布 [Fig.1(d)] より、安定的な抵抗状態の設定精度が確認できる。以上より、本フレームワークが高効率な抵抗変化電圧スケジューリングを実現できることが示された。

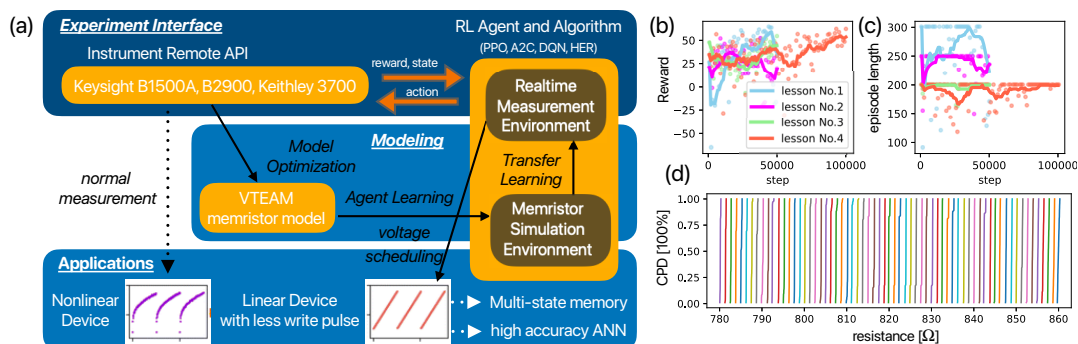


Fig.1: (a) Workflow of memristor voltage scheduling reinforcement learning. (b) Reward and (c) episode length (number of voltage applications) during the four-stage curriculum learning. (d) Cumulative density distribution of 64 resistance states via RL Agent on the fitted four-terminal TiO_{2-x} VTEAM model.

[1] Z. Diao et al., *Nanoscale Horiz.*, 10, 780-790 (2025) [2] M.Rao et al., *Nature*, 615, 823-829 (2023) [3] S. Kvatinsky et al., *IEEE TCAS-II*, 8, 786-790 (2015)

触覚センサを用いた物理リザーバ演算素子の作製とその応用

Development and Application of Nanomaterials Based In-sensor Reservoir Devices

九工大生命体工¹, 九工大 Neumorph センター² 君塚紘喜¹、アズハリ・サマン^{1,2}、徳野将士¹、
カラチャリ・アハメト¹、宇佐美雄生^{1,2}、池本周平^{1,2}、田向権^{1,2}、○田中啓文^{1,2}

LSSE, Kyushu Inst. Tech.¹, Neumorph Center, Kyushu Inst. Tech², °H. Tanaka^{1,2}, K. Kimizuka, S.

Azhari, S. Tokuno, A. Karacali, Y. Usami, S. Ikemoto, H. Tamukoh, ○H. Tanaka

E-mail: tanaka@brain.kyutech.ac.jp

【緒言】リザーバ演算(RC)は、高速な情報処理を可能とする計算アルゴリズムであり、とくに時系列データ処理やパターン認識において優れた性能を発揮する。近年では、ナノ材料で作製した Echo state network 型素子中に電気的情報を入力すると、演算結果が電気的出力として直接得られる材料物理 RC が、その低消費電力性や深層ニューラルネットワークに不向きなタスクなどを補完できることから大きく注目されている。また、物理 RC の発展につれ、その応用先も考えられるようになってきており、その展開から目を離さずにはいられない。本講演では、これまでに得られた材料物理 RC の成果を3次元スポンジ構造のランダムネットワークを中心に紹介する。また、それらの知的システムへの応用についても進めているので紹介する。

【実験方法】カーボンナノチューブ(CNT)スポンジセンサは砂糖と CNT を混合し PDMS で固化させ、水漬させることで砂糖が水中に溶解することで得られた。九工大が有するトヨタ HSR の家庭用サービスロボットに得られた CNT スポンジセンサを実装し、9つの物体把持認識を行った。センサは、物体の硬さや形状に応じた圧力変化を読み取ることで、ロボットの把持力を動的に調整できる。センサを物理リザーバ素子として応用するため、Robot Operating System を利用し、物体把持時のセンサから得られる時系列データを取得した。このデータを線形分類器にかけることで、物理リザーバから得られた出力の学習を行った。

【結果と考察】物理リザーバ層としてのセンサに、外部圧力を入力してそれぞれの物体の硬さや形状によって異なる出力(電圧)を得た。出力を学習させた結果、80%を超える分類成功率を達成した。特に、ロボットハンドが把持を始めた瞬間の動的変化を学習させた場合の分類成功率は、83.5 %に達した。即ち、物理リザーバ素子による物体認識がリアルタイムで行えることを示しており、また、センサ自体が演算を行う「インセンサ演算」に発展すると期待される。また、理論的には、効率的な学習のためには少ないデータセットが望ましいとされ、リザーバ演算は深層学習に対して有利である。また、従来の深層学習では、取得したデータをメモリに保存し演算を行うのに対し、マテリアル物理リザーバ演算素子では、フェーディングメモリ(減衰記憶)を活用することで、大量のデータを保存することなく学習や予測タスクを実行できる。総合的にマテリアル物理リザーバを用いると AI 演算の消費電力を大きく削減する可能性が示唆される。上述のリアルタイム性に着目して、現在このスポンジセンサリザーバシステムを人間の手に利用することで、人間の手の動作のリアルタイム認識などの応用研究を行っているところであり、当日結果を紹介する。いうまでもなく触覚センサを利用する用途は多岐にわたっており、このシステムを利用することにより広い分野で応用が可能であると期待している。

{Mo₁₅₄}-ring のナノスケール接合における電気特性

Electrical Characteristics of {Mo₁₅₄}-ring in Nanoscale Junctions

阪大院理¹, [○](M1)近藤 悠真¹, 三坂 朝基¹, 大山 浩¹, 松本 卓也¹

Osaka Univ.¹, [○]Yuma Kondo¹, Tomoki Misaka¹, Hiroshi Ohoyama¹, Takuya Matsumoto¹

E-mail: kondoy24@chem.sci.osaka-u.ac.jp

【序】 リザーバーコンピューティング (RC) は、時系列データを効率的に処理できるニューラルネットワークの一種である。内部にある動的なリザーバー層を利用して情報を変換・記憶し、学習は出力層のみに限定されるのが特徴である。また、リザーバー層を物理システムで代替したものは物理リザーバーと呼ばれ、近年注目を集めている^[1]。物理リザーバーでは信号を非線形変換するノード間でのネットワーク構造が重要である。

当研究室では、分子ネットワーク構造を用いることで、分子の特性を生かした非線形特性の発現を試みている。本研究では、POMの一種であり、巨大なリング状の構造を持つ {Mo₁₅₄}-ring^[2](Fig.1・左上)に着目した。以前、{Mo₁₅₄}-ringのナノギャップ接合はI-V特性において非線形特性と短期記憶特性などRCに有用な電気特性を持つことを報告した^[3](Fig.1)。本発表では、{Mo₁₅₄}-ringのナノギャップ接合を物理リザーバー層として使用し、RCデバイスへの展開を試みた。

【実験】 Au電極(ギャップ間隔: 40 nm)に{Mo₁₅₄}-ring水溶液(1.0×10⁻⁴ M)を滴下・乾燥させてデバイスを作成した。370 K・高真空環境下にて、一入力端子・一出力端子の構成で電気伝導測定を行った。情報処理能力を確かめるため、RCのベンチマークテストであるNARMA2タスクと記憶容量測定を行った。入力信号として、0〜3 Vのランダムなパルス電圧 (3000点) を印加し、出力信号から20個の仮想ノードを生成した。

【結果】 Fig.2にNARMA2タスクと記憶容量測定の結果を示す。NARMA2タスクでは誤差の指標であるNMSEが0.136だった。また、記憶容量測定では2つ前の入力との相関を示すMC₂が0.77であった。この様に、{Mo₁₅₄}-ringのナノギャップ接合を用いたRCデバイスの展開が可能であることが明らかになった。

【参考文献】 [1] Usami Y. et al. *Adv. Mater.* **33**(48), 2021.

[2] Achim Müller et al. *Z. Anorg. Allg. Chem.* 1999, 625, 1187-1192

[3] 木元ら、第84回応用物理学会 23a-A302-1(2023)

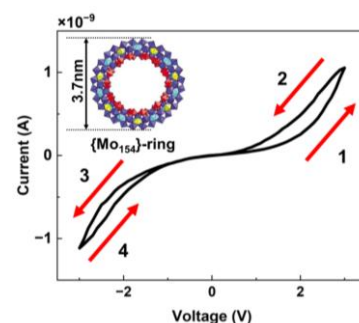


Fig. 1 I-V characteristic and structure of the {Mo₁₅₄}-ring.

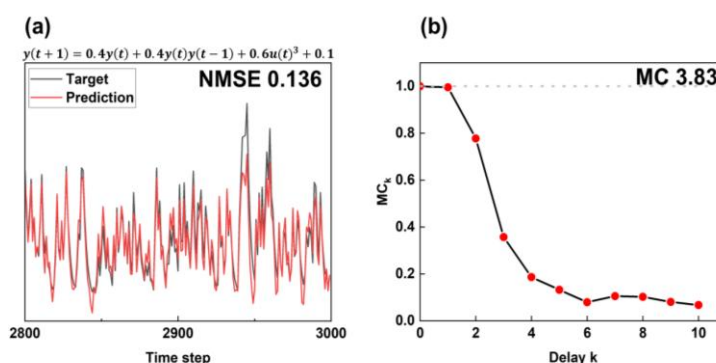


Fig. 2 Reservoir computing performance for the {Mo₁₅₄}-ring device. (a) Result of NARMA2 task. (b) Result of linear memory capacity task.

分子ネットワーク物理リザーバーの最適化のためのサロゲートモデルの開発

Development of surrogate model for the optimization of molecular network physical reservoirs

阪大院理¹, ◯(M2) 佐々木 蒼人¹, 大山 浩¹, 松本 卓也¹

Osaka Univ.¹, ◯Aoto Sasaki¹, Hiroshi Ohoyama¹, Takuya Matsumoto¹

E-mail: sasakia23@chem.sci.osaka-u.ac.jp

【序】ニューラルネットワークの一種であるリザーバーコンピューティング(RC)のうち、リザーバー層で行われる演算を物理現象に置換したものは物理リザーバーと呼ばれ近年注目を集めている[1]。分子ネットワークは、入力デバイスへの電圧、中間層(リザーバー層)が分子ネットワークの非線形の電気伝導性、出力層がデバイスの出力電極から得られる電流であり、分子ネットワークの電気伝導性を用いた物理リザーバーとして位置付けられる。本研究では、タスクに最適化された物理リザーバー開発のために、多電極を有する分子ネットワーク物理リザーバーの電気伝導性を再現するサロゲートモデルの開発を行った。

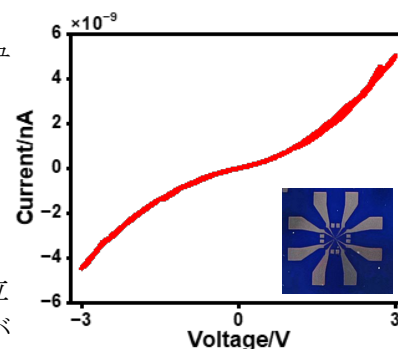


Fig 1. I-V curve of molecular with nonlinear electrical conductivity with the nano-gap electrode. (e.g. PEDOT/PSS) Inset is the image of nano-gap electrode.

【実験】ナノサイズギャップを有する 8 電極と非線形な電気電動を持つ PEDOT/PSS などの分子ネットワークを用いて、物理リザーバーを作った。7 入力 1 出力の構成で入力電圧の組み合わせによる出力電流を測定した。入力の組み合わせに多様性を持たせるために、7 つの入力には各電極の異なる素数周波数やその組み合わせで正弦波を入力した。このデータを用いて、分子物理リザーバーの電気応答を再現するサロゲートモデルを Transformer などの深層学習アーキテクチャを用いて開発した。

【結果と考察】作成したサロゲートモデルの 1 つの時系列予測タスクの結果を Fig. 2 に示す。青色の線が実際のデバイスの出力で、オレンジ色の線がサロゲートモデルの結果である。10⁻⁷オーダーの MSE で実現した。講演では分子デバイスの分子の特性の詳細やサロゲートモデルの開発手法などについて議論する。

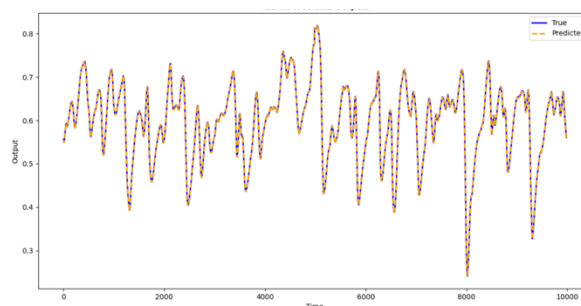


Fig 2. The result of time series forecasting task.

【参考文献】

[1] G. Tanaka et al., *Neural Networks*, **115**, 100 (2019).

人工神経細胞回路に対する閉ループフィードバックシステムの構築と 手書き文字認識タスクの実証

Closed-loop feedback control of artificial neuronal networks for handwritten digit recognition

東北大通研¹, 東北大院工², 東北大 AIMR³, はこだて未来大⁴

○ 門間信明^{1,2}, 山本 英明¹⁻³, 香取勇一⁴, 平野 愛弓¹⁻³, 佐藤 茂雄^{1,2}

RIEC¹, Grad. Sch. Eng.², AIMR³, Tohoku Univ.; Future Univ. Hakodate⁴

○ N. Monma^{1,2}, H. Yamamoto¹⁻³, Y. Katori⁴, A. Hirano-Iwata¹⁻³, S. Sato^{1,2}

E-mail: nobuaki.monma.r1@dc.tohoku.ac.jp

【背景・目的】 生物の脳は 20 W 程度の代謝エネルギーで自律適応的な情報処理を実現しており、その作動原理を理解することは、現行の機械学習モデルが抱える膨大な消費電力 (Samsi et al., Proc. IEEE HPEC, 2023) や破滅的忘却 (French, Trends Cogn. Sci. 1999) といった課題の克服にもつながると期待されている。脳を構成する生体神経回路 (biological neural network: BNN) の計算機能を明らかにするための一つのアプローチとして、分散培養系で再構築した BNN を用いた研究が近年活発に進められており、すでにゲーム環境への適応学習 (Kagan et al., Neuron, 2022) や、音声認識 (Cai et al., Nat. Electron. 2023) といった機能が実現可能であることが報告されている。特に、人工的に制御された回路構造を持つ BNN (人工神経細胞回路) を用いた研究では、自発活動のモジュール性が高い場合に分類性能が向上することが明らかとなっている (Sumi et al., PNAS, 2023)。しかし BNN が、例えば深層ニューラルネットワーク (deep neural network: DNN) のような機械学習モデルに対して情報処理上の優位性を持つかどうかは、それを検証するための実験系が未発達であったため、これまで明らかにされてこなかった。そこで本研究では、閉ループフィードバックシステムを構築し、それを用いた手書き文字認識タスクを BNN 上に実装した。さらに、同程度のニューロン数を有する DNN と分類性能を比較したので、その結果を報告する。

【実験方法】 光感受性カチオンチャネル ChrimsonR と蛍光カルシウムプローブ GCaMP6s を遺伝子導入したラット大脳皮質神経細胞に対して、リザーバー計算の枠組みを用いて手書き文字画像の 2 クラス分類タスクを実装した (図 1(a))。入力信号 (「0」「4」) は MNIST データセットから入手し、光パターンとして神経細胞に直接照射した。励起された活動 $x(t)$ をカルシウムイメージングで計測したのちに、出力重み $W^{out}(t)$ との積から出力信号 $z(t)$ を計算し、出力層からのフィードバック $W^{fb}z(t)$ を BNN に対して入力した。出力重み $W^{out}(t)$ は RLS (Recursive Least Squares) 法に基づく FORCE 学習 (Sussillo et al., Neuron, 2009) によって最適化した。BNN はマイクロ流体デバイスを用いて階層型モジュール構造にパターンニングした (Monma et al., Neural Netw. 2025)。また、比較対象である DNN には 3 層の畳み込み構造を採用し、重みは Adam 法により最適化した。

【結果】 BNN を用いた手書き文字認識では、「0」と「4」の手書き文字をそれぞれ 25 回ずつ学習させることで平均 81.8% ($n = 7$) の正答率を達成した。この値は BNN と同程度の規模である 100 ノードの DNN の正答率 56.3% ($n = 40$) と比べて、有意に高かった (図 1(b))。単一の神経細胞の入出力特性を近似するには多層の DNN が必要であること (Benigaguev et al., Neuron, 2021) を踏まえると、BNN はより大規模な DNN と同等の計算性能を備えている可能性が示唆される。発表では、リカレントニューラルネットワークを用いたリザーバー計算の性能との比較も含めて、BNN の情報処理特性について議論する。

本稿の内容の一部は、学術変革領域研究 (A) 「脳神経マルチセルラバイオ計算の理解とバイオ超越への挑戦」、科研費、JST-CREST、東北大学電気通信研究所共同プロジェクト研究の成果に基づくものである。

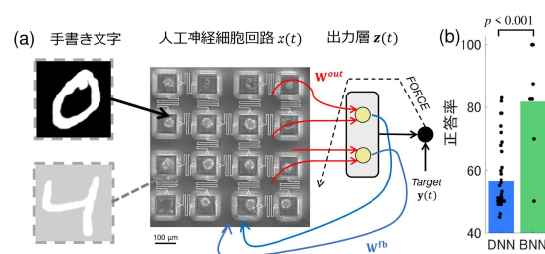


図 1: (a) 手書き文字認識タスクのアーキテクチャ, (b) DNN と BNN の正答率の比較。

逐次二入力 m-VSTO 物理リザーバーの学習性能評価

Evaluation of Learning Performance in m-VSTO Reservoirs with Sequential Dual-Inputs

○堀住 耕太¹, 千葉 貴裕², 小峰 啓史¹ (1. 茨城大院, 2. 山形大)

○Kota Horizumi¹, Takahiro Chiba², and Takashi Komine¹

(1. Ibaraki Univ., 2. Yamagata Univ.)

E-mail: 24nd253n@vc.ibaraki.ac.jp

物理系の応答特性を利用し、機械学習を行う物理リザーバーコンピューティング (PRC) は省電力 AI 実装として注目されている [1]. PRC に使用可能な物理系が持つべき性質として、高次元性、非線形性、短期記憶などがある. 非線形性と短期記憶のトレードオフは経験的に知られており、高学習性能物理リザーバーを実現するには線形ダイナミクスと非線形ダイナミクスの共存が必要であることが報告されている [2]. しかし、この知見に基づいたデバイス構造の提案はまだない. 一方、磁気渦スピントルク発振器 (VSTO) は物理リザーバーのデバイス候補であり [3], 追加層を付与した modified VSTO(m-VSTO) は従来の VSTO と異なり、印加電流の大きさにより周期的ダイナミクスとカオスのダイナミクスを制御することが可能である [4]. 本研究では周期的、カオスのダイナミクスがそれぞれ線形、非線形ダイナミクスに対応するとみなし、電流でダイナミクスを制御し、異なるダイナミクスから得られた2つの出力を合わせて一つの出力とした場合に学習性能が向上するか数値計算により調べた.

図 1(a) の m-VSTO に2つの電流 I_1, I_2 を逐次入力して発振させ、パルス幅 3 ns のランダム磁場 $H_x(t) = h_0 r(t)$ を図 1(b) のような入力信号とみなして印加した. ここで h_0 は入力信号強度、 $r(t)$ は $[0, 1]$ を値域とする一様乱数である. このとき、磁気渦の運動は Thiele 方程式により記述される [4,5]. 本計算では磁気渦の原点からの距離を出力信号 $y(t)$ とし、時系列分割により擬似的に 50 個のノードがあるとして学習性能を解析した.

追加層がある場合とない場合に、入力信号であるランダム磁場の強度 h_0 を変えながら学習性能指数の一つである短期記憶容量 C_{STM} を解析した結果を図 2 に示す. 印加電流は一回目の入力時では $I_1 = 1$ mA, 2 回目の入力時では $I_2 = 4$ mA とした. これらの電流値はそれぞれ m-VSTO のダイナミクスが周期的、カオス的に対応する. 従来 VSTO の閾値電流が約 2.3 mA あり、 $I_1 = 1$ mA では磁気渦が発振せず減衰する. 追加層がない場合には平均的に $C_{STM} < 0.1$ であるが、追加層がある場合には平均的に $C_{STM} > 4$ となることがわかり、追加層がある m-VSTO では平均的に高い短期記憶容量を持つことがわかる. 講演では、印加電流 (I_1, I_2) の組み合わせに対する学習性能の最適化についても論じる.

【謝辞】本研究の一部は、科学研究費補助金 (Grants No. 24K00916, 24H00018, 25H02105) の支援により行なわれました. ここに深謝いたします.

【参考文献】

- [1] G. Tanaka, *et al.*, *Neural Networks* **115**, pp. 100-123 (2019).
- [2] M. Inubushi and K. Yoshimura, *Sci. Rep.* **7**, 10199 (2017).
- [3] Y. Imai, *et al.*, *Sci. Rep.* **12**, 21651 (2022).
- [4] K. Horizumi, *et al.*, *IEEE Trans. Magn.*, in printing (2025).
- [5] A. Thiele, *Phys. Rev. Lett.* **30**, 230 (1973).

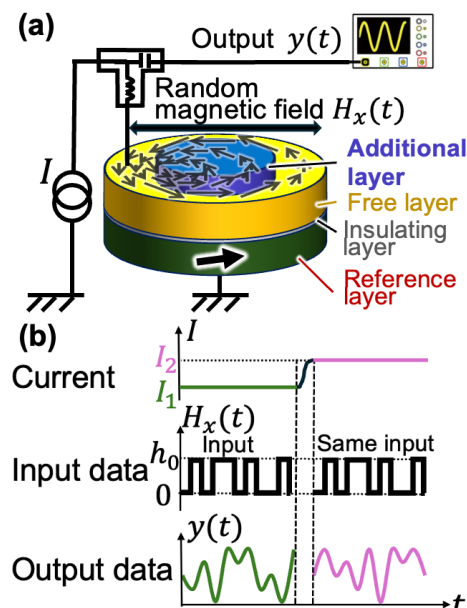


Fig.1 (a) Schematic image of VSTO with modified free layer. (b) Schematic time series of applied current and input/output signals.

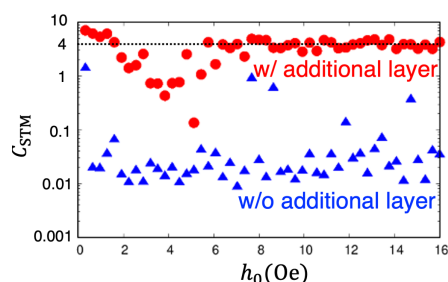


Fig.2 Dependence of short-term memory capacity C_{STM} on the input signal strength h_0 for VSTO with and without an additional layer with sequential dual-inputs.

スピンドYNAMICSを基盤とする磁化秩序形成過程を通じた生成モデルにおける学習力学の構築

Modeling learning dynamics of generative models via magnetization ordering induced by spin dynamics

東大工¹, 東大 BAI², 東北大 AIMR³, 理研 CEMS⁴

Dept. Appl. Phys., Univ. Tokyo¹, Inst. AI and Beyond, Univ. Tokyo², AIMR, Tohoku Univ.³, CEMS, RIKEN⁴

Gun Yoon¹, 日置友智^{1,3,4}, 星幸治郎^{1,2,4}, 横井直人^{1,2,4}, 齊藤英治^{1,2,3,4}

E-mail: yoongun@g.ecc.u-tokyo.ac.jp

機械学習の発展は物理学の概念と深く結びついており、ホップフィールドモデル、エネルギーベースモデル、拡散モデルなどはその代表例である[1, 2]。これらは情報論的に定式化可能である一方で、本研究では機械学習システムを磁性体としての開放熱機関と再解釈し、その学習過程を一

般物理原理と対応づける枠組みを提案する。特に、機械学習における正則化が磁化秩序の形成と本質的に等価であることを示し、情報理論的視座と物性物理学的視座の統合を目指す。

本研究では、スピンオートエンコーダと呼ばれる生成モデルを構築した(図1)。このモデルは、入力データを低次元潜在空間に写像するエンコーダ、確率的 sLLG 方程式に基づくスピン緩和層、そして高次元データを再構成するデコーダから構成される。再構成誤差と磁化に働く有効磁場を通じて定義されるエネルギーを最小化することで学習を実現し、温度パラメータにより正則化の強度を制御する。

本研究は、ニューラルネットワークの学習力学を開放熱力学系としてのスピン系へのフィードバック制御とその応答として実現することにより、磁化秩序の形成と学習効果の対応関係を実験的・理論的に議論する。

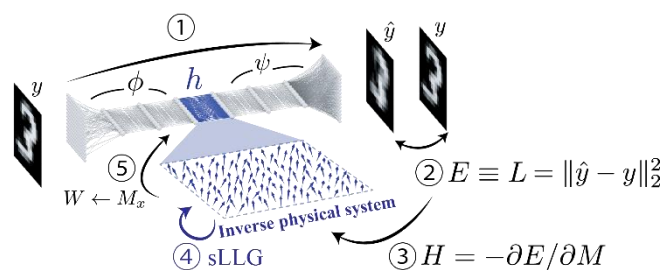


図1. スピンオートエンコーダの概念図

[1] J.J. Hopfield, Proc. Natl. Acad. Sci. U.S.A. **79** (8) 2554-2558 (1982)

[2] Y. Song, S. Ermon, Adv. Neural Inf. Process. Syst. 33, 11918-11930 (2019)