

超伝導 Transmon 型量子ビットの Junction Wire における Participation Ratio の計算

Calculation of participation ratio around junction wire of superconducting transmon qubit

NEC, °橋本 義仁, 山本 剛, 川上 洋平

NEC Corporation, °Yoshihito Hashimoto, Tsuyoshi Yamamoto, Yohei Kawakami

E-mail: y-hasimotocd@nec.com

1. はじめに

超伝導量子ビットの緩和時間 (T_1) を決める要因のひとつに、金属膜や基板の表面に存在する酸化層などの界面層での誘電損がある。この誘電損は、全系の電場エネルギーのうち界面層に蓄えられる割合 (Participation Ratio; PR) を低減することにより低減できる。筆者らはデバイス形状の改善により界面層の PR を低減することを検討しており、電磁界 Simulator を用いた方法[1]で PR を計算している。Simulation は複雑な形状について PR を計算できる利点があるが、電場が理論的に発散する金属の角近傍の電場を精度よく計算することが難しい。特に幅が数 100 nm と非常に細い Junction Wire 周辺の界面層は金属の角に近いいため、Simulation 結果の定量的な信頼性が定かではない。そこで Junction Wire 周辺の界面層の PR を Simulator で計算し、解析式[2]による値と比較することにより、Simulation の妥当性を検証した。

2. 計算結果

幅 200 nm、厚さ 100 nm、長さ 50 μm の 2 本の Wire (完全導体) を Junction を介して接続し、比誘電率 11.7 のシリコン基板上に配置したモデルを作成した。Junction Capacitance は 6.8 fF である。Metal-Air (MA), Metal-Substrate (MS), Substrate-Air (SA) 界面層の比誘電率は 9.8, 9.8, 3.8、厚さはすべて 2 nm である。このモデルの 3 次元電磁界 Simulation を行った結果 (Table 1)、MS, SA の PR は解析式の $\pm 50\%$ 以内となり、おおむね妥当と考えられるが、MA は解析式の 5.1 倍と非常に大きくなった。この大きな差の原因を調べるために Simulation 結果を検証した。Fig. 1 (b) は $y=5 \mu\text{m}$ における Wire 側面の下半分 (Fig. 1 (a) の赤矢印)、Fig. 1 (c) は Wire 側面の上半分 (Fig. 1 (a) の紫矢印) の、MA 界面層の電場の大きさである。解析式 (青線) は上半分も下半分も同じだが、Simulation 結果 (黒点) は上半分に比べて下半分の電場が非常に大きい。これが Simulation 結果と解析式の大きな差の主な原因だと考えられる。次に Wire 側面の電場が上下非対称になることが定性的に正しいかを検証するために、Wire の x - z 断面の 2 次元静電場 Simulation を行った。2 次元 Simulation はサブ nm メッシュを切れるので 3 次元 Simulation より定量的な信頼性が高い。Simulation の結果、

Wire 側面の下半分の MA 界面層の電場が上半分より大きくなることを確認した。また、Wire の上面および左右の側面の MA 界面層の静電エネルギーの総計は、解析式の考え方に従い Wire 側面の電場が上下対称だとした場合の 4.4 倍であることが分かった。Table 1 の解析式による MA の PR を 4.4 倍すると $4.58\text{e-}6$ となる。MA の PR の Simulation 結果はこの修正後の解析式の値に対して +15.5% であり大きく違わない。このことから、3 次元電磁界 Simulation による Junction Wire の PR の計算結果は妥当であると考えられる。

Table 1. Simulation result of participation ratio.

	MA	MS	SA
Sim 結果	5.29e-6	3.24e-5	1.76e-5
(対解析式)	(+409%)	(-47.9%)	(+35.0%)
解析式	1.04e-6	6.22e-5	1.30e-5

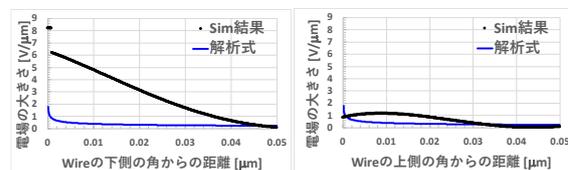
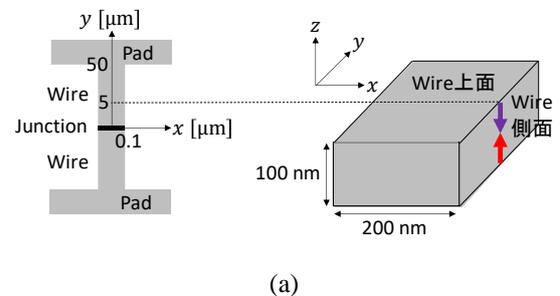


Fig. 1. (a) Position where electric fields are plotted. Magnitude of electric field in a MA interface layer (b) on the lower side and (c) on the upper side of junction wire.

謝辞 本研究は JST ムーンショット型研究開発事業 (JPMJMS2067) の助成を受けたものである。

参考文献

- [1] C. Wang, et al., APL 107, 162601 (2015).
[2] J. M. Martinis, npj Quantum Inf. 8, 26 (2022).