

集中定数素子を用いた小型・広帯域ジョセフソンパラメトリック増幅器 Wideband and Compact Josephson Parametric Amplifier Based on Lumped Elements

産総研 ○浦出 芳郎、山田 隆宏、中島 裕貴、永澤 秀一、知名 史博、藤井 剛、猪股 邦宏

AIST, ○Yoshiro Urade, Takahiro Yamada, Yuki Nakashima, Shuichi Nagasawa,

Fumihiko China, Go Fujii, Kunihiko Inomata

E-mail: yoshiro.urade@aist.go.jp

ジョセフソンパラメトリック増幅器 (Josephson Parametric Amplifier: JPA) は、極低温環境下で用いられる低雑音のマイクロ波増幅器である。量子限界に近い低雑音での増幅が実証されており、超伝導量子ビットの高速・高忠実度読み出しにおいて欠かすことができない周辺回路のひとつである。近年の超伝導量子ビット集積化に伴う配線数増大の抑制のため、読み出しの周波数多重化が進められており、JPA の広帯域化が必要である。この目的のため、インピーダンス整合型 JPA[1] や進行波型 JPA[2] といった新たな JPA が開発されてきた。

現在の JPA は個別のマイクロ波コンポーネントとしてパッケージ化され、量子ビットチップ等と同軸ケーブルを介して接続されている。一方で、現在の $< 10^3$ 個程度の量子ビット数から、 10^6 個を超える量子ビットの集積を目指すにあたっては、それに比例する数の JPA が必要となる。現状のように個別のコンポーネントとして実装することは空間的制約や作業量から現実的ではなく、JPA をモノリシックに集積し、フリップチップ接続により量子ビットが形成されたチップと接続していくことが求められる。また、JPA を高密度に実装するために、その小型化技術が必要となる。

この目的のため、本研究ではインピーダンス整合型 JPA[1] を集中定数素子のみを用いて実装することを提案する。具体的には、先行研究において分布定数回路が用いられてきたインピーダンス整合回路を集中定数素子により実装することで、デバイスの小型化を図る。図 1 に作製した JPA の顕微鏡写真を示す。本デバイスは産業技術総合研究所の Qufab で、進行波型 JPA に向けて開発された「JTWP プロセス」[3] によって作製された。キャパシタには、陽極酸化アルミ膜を誘電体層、ニオブ薄膜を上下電極とする積層型構造を用いた。また、インダクタはスパイラル型構造により実装した。ジョセフソン接合は臨界電流密度 $J_c = 125 \text{ A/cm}^2$ (目標値) の Nb/AlO_x/Nb 接合プロセスにより形成された。集中定数素子のみを用いた実装により、従来型 [4] と比べて約 1/50 のフットプリントでの実装が可能となった。講演では、回路設計法を説明し、作製した JPA の極低温環境下での増幅特性について発表する予定である。

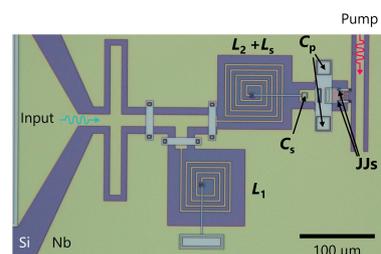


図 1: Impedance-matched JPA based on lumped elements.

謝辞 本講演で発表した研究は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の委託業務 (JPNP16007) の結果得られたものである。本研究は JSPS 科研費 JP22K13992 の助成を受けた。本研究に使用されたデバイスは、産総研の Qufab において作製された。

参考文献

- [1] J. Y. Mutus *et al.*, Appl. Phys. Lett. **104**, 263513 (2014); T. Roy *et al.*, Appl. Phys. Lett. **107**, 262601 (2015).
- [2] C. Macklin *et al.*, Science **350**, 307–310 (2015).
- [3] 山田 他, 第 70 回応物春季講演会, 17p-A307-3 (2023); 山田 他, 第 71 回応物春季講演会, 22p-12C-16 (2024).
- [4] 浦出 他, 信学技報 **120**(313), 24–29 (2021).