

生成 AI を活用したクライオ CMOS 用 モデルパラメータ抽出省力化の可能性検討

Trial for Easing Cryogenic Model Parameter Extraction utilizing Generative AI

○稲葉工, 千足勇介, 岡博史, 小倉実, 浅井栄大, 更田裕司, 飯塚将太, 加藤公彦, 下方駿佑, 森貴洋

国立研究開発法人産業技術総合研究所, 先端半導体研究センター

National Institute of Advanced Industrial Science and Technology (AIST),
Semiconductor Frontier Research Center

○Takumi Inaba, Yusuke Chiashi, Hiroshi Oka, Minoru Ogura, Hidehiro Asai, Hiroshi Fuketa, Shota Iizuka,
Kimihiko Kato, Shunsuke Shitakata and Takahiro Mori

E-mail: takumi.inaba@aist.go.jp

量子コンピュータ制御回路に利用するクライオ CMOS に高い注目が集まっている。回路設計のためには、多種の電界効果トランジスタ(MOSFET)の極低温動作をモデリングする必要がある。しかし、一般的に極低温特性評価には多大な時間と労力を要する。また、モデルパラメータ抽出の作業は属人性が高く、その作業を難しくしている。特に、極低温動作 MOSFET の特性は室温の特性から大きくずれるために、モデルパラメータ抽出に一層の時間を要する。我々はその現状を打破するために深層学習の活用を検討している[1, 2]。我々はこれまで、極低温 300mm ウエハプロセッサで大量の I-V 特性を取得し、極低温基盤モデルを構築した結果を報告した[1]。この極低温基盤モデルによって、ターゲット素子についての少数の極低温 I-V 特性を用いて転移学習を行えば、ターゲット素子を用いた回路設計に必要な未計測の極低温 I-V 特性を、外挿データも含めて予測可能である(図 1a)。本講演では、これまで報告してきた取り組みの続報として、予測した極低温 I-V 特性からモデルパラメータ抽出を行う生成 AI の開発について報告する[2]。

モデルパラメータの抽出には独自開発した生成 AI と最小二乗法 (Levenberg-Marquardt 法) を組み合わせた手法を用いる。生成 AI は異なるゲート長を持つ MOSFET の I-V 特性が入力されるとそれに相当するモデルパラメータのおおよその値を出力するように設計した(図 1b)。この「あたり」をつける作業は従来のモデルパラメータ抽出において人の手で行われてきた工程である。本研究ではこの工程を生成 AI に担わせることでモデルパラメータ抽出作業の省力化を図る。その後、従来手法と同様に、「あたり」をつけた値を初期値として最小二乗法による最適化を行い、モデリング精度を高める(図 1c)。図 2 は、ゲート長 90 nm と 250 nm の素子のドレイン電圧 50 mV と 0.85 V における極低温 I-V 特性計 4 系統から、本手法を用いて BSIM4 モデルパラメータを抽出した結果である。このように、少量の I-V 特性からクライオ CMOS 回路設計に必要な BSIM4 モデルパラメータを抽出できた。

この研究は国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託業務(JPNP16007)、および JSPS 科研費 JP23K13343 の結果得られたものである。

[1]T. Inaba, *et al.*, *APEX* **17**, 074002 (2024). [2] T. Inaba, *et al.*, *JJAP* **63**, 12SP19 (2024).

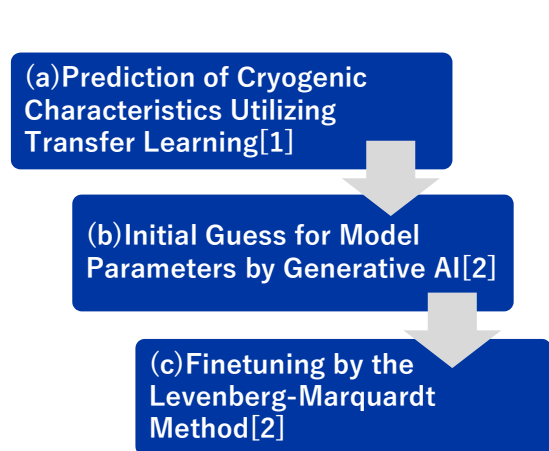


Fig. 1 Proposed methods to extract MOSFET's device model parameters from small datasets.

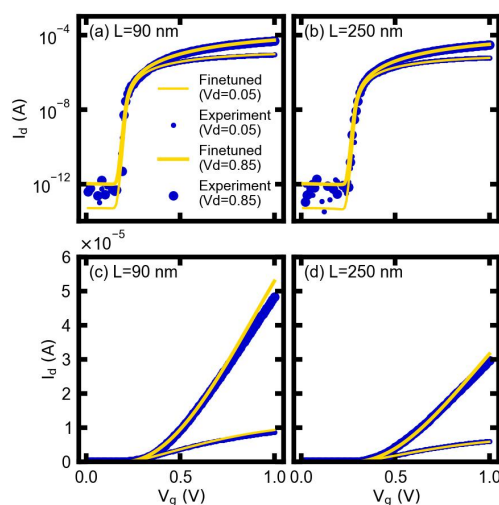


Fig. 2 Cryogenic I-V characteristics modeled by BSIM4.