

レーザー励起光電子顕微鏡を用いた $\text{InZnO}_x/\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2/\text{TiN}$ 強誘電体キャパシタのマルチリークパスの分布の解明

Evaluation of distribution of multi-leakage paths generated on ferroelectric $\text{InZnO}_x/\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2/\text{TiN}$ capacitors using laser-photoelectron emission microscopy

東大生産研¹, 東大新領域², 東大 MIRC³, 東大物性研⁴ 東大特別教授室⁵, 東大 d.lab⁶

°(D2)糸矢 祐喜¹, 藤原 弘和^{2,3}, Cédric Bareille⁴, 辛埴^{4,5}, 谷内敏之^{2,3}, 小林 正治^{1,6}

The University of Tokyo, °Yuki Itoya, Hirokazu Fujiwara, Cédric Bareille, Shik Shin, Toshiyuki

Taniuchi, and Masaharu Kobayashi

E-mail: itoya@nano.iis.u-tokyo.ac.jp

背景と目的: 強誘電体メモリデバイスは電圧書込/読出という特徴から低消費電力動作が可能であり、かつ、高密度、高速動作可能なデバイスとして期待される。近年、CMOS プロセス互換の強誘電体材料として HfO_2 系強誘電体が注目されている。しかし、分極反転可能な回数に課題がある^[1]。この回数は絶縁破壊で制限され、リークパスの生成を抑制する手法の発見や性能予測精度の向上が求められている^[2]。リークパス形成に関する研究は長きにわたり、 SiO_2 膜を用いた CMOS のゲートスタック構造では欠陥生成が面内均一に生じることを前提とした Weibull モデルが広く用いられてきた^[3-5]。しかし、 HfO_2 系材料ではこのモデルが当てはまらない例が報告されているが、統一的理解は得られていない^[6,7]。この欠陥生成モデルの解明には、リークパス形成箇所の分布とその生成速度のストレス強度依存性を評価することが効果的であると思われる。このような評価では、電極越しに、ナノスケールのリークパス検出と、その分布を評価可能な数 μm 以上の広視野観察を同時に行う必要がある。しかし、ナノスケールのパスや、微小な電流密度のリークパスの検出が困難であった。そこで我々は、高分解能かつ広視野で観察可能で、非破壊でのリークパス形成箇所を可視化可能なレーザー励起光電子顕微鏡(Laser-PEEM)を用いて HfO_2 系強誘電体キャパシタのリークパス形成箇所分布の in-situ 観察を行った^[8-10]。

方法: $\text{InZnO}_x(2:1)/\text{HfZrO}_x(1:1)/\text{TiN}$ の層構造のクロスバー型の強誘電体キャパシタを作製し、Laser-PEEM で電圧ストレス印加による光電子強度分布の変化を観察した。

結果: 電圧ストレスの蓄積による高光電子強度スポットの発生とその数の増加をナノスケールで観

測することに成功した(Fig. 1)。また、パルスストレス印加と PEEM 観察を繰り返す測定から、スポットの発生とリーク電流の増加には相関があり、スポットがリークパス形成箇所であることが示唆された。さらに、リークパス形成モデルを解明するため、スポット箇所の面内分布やストレス印加量とスポット数の関係を解析した。面内分布の解析から、スポット形成箇所は下部電極による段差があるエッジ付近に集中していることが示された。エッジから離れた箇所ではエッジに比べて散らばった分布を持つことが示された。また、パルスストレス印加量とスポット形成箇所の分布から Weibull plot を作成すると、エッジ付近で初期不良によるスポットの形成が多く、面では疲労によるスポットの形成が多いことが示された。これは、構造によりリークパス形成の進行モデルが構造により異なることが示している。本研究は絶縁膜の破壊現象のメカニズム解明に貢献するものと期待される。 References: [1] T. Schenk et al., ACS Appl. Mater. Interfaces 6, 19744 (2014). [2] K. Florent et al., IRPS, 6D.3-1 (2018). [3] D. J. DiMaria, J. Appl. Phys. 15 86 2100-2109, (1999). [4] J. W. McPherson et al., J. Appl. Phys. 1 84, 1513-1523, (1998). [5] E. Y. Wu et al., IEEE Transactions on Electron Devices, 49, 12, 2131-2140, (2002). [6] E. Wu, et al. Appl. Phys. Lett. 2013. [7] F. Stellari et al., Microelectronics Reliability, 146, 114982, 0026-2714, (2023).[8] Y. Okuda et al., Jpn. J. Appl. Phys. 59, SGG02 (2020).[9] H. Fujiwara et al., Appl. Phys. Lett. 123, 173501, (2023) [10] Y. Itoya et al., Jpn., J. Appl. Phys. 63, 020903, (2024).

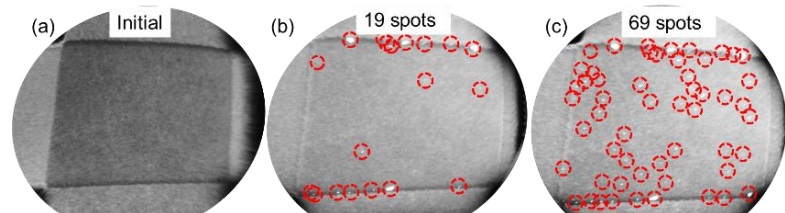


Fig.1: PEEM images of ferroelectric capacitors after the initial (a), 19 (b) and 69 (c) spots generation. Red dashed circles indicate the spot position. Capacitor area is $30\mu\text{m}\times 30\mu\text{m}$.