

強誘電体 $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ MFIS キャパシタの電界印加による誘電率低下機構の考察

Investigation of dielectric constant reduction mechanism in ferroelectric $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ MFIS capacitors after electric field application

東大工,[○](B)松川 浩之, 蔡 作成, 劉 振泓, 竹中 充, 高木 信一, トープラサートポン カシディット

[○]H. Matsukawa, Z. Cai, Z. Liu, M. Takenaka, S. Takagi, K. Toprasertpong (U. Tokyo, School of Eng.)

E-mail: matsukawa@mosfet.t.u-tokyo.ac.jp

【背景】 強誘電体 $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ (HZO)において強誘電分極に起因する高誘電率化が特徴であり、従来の high-k 材料よりも高い誘電率をもつことから高容量の電子デバイスへの活用が検討されている[1]。HZO 膜は特定の電界付近において特に高い誘電率を示す[2]が、電界依存性の振る舞いの理解が不十分である。本研究は、HZO 膜を用いた MFIS キャパシタにおいて、大電界が印加された場合の誘電率が低下する振る舞いを調べたので報告する。

【実験手法】 膜厚 5.5 nm の $\text{Hf}_{0.6}\text{Zr}_{0.4}\text{O}_2$ を ALD 法で成膜し、TiN/HZO/SiO₂/p-Si の MFIS キャパシタおよび TiN/HZO/TiN の MFM キャパシタを作製した。5.5 nm HZO を結晶化するために 500 °C[3]でアニールした。プロセスフローは[4]の通りである。

MFIS および MFM それぞれのサンプルについて、異なる電圧掃引範囲で $C-V$ 測定を行った。MFIS キャパシタでは-1.5 V~2 V の小電圧範囲と-3 V~2 V の大電圧範囲、MFM キャパシタでは-0.5 V~0.5 V の小電圧範囲と-2 V~2 V の大電圧範囲で行った。

【結果と考察】 MFM キャパシタの $C-V$ 特性の測定結果を Fig. 1 に示す。負から正、正から負の掃引における誘電率のピークがゼロ電圧通過後に見られるため、この膜は強誘電性であると判断される[1]。Fig. 2 は MFIS キャパシタの $C-V$ 特性の測定結果を示す。正から負、負から正の順番で 3 回の掃引を行った。1 回目の掃引では蓄積領域においてキャパシタンスが-2 V 付近でピークを持ち、それより電圧が大きい領域ではキャパシタンスが低下しており、電圧掃引中に酸化膜容量が低下することが示唆される。2 回目以降の掃引では、酸化膜容量が低下

したままの $C-V$ 特性を示し、キャパシタンスのピークが現れない。

Fig. 3 は MFIS キャパシタにおいて、初期状態と大電圧印加後の、小電圧範囲で測定した $C-V$ 特性である。初期状態で複数回小電圧掃引を行っても特性に変化は観測されなかったが、大電圧(-3V)を印加した後はキャパシタンスが低下し、掃引電圧にかかわらず回復することはなかった。Fig. 4 は同様の測定を MFM キャパシタで行った結果であり、同様に大電界印加による誘電率の低下が確認できたので、誘電率低下現象は HZO 膜自体の誘電率低下によるものであることが確認できた。これは、初期状態では分極状態が比較的ランダムであるため分域壁が多く発生し、分域壁による誘電率上昇が見られるのに対し、大電界印加後は分極状態が揃って分域壁が減った結果、誘電率が低下したためであると考えられる。また、p-Si 基板上の MFIS キャパシタにおいて負電圧を印加すると Si の蓄積状態で HZO に電界がかかり分極が負の状態に揃って誘電率が低下する一方、正電圧を印加すると Deep depletion が起こって正の電界が HZO にかからないため、分極状態および誘電率が変わらなくなると説明できる。

【結論】 強誘電体 $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 膜を用いた MFIS キャパシタでは、大電界が絶縁膜に印加されると不可逆な誘電率低下が見られ、強誘電体分極が片側の状態に揃っていると説明できる。

【謝辞】 本研究は科学研究費(23K20951)と JST-CREST (JPMJCR20C3)の支援により実施した。

【参考文献】

- [1] M. Jung et al., *Nano Convergence*, 9:1: 44 (2022)
- [2] M. Park et al., *ACS Appl. Mater. Interfaces* 10, 42666–42673 (2018)
- [3] K. Toprasertpong et al., *ACS Applied Materials & Interfaces*, 14(45), 51137-51148 (2022)
- [4] K. Toprasertpong et al., *IEEE Electron Device Lett.* 41, 1588-1591 (2020)

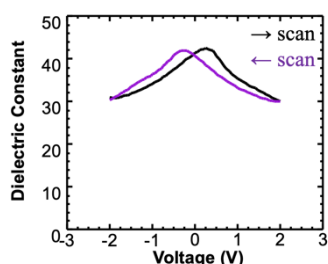


Fig. 1 Dielectric constant of 5.7 nm $\text{Hf}_{0.6}\text{Zr}_{0.4}\text{O}_2$ film.

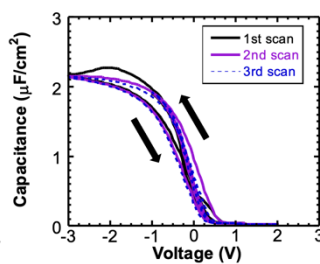


Fig. 2 $C-V$ characteristics of MFIS at large voltage range.

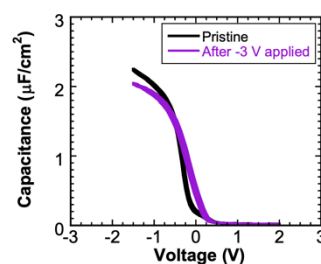


Fig. 3 $C-V$ characteristics of MFIS at small voltage range.

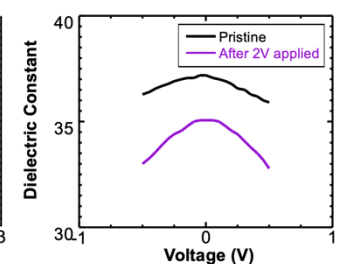


Fig. 4 Dielectric constant near 0 V before/after applying large voltage.