

ナノシート酸化半導体—電極界面における電子状態の分析

Electronic States of Nanosheet Oxide Semiconductor at the Electrode-Oxide Interface

産総研¹, 奈良先端大², 東大生産研³

○黄 善彬¹, (M2) 坂井 洸太³, 高橋 崇典², 上沼 睦典¹, 浦岡 行治², 小林 正治³

AIST¹, NAIST², IIS The Univ. Tokyo³

○S. Hwang¹, (M2) K. Sakai³, T. Takahashi², M. Uenuma¹, Y. Uraoka² and M. Kobayashi³

E-mail: sunbin.hwang@aist.go.jp

[背景・目的] 最先端半導体プロセスの微細化が進む中、10 nm 以下のナノシート半導体材料における電子状態の解明がますます重要視されている。従来のレガシー半導体材料(線幅 28 nm 以上)^[1]では電子状態が飽和しているのに対し、10 nm 以下のナノシート半導体ではナノシート化に伴う電子状態変化が電氣的物性に大きな影響を及ぼすことが示されている^[2]。したがって、ナノシート半導体の電子状態を詳細に解明し、それをデバイス設計に活用することが、1 nm 未満(Sub-Nano)デバイスの実現に向けた重要な課題となる。本研究の目的は、極表面複合分析装置群を用いて、実デバイスに用いられる電極材料とナノシート半導体の界面における電子状態を分析し、バンドダイアグラムを系統的に作成することである。また、これに基づきトランジスタの電気特性との因果関係を明らかにし、ナノシート半導体トランジスタの設計指針を構築することを目指す。

[実験方法] ナノシート半導体材料の電子状態解のために、光電子分光法(UPS)・逆光電子分光法(IPES)・反射エネルギー損失分光法(REELS)といった極表面複合分析装置群を使用し、価電子帯・伝導帯・バンドギャップを測定した。酸化半導体として、ディスプレイ分野で実用化されている高移動度 $\text{InGa}_x\text{Zn}_y\text{O}_z$ (IGZO)系非晶質酸化半導体の一種である InGa_xO_y (IGO, In:Ga=3:2, 空气中アニール 300 °C)を選定し、TiN 電極基板上に原子層堆積法(ALD)で成膜したものを使用した。

[結果・考察] 図 1 は、TiN 電極基板上に ALD で積層された IGO ナノシートの電子状態を調べ、バンドダイアグラムとしてまとめたものである。実デバイスでは、電極材料の仕事関数により電極-半導体界面における注入障壁に差が生じたため、本研究では、実デバイスに使用される TiN 電極を採用した。TiN のフェルミ準位(E_F)から IGO の伝導帯(E_C)までの障壁は、空气中アニールすることで緩和され、キャリアの注入が良くなりデバイスの電気特性が良くなると予想できる。ALD は、高密度・高平滑度・低欠陥の二次元ナノシートを作製可能な成膜法であり、

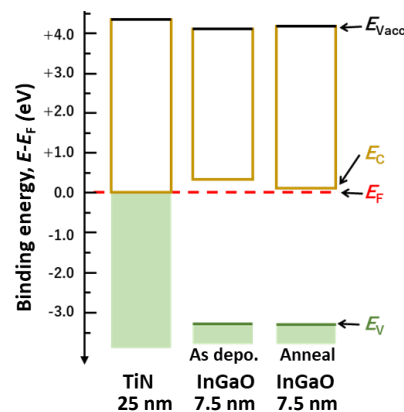


図 1: アニール前/後における IGO のバンドダイアグラム

Sub-Nano トランジスタの実現において必須の技術である。今後は、ナノシート化に伴う電子状態の変化や電極-半導体界面におけるバンド曲がりを系統的にまとめ、トランジスタの電気特性との因果関係をさらに明確化することで、ナノシート酸化半導体トランジスタの設計指針を確立することを目指す。**[謝辞]** 本研究は、JST CREST (23830112)の助成を受けたものです。

[1] R. Goujon et al., Thin Ice: US Pathways to Regulating China-Sourced Legacy Chips, *Rhodium Group* (2024)

[2] K. Hikake et al., *IEEE TRANSACTIONS ON ELECTRON DEVICES*, Vol. 71, No. 4, p2373-2379 (2024)