

## ALD による高誘電酸化物薄膜作製への化学的アプローチ

Title of Extended Abstract of the Japan Society of Applied Physics

北大電子研<sup>1</sup>, (株) ADEKA<sup>2</sup> ◦松尾 保孝<sup>1</sup>, 西田 章浩<sup>1, 2</sup>

RIES, Hokkaido Univ.<sup>1</sup>, ADEKA Corp.<sup>2</sup>, ◦Yasutaka Matsuo<sup>1</sup>, Akihiro Nishida<sup>1, 2</sup>

E-mail: matsuo@es.hokudai.ac.jp

近年、FET 回路を含めた半導体デバイスの微細化および集積化を進めるにあたり、ゲート絶縁膜の高性能化が求められている。また、デバイス構造が複雑な 3 次元となることから、真空蒸着やスパッタ法などでは原理的に成膜できない状況が増えつつあることから化学気相成長法の一つである原子層堆積 (ALD) 法が大きく利用されることとなっている。ALD プロセスとしては①誘電体の原料となる金属錯体を気化、②成膜したい材料・デバイス表面への金属錯体輸送と吸着、③表面で化学反応を誘起する反応剤の供給、④不要な原料や反応剤、副生成物の除去、以上を繰り返すことによりモノレイヤーレベルで表面を被覆していく成膜手法である。プロセスとしては非常に単純であるため、成膜される膜材料や膜質へは原料となる金属錯体に関する化学的アプローチが必須である。これまで原料としては比較的合成の容易な材料からスタートして成膜実績を積み上げているが、利用場面が増えるにつれ、既存材料が固体材料のために均一成膜が困難なケースやデバイス作製に求められる条件 (成膜温度) が適切でないケース、コンタミネーションによるデバイス不良が生じるケースが見受けられるようになった。また、成膜条件を達成するために設計した分子でも合成が難しい異なる配位子を有する錯体分子であることから製造コスト面や高品質成膜で問題が生じるケースも生じている。

我々はメモリデバイスなどで用いられる高誘電体材料に関して、高温でも熱安定性を有する新たな金属錯体分子についての検討を行い、ハフニウム (Hf)、ジルコニウム (Zr) やイットリウム (Y) の酸化物についての成膜を試みた。図 1 に合成を行った  $Y_2O_3$  の液体原料分子を示す。これまでに報告されている Y 錯体の骨格を参考にしつつ、熱安定性と ALD プロセスで取り扱いが容易となる液体化の観点に注目して分子設計を行った。この原料は工業的に必要な長期熱安定性に優れ、ALD プロセス温度を高温側に広げることに成功した。また、約 11.5 の誘電率を示し、優れた  $Y_2O_3$  成膜の実現につながった。

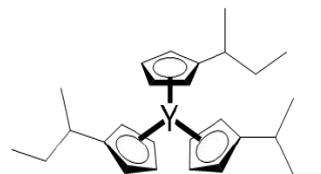


図 1  $Y(ᵀBuCp)_3$

本講演では、Hf などの結果を合わせて報告するとともに、化学的アプローチがプロセス改善へ貢献する内容についても報告する。

### 参考文献

- 1) Akihiro Nishida, Tsukasa Katayama and Yasutaka Matsuo ; ACS Appl. Nano Mater. 2023, 6, 18029–18035.
- 2) Akihiro Nishida, Tsukasa Katayama and Yasutaka Matsuo ; RSC Adv., 2023, 13, 27255–27261