

一般セッション(ポスター講演) | 13 半導体: 13.7 化合物及びパワーデバイス・プロセス技術・評価

2025年3月14日(金) 13:30 ~ 15:30 皿 P03 (森戸記念体育館)

[14p-P03-1~18] 13.7 化合物及びパワーデバイス・プロセス技術・評価

[14p-P03-1]

量子補正モンテカルロシミュレーションによるInAsSb HEMTの特性予測

○児玉 直也¹、戸邊 康太¹、上田 晟生¹、田中 聖真¹、遠藤 聡¹、藤代 博記¹ (1.東理大先進工)

[14p-P03-2]

多元系III族窒化物による分極整合エピタキシャル構造を用いた共鳴トンネルダイオードの検討

○(B)今泉 輝¹、間瀬 晃¹、江川 孝志¹、三好 実人¹ (1.名工大)

[14p-P03-3]

GaN/AlN共鳴トンネルダイオードの電流電圧特性のピークバレー比の理論解析

○永瀬 成範¹ (1.産総研)

[14p-P03-4]

単結晶AlN基板を用いて作製したN極性Al_{0.2}Ga_{0.8}N チャネルHFET○(M1)鈴木 仁¹、米谷 宜展¹、江川 孝志¹、三好 実人¹ (1.名工大)

[14p-P03-5]

AlGaN/GaNヘテロ接合と3C/4H-SiCヘテロ接合を積層した基板の評価

○高橋 言緒¹、佐沢 洋幸¹、山田 永¹、紀 世陽¹、田中 保宣¹ (1.産総研)

[14p-P03-6]

コンタクトレス光電気化学エッチングを用いたリセスゲート型AlGaN/GaN HEMTの作製と電気的特性

○塩澤 直生¹、沖 勇吾¹、勝又 十勝¹、佐藤 威友¹ (1.北大量集センター)

[14p-P03-7]

n-GaNのICP-RIE加工面に対する低損傷PECエッチングとその電気化学的評価

○嶋崎 喬大¹、高橋 円空¹、佐藤 威友¹ (1.北大量集センター)

[14p-P03-8]

窒化物半導体集積回路に向けたエンハンスメント型絶縁ゲートトランジスタの作製と評価

○赤松 龍弥¹、森 琢馬¹、鹿田 颯吾¹、古川 雅一²、若原 昭浩¹、岡田 浩¹ (1.豊橋技科大、2.アリエースリサーチ有限公司)

[14p-P03-9]

AlON表面保護膜を用いた脱水素アニールがp-GaN MOS界面に与える影響

○高橋 尚伸¹、焦 一寧¹、赤澤 正道¹ (1.北大量集センター)

[14p-P03-10]

逆バイアスアニール法によるGaNのプラズマ照射誘起欠陥の挙動評価(3)

○田中 和希¹、藤綱 真斗¹、中村 成志¹ (1.都立大SD)

[14p-P03-11]

セシウムを蒸着したp型InGaNの光支援熱電子放出特性

○田代 承太郎¹、木村 重哉²、宮崎 久生²、荻野 明久¹ (1.静大院工、2.(株)東芝 研究開発センター)

[14p-P03-12]

界面顕微光応答法による微細トレンチ構造GaN JBSダイオードの二次元評価

○今林 弘毅¹、吉村 遥翔¹、太田 博²、三島 友義²、塩島 謙次¹ (1.福井大院工、2.法政大)

[14p-P03-13]

界面顕微光応答法によるAu/Ni/n型 β -Ga₂O₃ショットキー接触の電圧印加下における劣化耐性の二次元評価○今林 弘毅¹、澤崎 仁施¹、佐々木 公平²、塩島 謙次¹ (1.福井大院工、2.ノベルクリスタルテクノロジー)

[14p-P03-14]

 β -Ga₂O₃ (010) Fin デバイスの電気的特性のチャネル幅依存性○中山 智哉¹、奥村 宏典¹ (1.筑波大数理)

◆ 英語発表

[14p-P03-15]

Impact of oxygen partial pressure on defects properties in sputtered vertical NiO_x/ β -Ga₂O₃ heterojunction diodes○(DC)Yun Jia¹, Yui Sasaki¹, Ryo Morita¹, Kota Nakano¹, Aboulaye Traore², Hironori Okumura¹, Takeaki Sakurai¹ (1.Univ. of Tsukuba, 2.Sorbonne Paris Nord Univ.)

[14p-P03-16]

HE-HAXPESによるMetal/SiC及び絶縁膜/SiC界面の非破壊電子状態分析

○安野 聡¹、西原 達平¹、Vuong Van Cuong²、黒木 伸一郎² (1.高輝度光科学研究センター、2.広島大学)

[14p-P03-17]

異なる酸素および窒素含有条件下におけるアモルファスSiO₂中のカーボンクラスターの形成分解傾向の分子動力学解析○小川 京悟¹、榊間 大輝¹、宮崎 桜子¹、泉 聡志¹ (1.東大工)

[14p-P03-18]

基底状態原子支援化学気相堆積法によるシリコン酸化膜への熱処理効果に関する検討

○山本 英明¹、鹿田 颯吾¹、古川 雅一²、若原 昭浩¹、岡田 浩¹ (1.豊橋技科大、2.アリエースリサーチ有限公司)

量子補正モンテカルロシミュレーションによる InAsSb HEMT の特性予測

Prediction of InAsSb HEMT Performance by Quantum-Corrected Monte Carlo Simulation

東理大先進工 〇児玉 直也, 戸邊 康太, 上田 晟生, 田中 聖真, 遠藤 聡, 藤代 博記

Tokyo Univ. of Science 〇N. Kodama, K. Tobe, T. Ueda, S. Tanaka, A. Endoh, and H. I. Fujishiro

E-mail : 8124521@ed.tus.ac.jp

はじめに:我々は、これまで高い電子移動度と高い電子濃度を両立させた GaInSb HEMT の開発を行い、遮断周波数 $f_T = 342$ GHz を達成した [1, 2]。更に電子有効質量 m^* の小さい InAsSb をチャンネルに用いれば、更なる高速化の可能性はある。本研究では、量子補正モンテカルロ(QC-MC)シミュレーションにより InAsSb HEMT の特性を解析し、InGaSb HEMT と比較した。

計算手法・デバイスモデル:量子効果と縮退効果を実効ポテンシャル法とリジェクション法により考慮した QC-MC シミュレーションを行った [3]。Fig. 1 に解析に用いた HEMT の断面構造を示す。チャンネル層は $\text{In}_{0.78}\text{Ga}_{0.22}\text{Sb}$ [1] (a) と m^* の最も小さい $\text{InAs}_{0.35}\text{Sb}_{0.65}$ (b) とし、バリア層はこれらと格子整合する $\text{Al}_{0.4}\text{In}_{0.6}\text{Sb}$ とした。ゲート長 L_g は 50 nm とした。

解析結果: Fig. 2 にドレイン電圧 $V_{ds} = 0.2, 0.3$ V におけるチャンネル層中の電子速度 v_d の分布を示す。ゲート電圧 $V_{gs} = 0.0$ V とした。InAsSb HEMT (b) は小さい m^* により低い V_{ds} から v_d が高く、更にオーバーシュート効果により $V_{ds} = 0.3$ V で 10×10^7 cm/s を超える値を示した。Fig. 3 に遅延時間 τ の分布を示す。InAsSb HEMT は高い v_d により低い V_{ds} から τ が減少した。全遅延時間 τ_{total} から真性遮断周波数 f_T を算出した。InAsSb HEMT は $f_T = 1.93$ THz (@ $V_{ds} = 0.3$ V) と見積もられ、InGaSb HEMT の $f_T = 1.04$ THz (@ $V_{ds} = 0.3$ V) より大幅に増加した。これらの結果は、InAsSb HEMT が極低電圧 THz トランジスタとして有望であることを示している。

謝辞:本研究の一部は、JSPS 科研費 24K07580 の補助によって行われた。

参考文献:

- [1] M. Hiraoka *et al.*, PSS(A), **217** (2020) 1900516.
[2] 吉田他, 第 71 回春季応物講演予稿集, 24p-

52A-3 (2024).

[3] H. I. Fujishiro *et al.*, PSS(C), **5** (2008) 2795.

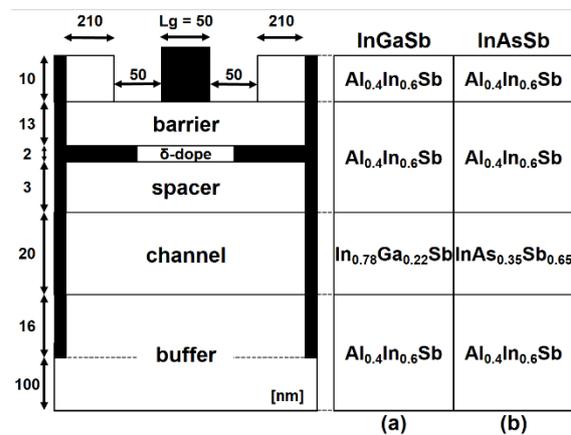


Fig. 1 Model structure of HEMTs.

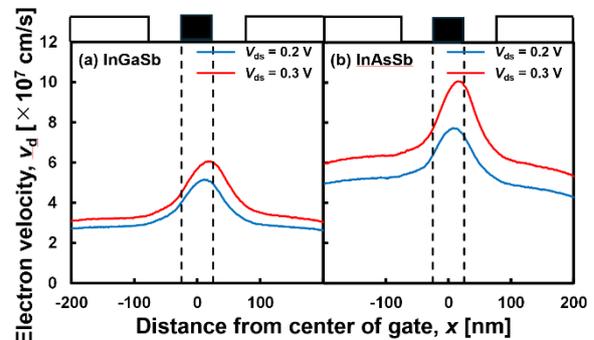


Fig. 2 Profile of electron velocity v_d distribution in channel.

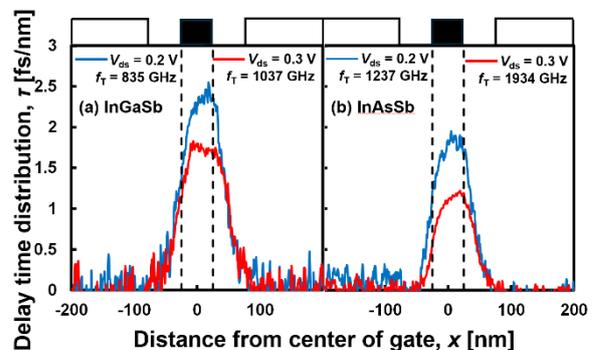


Fig. 3 Profile of delay time τ distribution in channel.

多元系 III 族窒化物による分極整合エピタキシャル構造を用いた 共鳴トンネルダイオードの検討

Study on resonant tunneling diodes based on polarization-matched epitaxial structures with multicomponent group-III nitrides

名工大 ○(B)今泉 輝, 間瀬 晃, 江川 孝志, 三好 実人

Nagoya Institute of Tech. °Hikaru Imaizumi, Akira Mase, Takashi Egawa and Makoto Miyoshi
E-mail: h.imaizumi.946@stn.nitech.ac.jp

【はじめに】 Beyond 5G/6G に適用可能な超高速・大容量通信を実現するテラヘルツ波発信デバイスとして、共鳴トンネルダイオード (Resonant Tunneling Diode: RTD) が注目されている。これまで RTD の研究開発としては GaAs 系が先行して進められてきたが、出力電力が μW レベルと小さいという課題があり^[1]、窒化物 (GaN 系) 半導体を用いた RTD 開発への関心が高まっている^[2]。こうした中、窒化物半導体のような分極を有する材料の RTD については、量子井戸層と障壁層における分極整合/不整合の状態が素子特性に大きな影響を及ぼす事が示唆されている^[3]。そこで本研究では、分極状態を比較的制御しやすい四元混晶 AlGaInN を用いた新しい窒化物系 RTD を着想、分極を考慮した構造設計とデバイスシミュレータを用いた性能予測を行ったので報告する。

【検討方法】 本検討に用いた RTD の断面模式図を Fig. 1 に示す。RTD の構成要素であるエミッタ、量子井戸、コレクタ領域の混晶組成を $\text{Al}_x\text{Ga}_{(1-x-y)}\text{In}_y\text{N}$ 、障壁層の混晶組成を $\text{Al}_z\text{In}_{(1-z)}\text{N}$ とした上で、下式を用いて GaN 基板上で分極整合する組成比 (x, y, z) を導出した。

$$P_{PZ}^{\text{Al}_x\text{Ga}_{(1-x-y)}\text{In}_y\text{N}}(x, y) + P_{SP}^{\text{Al}_x\text{Ga}_{(1-x-y)}\text{In}_y\text{N}}(x, y) = P_{PZ}^{\text{Al}_z\text{In}_{(1-z)}\text{N}}(z) + P_{SP}^{\text{Al}_z\text{In}_{(1-z)}\text{N}}(z)$$

なお、上式の左辺第一項は $\text{Al}_x\text{Ga}_{(1-x-y)}\text{In}_y\text{N}$ のピエゾ分極、第二項は $\text{Al}_x\text{Ga}_{(1-x-y)}\text{In}_y\text{N}$ の自発分極、右辺第一項は $\text{Al}_z\text{In}_{(1-z)}\text{N}$ のピエゾ分極、第二項は $\text{Al}_z\text{In}_{(1-z)}\text{N}$ の自発分極をそれぞれ示す。得られた RTD 構造について Silvaco®社製 Atlas によるデバイス動作シミュレーションを実施した。

【結果と考察】 Fig.2 に、構成要素に四元混晶 AlGaInN を用いた分極整合 RTD の、バイアスゼロ状態における伝導帯下端のエネルギー分布を示した。完全に分極整合した構成では、バイアスゼロ状態における内部電界が抑制され、結果として伝導帯エネルギー分布が量子井戸を中心とした対称形を描く事が確認できた。この分極整合 RTD の電流-電圧特性についてデバイスシミュレーションを実施したところ、Fig.3 に示すように、順バイアス電圧 0.68V 地点で電流ピーク値に達した後 0.91V までの電圧範囲で RTD の特徴である負性微分抵抗 (NDR) 領域が出現した。この NDR 領域における出力電力密度 $\Delta I \times \Delta V$ ならびに peak-to-value 電流比を算出したところ、各々 $3.5 \times 10^5 \text{ W/cm}^2$ 、2.55 という大きな値が示された。以上より、四元混晶 AlGaInN を用いた分極整合構造を用いる事で、高出力密度の RTD が実現できる可能性が示された。当日の発表では、同時に検討した GaN/AlN RTD や GaN/AlInN RTD との比較結果についても併せて議論する。

【参考文献】 [1] Suzuki *et al.*, APEX **17**, 070101 (2024). [2] Nagase *et al.*, Semicond. Sci. Technol. **38** 045011 (2023).
[3] Rong *et al.*, JAP **123**, 045702 (2018).



Fig.1. Schematic of AlGaInN/AlInN RTD.

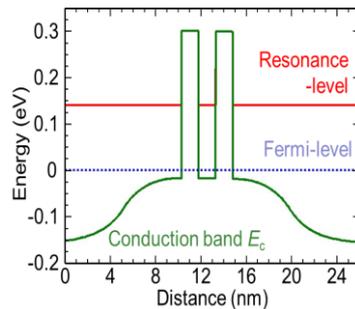


Fig.2. Conduction band diagram at non-bias state calculated for polarization-matched RTD.

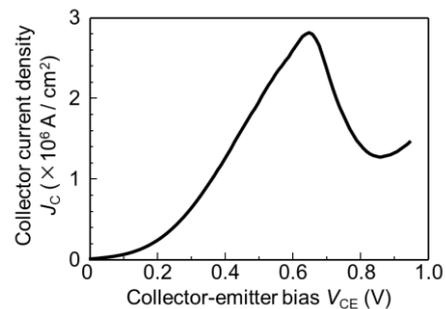


Fig.3. J-V characteristics simulated for polarization-matched RTD.

GaN/AlN 共鳴トンネルダイオードの電流電圧特性の ピークバレー比の理論解析

Theoretical analysis of peak-to-valley ratios in current-voltage characteristics of GaN/AlN resonant tunneling diodes

産業技術総合研究所 ○永瀬 成範

AIST, °Masanori Nagase

E-mail: m-nagase@aist.go.jp

【はじめに】 GaN 系共鳴トンネルダイオード (GaN 系 RTD) の優れた材料物性を用いることで、THz 波光源や不揮発性メモリの高性能化に向けた研究が行われている。特に、近年の GaN 基板の高品質化や窒化物半導体の結晶成長技術の向上に伴い、GaN 系 RTD を用いた THz 波光源に関する研究が盛んに行われている [1,2]。しかし、GaN 系 RTD によって得られる微分負性抵抗のピークバレー比 (PVR) は、従来の GaAs 系 RTD によって得られる PVR と比べると低い。RTD による PVR は、主に RTD の構造不均一性やリーク電流、そして、電子の位相コヒーレンス特性によって決まる。構造不均一性やリーク電流の影響は、結晶成長技術やデバイス構造の改善によって低減できるが、位相コヒーレンス特性は、材料物性によって決定すると考えられる。そこで、今回、GaN 系 RTD での、電子の位相コヒーレンス特性の PVR への影響を調べたので報告する。

【解析方法】 図 1 には、本解析に用いた GaN 系 RTD の素子構造とバンド構造を示している。undoped (u)-GaN 井戸層、u-AlN バリア層、u-GaN スペース層、n-GaN エミッタ及びコレクタ層、 n^+ -GaN コンタクト層とオーミック電極からなる素子構造を仮定し、ポアソン方程式を用いて、自発・ピエゾ分極を考慮したバンド構造を解析した。その後、位相相関法と Tsu-Esaki 式を用いることで、量子井戸内に位相コヒーレンス特性を取り入れた場合の透過率特性と電流電圧特性を解析した。得られた電流電圧特性から、PVR の位相コヒーレンス特性依存性を調べた。また、u-AlN バリア層厚を 0.8~2.5 nm まで変化することで、PVR の RTD 構造依存性を調べた。

【解析結果】 図 2 には、本解析で得られた PVR の位相コヒーレンス特性及び構造依存性を示している。量子井戸での位相コヒーレンス時間 (τ_c) が低下するにつれて、PVR が低下することがわかる。これは、位相コヒーレンス特性の低下によって電子の干渉現象が弱まることで、ピーク電流が低下し、バレー電流が増加することに起因している。また、電流密度を増加するために有効なバリア層厚 (t_b) の低下によって、PVR が低下しやすいこともわかった。当日は、 τ_c を低下させる要因として考えられる電子-フォノン散乱時間等の報告値をもとに、GaN/AlN RTD ではどの程度の PVR を実現できるのかを議論し、また、エミッタとコレクタ層の Si 濃度を増加した場合やエミッタ層の 2DEG を介したトンネル電流を考慮した場合の解析結果も報告する予定である。

[1] F. Liu *et al.*, Appl. Phys. Lett. **124**, 073501 (2024). [2] M. Maruyama *et al.*, Appl. Phys. Lett. **125**, 113503 (2024).

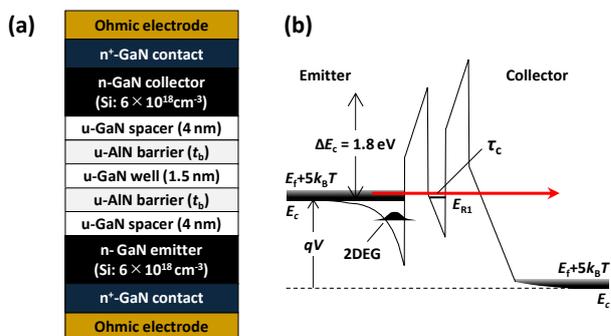


Fig. 1. (a) Device structure and (b) band structure of the GaN/AlN RTD used for calculation.

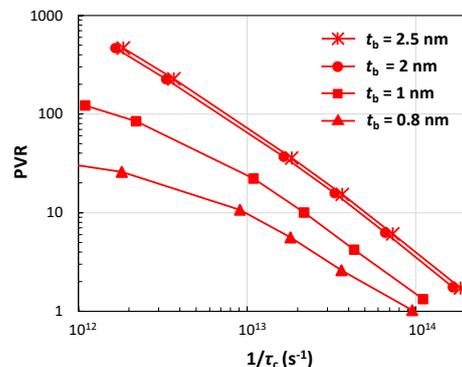


Fig. 2. Dependence of τ_c and t_b on PVR

単結晶 AlN 基板を用いて作製した N 極性 Al_{0.2}Ga_{0.8}N チャンネル HFET

N-polar AlGaN-channel HFETs fabricated using single-crystal AlN substrate

◦鈴木 仁, 米谷 宜展, 江川 孝志, 三好 実人 (名工大)

◦H. Susuki, Y. Kometani, T. Egawa, and M. Miyoshi (Nagoya Inst. Tech.)

E-mail: h.susuki.467@stn.nitech.ac.jp, miyoshi.makoto@nitech.ac.jp

【はじめに】窒素 (N) 極性窒化物による 2DEG 系ヘテロ構造は、従来の金属極性窒化物では結晶学的に形成困難な構造であっても実現できる可能性がある他、ワイドギャップのバックバリア層を備えた構成が可能となるという利点があるため、次世代の高周波・高出力デバイスとして近年特に注目されている。現在、GaN チャンネル N 極性トランジスタの研究が多方面から進められているが、さらに高耐圧が期待できる AlGaN チャンネル N 極性トランジスタに関する研究事例は希少である。他方、これまで我々は、単結晶 AlN 基板が高品質の GaN チャンネルまたは AlGaN チャンネルトランジスタの作製に非常に有用である事を報告してきた[1-3]。本研究では、N 極性面の単結晶 AlN 基板を下地基板とした N 極性 AlGaN チャンネルトランジスタについてデバイス試作と評価を試みたので報告する。

【実験方法】図 1 に本研究で試作した N 極性 AlGaN チャンネル HFET 構造の断面模式図を示した。MOCVD 法を用いて、N 極性面の単結晶 AlN 基板 (Hexatech 社製) 上に厚さ 35 nm の Al_{0.7}Ga_{0.3}N バックバリア、厚さ 2 nm の AlN 中間層、厚さ 25 nm の Al_{0.2}Ga_{0.8}N チャンネル層からなるエピタキシャル構造を成長した。デバイス試作としては、素子間分離のための RIE 処理、ソース・ドレイン電極形成のための Ti/Al/Ni/Au (20/120/30/60 nm) の EB 蒸着と 925°C 2 分間の N₂ 雰囲気中アニール処理、さらに、絶縁ゲート構造を形成するために、ALD-Al₂O₃ (20 nm) を形成とそれに続く Pd/Ti/Au (40/20/60 nm) の EB 蒸着を実施した。

【結果と考察】作製した N 極性 AlGaN チャンネル HFET の DC 動作特性を評価したところ、図 2 に示すようなトランジスタ動作を確認する事ができた。

【謝辞】本研究は、JSPS 科研費 JP16K06298 ならび JP21H01389 の助成を受けて実施された。

【参考文献】

- [1] Kometani *et al.*, JJAP 63, 111003 (2024). [2] Kawaide *et al.*, APL 124, 182102 (2024).
[3] Miyoshi *et al.*, PSSA 220, 2200733 (2023).

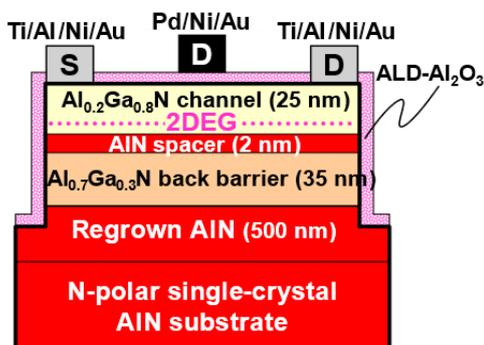


Fig.1. Schematic of N-polar AlGaN-channel HFETs on AlN,substrate.

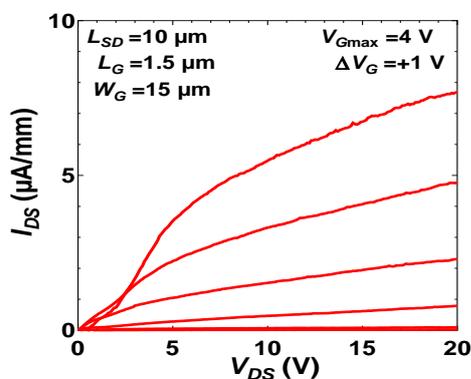


Fig.2. Typical I_{DS} - V_{DS} characteristics for N-polar AlGaN-channel HFETs on AlN,substrate.

AlGa_{0.2}N/GaN ヘテロ接合と 3C/4H-SiC ヘテロ接合を積層した基板の評価

Evaluation of epitaxial structure of 3C/4H-SiC heterojunction and AlGa_{0.2}N/GaN heterojunction

○高橋言緒, 佐沢洋幸, 山田永, 紀世陽, 田中保宣

産総研

○Tokio Takahashi, Hiroyuki Sazawa, Hisashi Yamada, Shi-yang Ji, Yasunori Tanaka

AIST

E-mail: tokio-takahashi@aist.go.jp

Ga 面 AlGa_{0.2}N/GaN ヘテロ接合には 2 次元電子ガス (2DEG) が、Si 面 3C/4H-SiC ヘテロ接合には 2 次元ホールガス (2DHG) が誘起される[1, 2]. これらの接合を構成する各層は面内方向の格子定数が近い. そのため 2 つの接合はエピタキシャルに積層できる可能性があり、積層体は相補型トランジスタ用材料としての利用が期待できる. 我々は Si 面 4H-SiC 基板の上に 3C-SiC を積層して Si 面 3C/4H-SiC ヘテロ接合を形成し、その上に AlGa_{0.2}N/GaN ヘテロ構造を積層したエピ基板を作製し、その XRD 評価と電気特性評価を行ったので報告する. 作製したエピ構造を図 1 に示す. 表面のステップ高さを制御した半絶縁性の Si 面 4H-SiC 基板 (ステップ制御基板) 上に 3C-SiC を熱 CVD 法で成長した[3]. 成長中断を挟み、その上に AlN/GaN/AlGa_{0.2}N を MOCVD 法で成長した. 成長温度は、3C-SiC が 1370°C、AlN/GaN/AlGa_{0.2}N が 1050°C とした. この積層体の XRD ω -2 θ スキャン測定を行った. 図 2 に結果を示す. ヘテロ接合を構成する 4 層のピークが検出され、2 つの接合の積層体が形成できたことが確認できた. GaN (0002) の XRD ロッキングカーブ測定を行った. ピークの半値幅は 662arcsec だった. AlGa_{0.2}N 層表面に横型トランジスタ構造を形成しトランジスタの IV 特性を評価した. 図 3 に結果を示す. ゲート電圧印加によるドレイン電流の変調を確認した. 発表当日は以上の結果の詳細と 3C/4H-SiC ヘテロ接合の XRD 評価結果と電気特性評価結果について報告する.

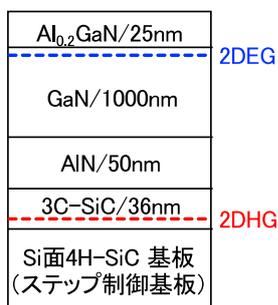


図1 エピ構造

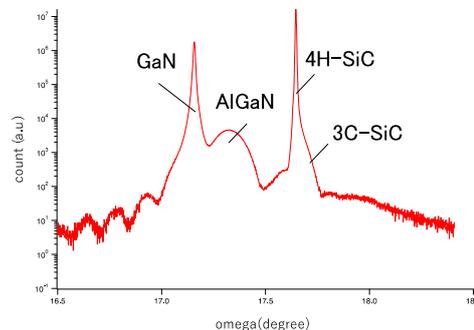


図2 積層体のXRD ω -2 θ スキャン

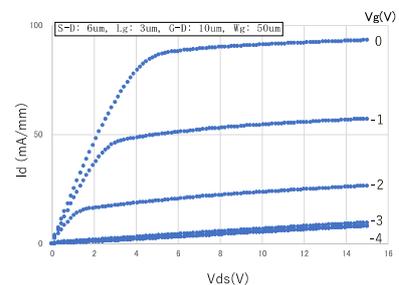


図3 AlGa_{0.2}N層に形成したトランジスタのIV特性

[1] M. Asif. Khan et al., Appl. Phys. Lett., **60**, 3027(1992).

[2] H. Sazawa et al., IEEE Electron Device Lett., **45**, 1562(2024).

[3] H. Sazawa et al., Appl. Phys. Lett., **120**, 212102(2022).

コンタクトレス光電気化学エッチングを用いた リセスゲート型 AlGaN/GaN HEMT の作製と電気的特性

Fabrication and electrical characterization of Recessed-gate AlGaN/GaN HEMTs utilizing Contactless Photoelectrochemical etching

北大量集センター 塩澤 直生、沖 勇吾、勝又 十勝、佐藤 威友

RCIQE, Hokkaido Univ. N. Shiozawa, Y. Oki, T. Katsumata, and T. Sato

E-mail: shiozawa.naoki.k4@elms.hokudai.ac.jp

【はじめに】AlGaN/GaN HEMTs (高電子移動度トランジスタ) は、高い耐圧と優れた電子輸送特性から、パワーデバイスや高周波高出力デバイス分野で広く応用が期待されている。本研究では、AlGaN/GaN 構造にコンタクトレス光電気化学 (CL-PEC) エッチングを用いてゲートリセス加工を施し、トランジスタのしきい値電圧 (V_{th}) 制御性および相互コンダクタンス (g_m) 等の電気的特性に与える影響を調査した。

【実験方法】初期膜厚 40 nm の AlGaN 層を持つ試料表面に Ti/Al/Ti/Au オーミックカソードを形成し、 $K_2S_2O_8$ 水溶液中にて中心波長 260nm の UV 光を照射しながらエッチングを行った[1]。異なるエッチング残厚の AlGaN 加工面に形成したショットキーダイオード、および全面エッチングしたプレーナゲート構造とリセスゲート構造のトランジスタを作製し、その電気的特性を比較評価した (Fig. 1)。

【結果と考察】AFM 段差測定によって得られる CL-PEC エッチング深さは反応時間に対して線形的に変化し、初期膜厚 40 nm とショットキーダイオードの容量-電圧 ($C-V$) 特性から見積もられる AlGaN 層厚との差分に矛盾しないことがわかった (Fig. 2)。線形 $I_{DS}-V_{GS}$ 特性から見積もられる非エッチング素子の V_{th} は -4.0 V であったのに対し、AlGaN 厚 17 nm とした planar-etched 素子の V_{th} は -0.3V を示し正方向にシフトした (Fig. 3)。ゲート直下のみ AlGaN 厚 17 nm に加工した recess-etched 素子では、 V_{th} は planar-etched 素子と同程度であったのに対し g_m は約 1.7 倍となり、ゲート制御性が向上することがわかった。

【謝辞】本研究は、JSPS 科研費 JP23K26131 および文部科学省マテリアル先端リサーチ事業課題(課題番号 JPMXP1224HK0031)として北海道大学の支援を受けて実施されました。

[1] 沖 勇吾 他：2023 年秋応物, 21a-P06-3.

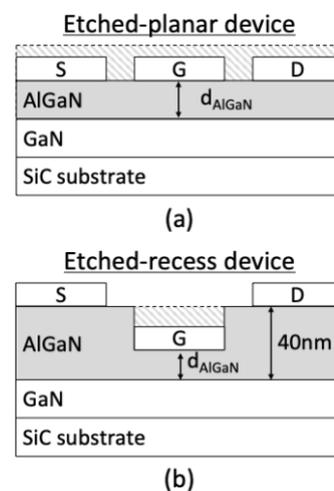


Fig. 1 Sample structures of AlGaN/GaN HEMTs. (a) Etched-planar device. (b) Etched-recess device.

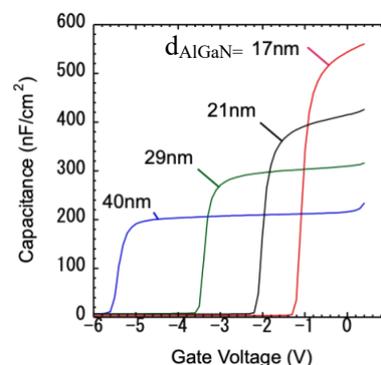


Fig. 2 C-V characteristics of Schottky diode capacitors on etched AlGaN/GaN structures with different AlGaN layer thickness.

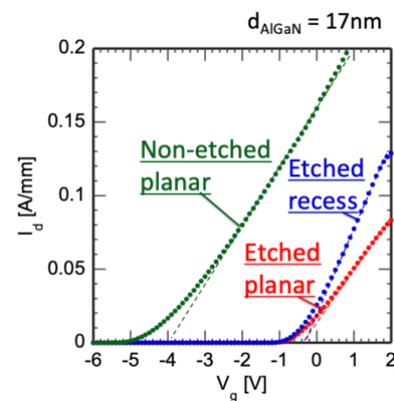


Fig. 3 Comparison of transconductance curves of three AlGaN/GaN HEMTs.

n-GaN の ICP-RIE 加工面に対する低損傷 PEC エッチングとその電気化学的評価

北大量集センター 嶋崎 喬大、高橋円空、佐藤 威友

RCIQE, Hokkaido Univ., T.Shimazaki, E.Takahashi and T. Sato

E-mail: shimazaki.takahiro.u9@elms.hokudai.ac.jp

【はじめに】電気化学容量—電圧 (EC-V) 測定法、電気化学インピーダンス (EIS) 測定法は、測定電極を半導体表面に形成することなく電気的特性を評価できる。本研究では、n 型 GaN 層に ICP-RIE 加工を施した試料に対し、光電気化学 (PEC) エッチングを用いた加工損傷の回復の様子を、電気化学測定法により定量的に評価することを目的とした。

【実験方法】GaN 自立基板上に結晶成長した n-GaN 層と、さらにそこに ICP-RIE 加工を行ったものを参照試料とし、その表面に表面通過電荷量が 100 mC/cm^2 となるように、光パルス (10Hz) を用いた PEC エッチングを 9 回繰り返した。それぞれのプロセス毎に、中性緩衝液 (pH7.0) 中で EC-V 測定、EIS 測定を行った。

【結果と考察】本条件での PEC エッチングレートは 7.2 nm/回 であった。各プロセス後に測定した n-GaN 試料の $1/C^2$ -V 特性を Fig 2 に、ボード線図 (位相曲線) を Fig 3 に示す。PEC エッチング後、 $1/C^2$ -V 特性は順バイアス側にシフトし、その傾きは緩やかになった。また位相曲線では、PEC エッチングにより低周波領域での位相が -90° に近づき、空乏層容量と並列接続を仮定するリーク抵抗が増大した。これらの結果は、低損傷 PEC エッチングにより、電流リーク源となる n-GaN 表面の加工損傷が除去されたことを示唆している。今回、直流電圧 (V_{dc}) を 0V として測定したが、系統的に V_{dc} を変えた評価により、加工表面の詳細な情報が得られると考えられる。

【謝辞】本研究は、JSPS 科研費 JP23K26131 および文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発」事業 JPJ009777 の委託を受けました。また、文部科学省マテリアル先端リサーチ事業課題(課題番号 JPMXP1224HK0031)として北海道大学の支援を受けました。

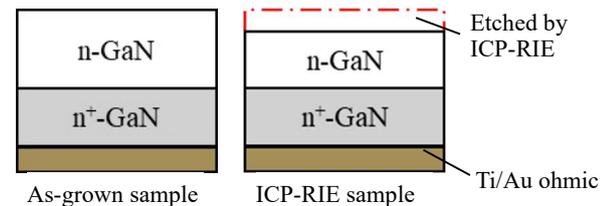


Fig 1. Schematics of n-GaN samples.

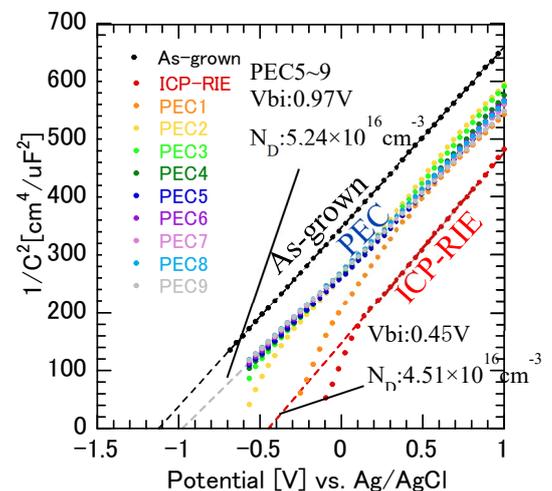


Fig 2. $1/C^2$ -V plots measured in the electrolyte on "As-grown" and "ICP-RIE" samples with PEC etching.

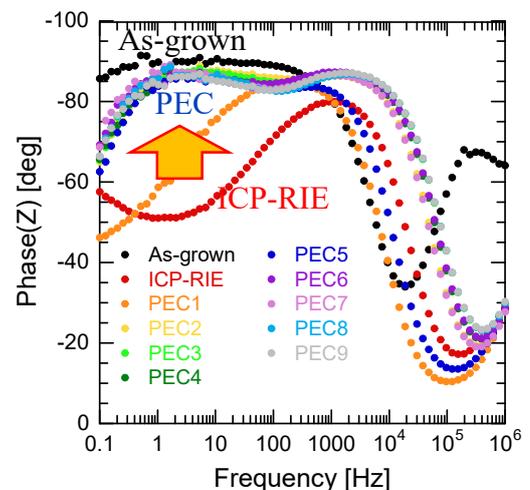


Fig 3. Bode phase plots measured in the electrolyte on "As-grown" and "ICP-RIE" samples with PEC etching.

窒化物半導体集積回路に向けた エンハンスメント型絶縁ゲートトランジスタの作製と評価

Fabrication and evaluation of enhancement-type insulated gate transistors for nitride semiconductor integrated circuits

豊橋技術科学大学¹, アリエースリサーチ株式会社²

○(M2)赤松 龍弥¹, (B)森 琢馬¹, (M2)鹿田 颯吾¹, 古川 雅一², 若原 昭浩¹, 岡田 浩¹

Toyohashi Univ. Technol.¹, Aries Research Limited Company²,

○T. Akamatsu¹, T. Mori¹, S. Shikata¹, M. Furukawa², A. Wakahara¹, H. Okada¹

E-mail: Akamatsu.tatsuya.ob@tut.jp, okada@las.tut.ac.jp

窒化物半導体は高耐圧かつ低損失なパワーデバイス等への応用が期待されている。AlGaIn/GaNヘテロ界面に形成される2次元電子ガス(2DEG)を用いた高電子移動度トランジスタ(HEMT)は低オン抵抗や高速スイッチングに優れた特性を有し、小型情報端末の高速充電器などへの応用が進められている。さらに、窒化物半導体の集積回路が実現すればシステム全体の小型化が可能となる。AlGaIn/GaN HEMTは基本的にデプレッション型であるが、集積回路を作製する上でエンハンスメント(E)型 HEMTは重要である。この構造において、ゲート部分の閾値安定性や均一性が課題であり、我々は集積化する観点で薄膜 AlGaIn 層を用いた E 型 HEMT に注目した。この構造では 2DEG が枯渇するためオーミックコンタクト領域に Si イオンを注入することで直列抵抗を低減し、絶縁ゲートに正バイアスを印加してヘテロ界面に電子キャリアを蓄積させることで、E 型 HEMT としての動作が期待できる。本研究では AlGaIn 層の厚さが 5 nm となる試料を用いて Si イオン注入量とシート抵抗の低減効果を検証した後、E 型 HEMT を作製し電気的特性を評価した。

図1に上部 AlGaIn 層の厚さが 5 nm の AlGaIn/GaN ヘテロ構造 d でのイオン注入量とシート抵抗の関係を評価した結果を示す。クローバーパターンを用いて Si イオン注入量の異なる 3 つの試料のシート抵抗を求めた。イオン注入量が $10 \times 10^{15} \text{ cm}^{-2}$ まではシート抵抗が指数関数的に減少し $300 \text{ } \Omega/\square$ 程度になった。その後は注入量に対してシート抵抗は飽和傾向を示した。このことから $10 \times 10^{15} \text{ cm}^{-2}$ 以上のオーミック領域へのイオン注入が効果的だと考えられる。

次に作製した E 型 HEMT の試料構造を図2に示す。AlGaIn/GaN/Si 基板にオーミックコンタクト領域に Si イオンを 10^{16} cm^{-2} 注入後、ゲート絶縁膜として SiO_2/SiN 膜を堆積した。堆積後熱処理を施した後、オーミック電極として Ti/Al/Ti、絶縁膜表面に Al ゲート電極を蒸着した。

図3に作製したデバイスの I_D - V_G 特性を示す。測定結果からドレイン電流は 0 V 付近から増加し始めエンハンスメント動作が得られた。このことから薄膜 AlGaIn 層を用いた E 型絶縁ゲート HEMT の動作が確認された。 I_D - V_D 特性においてもゲート制御性が得られたことを確認した。

謝辞:本研究は JSPS 科研費(JP23K03956)および、天野工業研究所研究助成の支援を受けた。

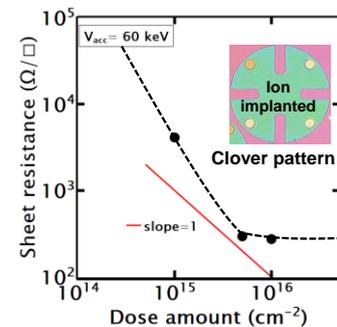


Fig.1 Si dose dependence of thin barrier AlGaIn/GaN

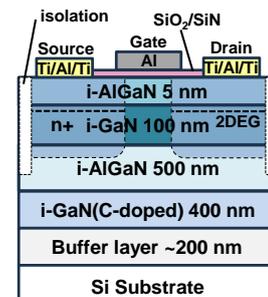


Fig.2 Sample Structure

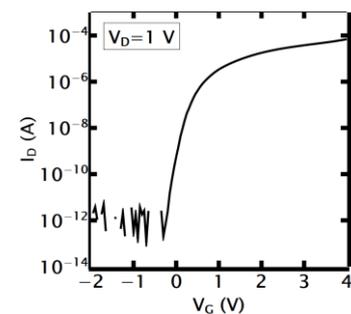


Fig.3 I_D - V_G Characteristics

AION 表面保護膜を用いた脱水素アニールが p-GaN MOS 界面に与える影響

Effects of Dehydrogenation Annealing Using AION Surface-Protection Layer on p-GaN MOS interface

北大量集センター¹ ○ (M1) 高橋 尚伸¹, (M2) 焦 一寧¹, 赤澤 正道¹

RCIQE, Hokkaido Univ.¹

°M. Takahashi¹, Y. Jiao¹, and M. Akazawa¹

E-mail: takahashi.masanobu.s1@elms.hokudai.ac.jp

【はじめに】窒化ガリウム(GaN)に対するアニールは、高効率パワーデバイス作製上必須の技術となる。例えば Mg ドープ p 型 GaN (p-GaN) に対する脱水素アニールは 700°C 程度以上の温度で行われるが、表面保護層の影響については詳しく調べられていない。キャップレスアニールの場合には、表面の乱れが発生し、その後に形成された界面において禁制帯内準位を発生させる可能性があり、キャップアニールの場合には、表面保護層に何をを用いるかによって MOS 界面特性が影響を受ける可能性がある。本報告においては、p-GaN に対する AION を表面保護膜とした脱水素アニールが MOS 界面に与える影響について調べた結果を報告する。

【実験方法】MOVPE 法により、n-GaN 自立基板に、高濃度 pn 接合を介した p-GaN エピタキシャル層($N_A = 1 \times 10^{17} \text{ cm}^{-3}$)の成長を行った。HF:H₂O=1:1 により表面処理を行い、AION キャップ層を RF スパッタにより形成し、窒素雰囲気中 850°C におけるキャップアニールを 30 分行った。80°C の TMAH により AION を除去し、再度 HF 処理を行った後、ALD により Al₂O₃ を堆積し、電極を形成して MOS 構造とした。比較のため、脱水素アニールとして 800°C におけるキャップレスアニールを行った試料も作製した。完成した MOS 構造に対して、C-V 測定を 1kHz において行った。

【結果と議論】C-V 測定を Fig. 1 に示す。800°C/5 分のキャップレスアニールを行った試料の C-V 特性は、負バイアス側に大きく寄っており、MOS 界面あるいは界面付近に正の電荷が存在していることを示している。一方、850°C/30 分の AION キャップアニールを行った試料の C-V 特性は、キャップレスアニール試料の C-V 特性に比較して正バイアス側へ大きくシフトしている。これは、AION キャップアニールによる、界面における正電荷密度が低減したことを示している。その要因として、界面準位のうち禁制帯の深い位置にあつて凍結したドナー的な準位の密度が、850°C に温度を上げたにもかかわらず、大幅に低減した可能性がある。もう一つの可能性として、界面近傍のドナー型欠陥準位による影響が考えられる。GaN 中の 4 種の単純欠陥は 850°C で拡散するようになると報告されている[1]ことから、ドナー的欠陥準位がこのような変化に影響している可能性がある。単純欠陥のうちドナー的な欠陥として、窒素空孔 (V_N) と格子間ガリウム (Ga_i) が考えられる[2]が、800°C に比較して 850°C で変化があったことから、単純欠陥の中では最もマイグレーションエネルギーの高い V_N [1]の方が、可能性が高いと考えられる。

【謝辞】本研究は文部科学省「革新的パワーエレクトロニクス創出基盤技術研究開発」事業 JPJ009777 の委託および科研費 JP24K22934、JP23K26131 の援助を受けました。MOVPE 成長を頂いた、豊田中央研究所の成田哲生氏に感謝いたします。

[1] S. Limpijumnong and C. G. Van de Walle, Phys. Rev. **69**, 035207 (2004).

[2] J. L. Lyons, C. G. Van de Walle, npj Comput. Mater. **3**, 12 (2017).

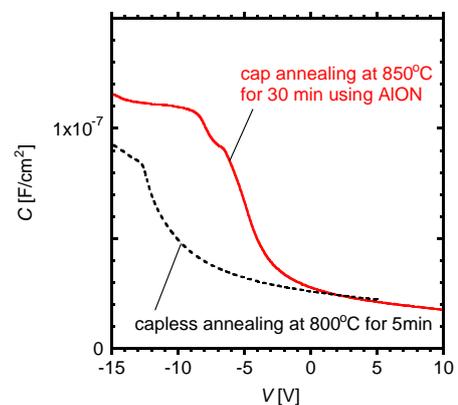


Fig.1 C-V characteristics of fabricated MOS samples.

逆バイアスアニール法による GaN のプラズマ照射誘起欠陥の挙動評価 (3)

Characterization of plasma-induced defects in GaN by the reverse bias annealing (3)

都立大 SD[○](M2) 田中 和希, (M1) 藤網 真斗, 中村 成志Tokyo Metropolitan Univ., [○]Kazuki Tanaka, Manato Fujitsuna, Seiji Nakamura

E-mail: tanaka-kazuki2@ed.tmu.ac.jp

【はじめに】

我々はいくつまでに、貴ガスプラズマ照射によって導入された GaN 中の欠陥に対して、逆バイアスアニール (RBA) を行い、I-V および C-V 測定による欠陥挙動を評価した結果について報告した。今回は、逆バイアスアニール挙動を示す GaN 中のプラズマ照射誘起欠陥について、深い準位過渡分光 (DLTS) 法により評価した結果を報告する。

【実験方法】

実験には、MOVPE 法によってサファイア基板に成長した GaN ウェハを使用した。プラズマ照射の前に GaN 表面にオーミック電極を形成し、電極のついていない GaN 表面に CCP および ICP 装置を用いてプラズマ照射を行った。ガスとしてはヘリウム (He)、アルゴン (Ar)、クリプトン (Kr) を用いた。その後、ショットキー電極を蒸着することでプラズマ照射誘起欠陥が導入されたショットキーダイオードを作製し、電気的特性を評価した。また、RBA 実験は、70°C から 130°C の範囲で加熱し、同時にデバイスに設定した逆バイアスを印加して行った。一般的に、GaN の DLTS 測定においては、深い準位を評価するために 100°C 以上の測定温度も用いられる。しかしながら、これまでの我々の研究結果から、70°C 以上の温度での加熱と逆バイアス印加によって欠陥分布などが変化することがわかっている。そのため、本実験では、液体窒素温度付近から 50°C 以下までの温度範囲で DLTS 測定を行った。

【実験結果】

図 1 に、Ar プラズマ照射試料および Ar プラズマ照射後に RBA 処理を行った試料からの DLTS 測定結果を示す。比較のため、プラズマ未照射試料の結果も実線 (黒) にて示す。DLTS 信号においてピークとして確認可能な箇所に A~C の印をつけた。具体的には、A は 120[K] 付近、B は 150[K] 付近、C は 220[K] 付近とした。なお、300[K] 以上の領域に信号ピークがあるが、今回の測定範囲からは外れているため、対象外とした。ピーク A は、信号強度に違いはあるが、プラズマ未照射基板に対しても現れている。そのため、n-GaN の結晶成長段階で導入された空孔や転移などに関与したものであると考えられる。また、ピーク B および C は、プラズマを照射したことによって現れていることから、プラズマ照射誘起欠陥が関与していると考えられる。さらに、RBA 処理により、ピーク B は減少し、C は増加していることが確認できる。RBA 処理によって欠陥の状態が変化している可能性が考えられる。

詳細については当日発表する。

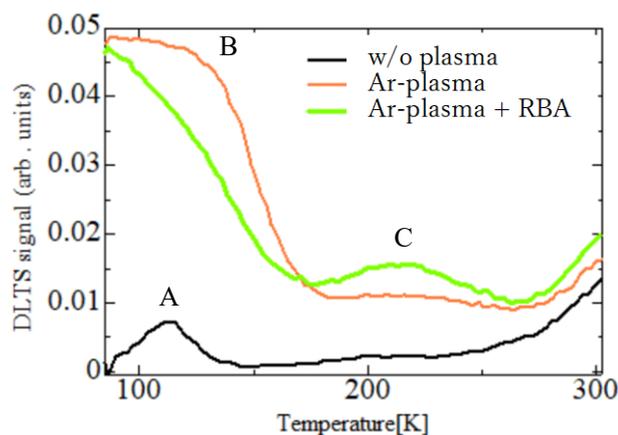


Fig. 1. DLTS spectra for the n-GaN Schottky diodes with and without Ar-plasma exposure.

セシウム蒸着した p 型 InGaN の光支援熱電子放出特性

Photon Enhanced Thermionic Emission Characteristics of p-type InGaN Surface Deposited with Cesium

静大院工¹, (株)東芝 研究開発センター² ◯田代 承太郎¹, 木村 重哉², 宮崎 久生², 荻野 明久¹Shizuoka Univ.¹, Corporate Research & Development Center, Toshiba Corp.²◯Jotaro Tashiro¹, Shigeya Kimura², Hisao Miyazaki², Akihisa Ogino¹

E-mail: tashiro.jotaro.20@shizuoka.ac.jp

【はじめに】 III-V族半導体である $\text{In}_x\text{Ga}_{1-x}\text{N}$ は、In 組成比 x を変えることで、バンドギャップ E_g を 0.7~3.4 eV に調整でき、太陽光スペクトルのほとんどをカバーできる。加えて、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ は高い光吸収係数を誇ることから、太陽光利用をはじめとする光応用デバイスが期待できる。^[1] 本研究では、p 型 InGaN にセシウム(Cs)を蒸着し、非常に低いもしくは負の電子親和力(NEA; Negative Electron Affinity)とすることで、100~800 °Cの温度域における光支援熱電子放出を実現するとともに、その電子放出特性を解析することで、p 型 InGaN 表面における Cs の吸着状態を評価・検討した。また、ドーパ濃度のことなる p 型 InGaN の電子放出特性を比較し、光支援熱電子放出における Mg ドープ濃度の影響について検討した。

【実験方法】 最表面を p 型 InGaN とする多層窒化物エミッタを真空度 10^{-5} Pa 台のチャンバー内に設置した。Cs 吸着時のエミッタ温度を 100 °C または 300 °C に保持し、Cs を吸着 (Cs ガス分圧 $P_{\text{Cs}} \approx 1.0 \times 10^{-5}$ Pa で 10 分間) させた。その後、Cs 供給を停止し、エミッタ温度 T_E を 100 °C から 800 °C まで 10 °C/min で加熱しながら、エミッタ表面に白色 LED 光を照射したときの放出電流 J_{PETE} と光照射無しのときの放出電流 J_T を測定した。

【結果と考察】 $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ ($\text{Mg}: 9 \times 10^{19} \text{cm}^{-3}$) エミッタの温度を 100 °C もしくは 300 °C に保持して Cs を吸着させた後、 T_E を昇温させたときの J_{PETE} および J_T の測定結果を図 1 に示す。300 °C で Cs 吸着した InGaN の J_{PETE} は、100 °C で Cs 吸着したときの約 1.2 倍であった。 J_T についても、300 °C で Cs 吸着した面において電子放出が増加した。

興味深いことに、 T_E に対する J_T の増加率 dJ_T/dT_E が大きく増加し始める温度は、Cs 吸着温度によらず、 $T_E = 350, 460$ °C であり、 J_T の最大値は $T_E = 540$ °C で得られた。このことから、 $T_E = 350$ °C と 460 °C 付近に J_T 増加に寄与する熱的に安定な Cs 吸着成分があり、 $T_E = 540$ °C になると Cs の脱離が盛んになると示唆される。また、Cs 吸着面における電子親和力の低減効果は、Cs の被覆率に由来する。^[2] 300 °C で Cs 吸着した InGaN 表面の J_{PETE} および J_T が 100 °C で吸着したときより高いのは、Cs 吸着サイトが脱離エネルギーの低い Cs 吸着で占有されることなく、昇温時の Cs 被覆率の低下が軽減されたためと思われる。

参考文献: [1] Pingan Wang et al., *Energies* **16**(8), 3483 (2023).

[2] H. D. Andrade et. al., *ACS Appl. Mater. Interfaces* **12**, 26534 (2020).

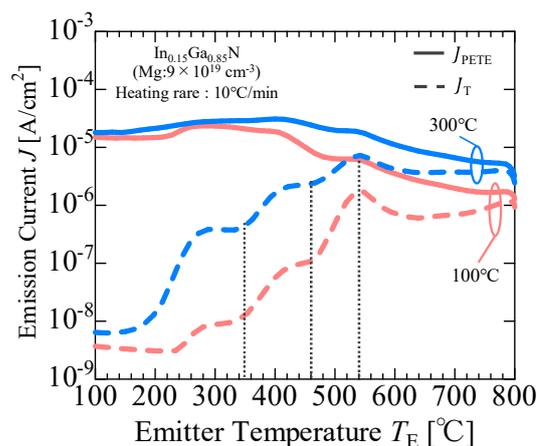


Fig.1. Photon enhanced thermionic and thermionic emission current of InGaN surface with Cs deposition.

界面顕微光応答法による微細トレンチ構造 GaN JBS ダイオードの 二次元評価

Two-dimensional characterization of micro-trench-structure GaN JBS Diode by scanning internal photoemission microscopy

福井大院工¹, 法政大² ○今林 弘毅¹, 吉村 遥翔¹, 太田 博², 三島 友義², 塩島 謙次¹

Univ. of Fukui¹, Hosei Univ.³, Haruto Yoshimura¹, Hiroki Imabayashi¹,

Hiroshi Ohta², Tomoyoshi Mishima² and Kenji Shiojima¹

E-mail: ima-ba@u-fukui.ac.jp

【はじめに】GaN 基板上ジャンクションバリアショットキー(JBS)ダイオードは pn 接合ダイオード(PND)とショットキーバリアダイオード(SBD)を組み合わせた構造であり, 順方向の低オン電圧化や逆方向リーク電流の抑制が期待されている.¹⁾ 前回, 数 100 μm 大のマクロな PND と SBD で構成された JBS 構造に対し, 界面顕微光応答法(SIPM)²⁾を用いて二次元評価を行った.³⁾ 今回は, SBD 部のピンチオフが期待できる, 微細トレンチ構造 JBS ダイオードに対し実験を行った.

【実験】Fig. 1 に, 使用した JBS ダイオードの試料構造を示す. 自立 GaN 基板に, MOVPE 法で n-GaN (Si : $1 \times 10^{16} \text{ cm}^{-3}$, 厚さ 5 μm), および p⁺-GaN (Mg : $2 \times 10^{20} \text{ cm}^{-3}$, 厚さ 20 nm) 層を成長し, 窒素雰囲気中で 850 $^{\circ}\text{C}$ にて 30 分間アニールを行った後にメサ構造を形成した. 次に, メサ構造の頂部へ 2 μm おきに幅 1 μm のトレンチ構造を, 多重リング状にドライエッチングで形成した. その後, 直径 100 μm の Pd ショットキー電極(厚さ 200 nm), 裏面に Ti (厚さ 50 nm) / Al (厚さ 200 nm) オーミック電極を電子

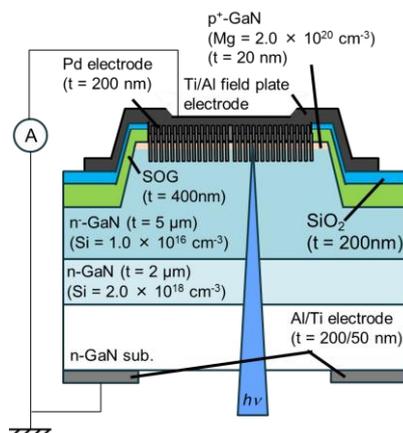


Fig. 1 Structure of the GaN JBS diode.

ビーム蒸着法により堆積した. SIPM 測定では, 青($\lambda = 447.3 \text{ nm}$) のレーザを半導体側から照射し, 光電流(光電子収率(Y): 入射フォトンフラックス当たりの光電流)を測定した. レーザを界面に集光し, 電極面内を走査することで Y の二次元像を得た.

【結果と考察】SIPM Y 像(Fig. 2 (a))には, リング状のパターンが明瞭にみられた. A-B 間のラインプロファイル(Fig. 2 (b))より, 電極面内の信号周期はトレンチ構造と同じ 3 μm であり, SBD 部の信号強度は PND 部に比べ約 1.3 倍大きい値を示した. 前回報告したマクロな JBS 構造での信号比の約 100 倍³⁾には及ばないが, 測定装置の分解能($\sim 2 \mu\text{m}$)と同程度の微細構造の電極を評価できることを示した.

【参考文献】

- 1) K. Hayashi, *et al.*, 2017 IEEE IMFDK, 50 (2017).
- 2) K. Shiojima, *ECS Trans.* **104**, 69 (2021).
- 3) 今林 他, 第85回応用物理学会秋季学術講演会 19a-C41-2 (2024).

謝辞 本研究の一部は日本学術振興会科研費(基盤研究(C) 24K07558)の助成を受けた.

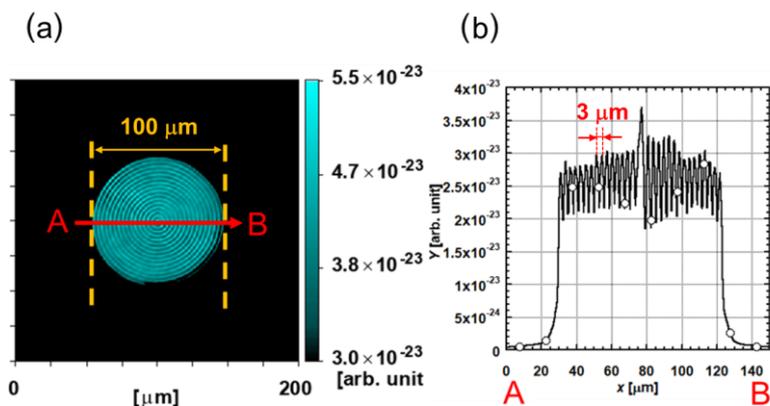


Fig. 2 SIPM (a) Y map and (b) line profile of the GaN JBS Diode using a blue laser.

界面顕微光応答法による Au/Ni/n 型 β -Ga₂O₃ ショットキー接触の 電圧印加下における劣化耐性の二次元評価

Two-dimensional characterization for degradation resistance of Au/Ni/n- β -Ga₂O₃ Schottky contacts under applying voltage by scanning internal photoemission microscopy

¹福井大院工, ²ノベルクリスタルテクノロジー

○今林 弘毅¹, 澤崎 仁施¹, 佐々木 公平², 塩島 謙次¹

¹Univ. of Fukui, ²Novel Crystal Tech.,

Hiroki Imabayashi¹, Hitose, Sawazaki¹, Kohei Sasaki², and Kenji Shiojima¹

E-mail: ima-ba@u-fukui.ac.jp

【はじめに】 β -Ga₂O₃ は SiC や GaN より広いバンドギャップや高い絶縁破壊電界強度を有し、優れたパワーデバイス特性が報告されている。¹⁾ 次の段階として、実用化に向けて長時間動作における信頼性確保が課題となっている。本研究では界面顕微光応答法(SIPM)²⁾を用い、Au/Ni/n- β -Ga₂O₃ ショットキー接触に高電圧を印加しながら電極界面のその場観察を試みた。

【実験】自立 β -Ga₂O₃ (001)面基板上に、HVPE法と化学機械研磨により厚さ 10 μ m, Cl 濃度 9×10^{15} cm⁻³ の n- β -Ga₂O₃ 層を形成した。次に裏面に Ti (厚さ 50 nm), 続いて Au (厚さ 200 nm) を電子ビーム(EB)蒸着法により堆積し、450°C で 1 分アニールしてオーミック電極を形成した。その後、表面に EB 蒸着法とリフトオフ法により、直径 400 μ m の Au (厚さ 500 nm) / Ni (厚さ 20 nm) ショットキー接触を形成した。SIPM 測定では、金属-半導体界面にレーザーを集光・走査し、内部光電子放出効果により生じる光電流を測定した。ショットキー障壁高さ($q\phi_B$)は各波長の光収率 (Y : 単位光子数当たりの光電流)からファウラーの式 ($Y^{1/2} \propto h\nu - q\phi_B$) を用いて求められるため、 Y および $q\phi_B$ の二次元像を得ることができる。本研究では、ショットキー接触に -126 V の電圧を 163 時間連続で印加しながら、青緑($\lambda = 491$ nm), 緑(525 nm), 赤(659 nm)のレーザーを用いた SIPM 測定を繰り返し行った。

【結果と考察】Fig. 1 に、(a)電圧印加開始 0.5 時間後と(b)163 時間後における SIPM Y 像を示す。均一な信号が得られており、電極面内の Y の標準偏差は、0.5 時間後で 3.36%, 163 時間後で 3.17% とほぼ変わらなかった。これらの値は、過去に我々が報告した n-SiC, n-GaN, n- α -Ga₂O₃ ショットキー接触の値(0.73 - 1.67 %)³⁾よりわずかに高いが、遜色ない均一性であった。各色レ

ーザによる面内平均 Y および $q\phi_B$ 値の時間変動を Fig. 2 に示す。赤レーザーによる電極面内の平均 Y 値の変動は、163 時間後で 2.5%, 平均 $q\phi_B$ の変動は 20 meV に留まっており、顕著な劣化はみられなかった。本研究により、SIPM 法を用いることで、通電劣化をその場観察できることを実証した。

【参考文献】

- 1) K. Sasaki, *APEX*, **17**, 090101 (2024).
- 2) K. Shiojima, *ECS Trans.* **104**, 69 (2021).
- 3) K. Shiojima, et al., *JJAP*, **60**, 108003 (2021)

謝辞 本研究の一部は日本学術振興会科研費 24K07558 の助成を受けた。

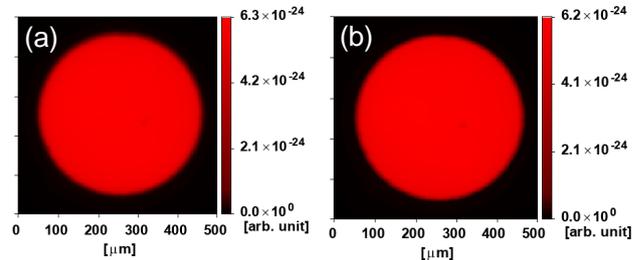


Fig. 1. SIPM Y maps of the entire 400- μ m- ϕ electrodes after voltage application for (a) 0.5 h and (b) 163 h.

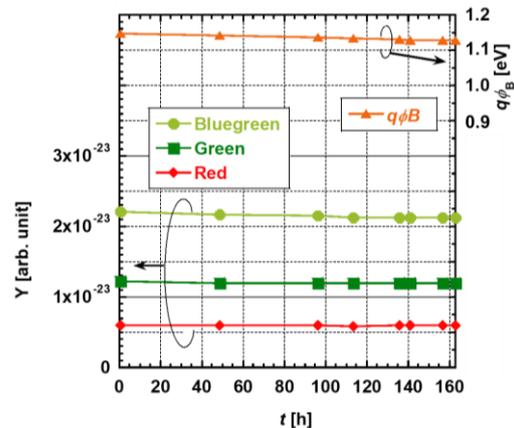


Fig. 2. Time dependence of average Y and $q\phi_B$ values under voltage application of -126 V.

β -Ga₂O₃ (010) Fin デバイスの電気的特性のチャンネル幅依存性 Dependence of electrical characteristics for β -Ga₂O₃ (010) fin devices on channel width

筑波大数理¹○(M1) 中山 智哉¹, 奥村 宏典¹Univ. of Tsukuba¹○Tomoya Nakayama¹, Hironori Okumura¹

E-mail: s2420309@u.tsukuba.ac.jp

酸化ガリウム(β -Ga₂O₃)は、絶縁破壊電界強度が高く、融液成長が可能であるため、安価な高性能パワーデバイス用材料として期待されている。様々なデバイス構造の中でも、n型層のみで構成できるFinFETは、p型形成が難しい β -Ga₂O₃材料の性能を高く引き出すことができる。本研究では、ゲート電極取り付け前の β -Ga₂O₃ Fin デバイスの電気的特性を調べた。

プラズマ援用 MBE 法により、半絶縁性 β -Ga₂O₃(010)基板上に Si ドープ β -Ga₂O₃層を 400 nm 成長した。チャンネル領域以外からの漏れ電流抑制のため、Ni マスク(50 nm)を堆積し、CF₄/O₂ガス RIE により Si ドープ β -Ga₂O₃層を 400 nm エッチングした(図 1)。Ni マスクをピラニア溶液(H₂SO₄:H₂O₂=3:1)で除去後、ソース電極とドレイン電極に Ti/Au (20 nm/20 nm)を堆積し、窒素雰囲気下で 1.0×10^4 Pa のもと 530°C で 1 分加熱することにより、電極の合金化を行った。Si ドープ β -Ga₂O₃層の実効的ドナー濃度を容量-電圧測定により見積もったところ、 $5.2 \times 10^{17} \text{ cm}^{-3}$ であった。

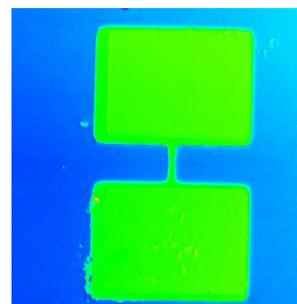


Figure 1: Laser microscope image of Ga₂O₃ fin structure.

様々なチャンネル幅(0.8~1.9 μm)を持つ4つのデバイスのドレイン電流-電圧(I_d - V)特性を図 2 に示す。全てのデバイスで数 mA 台の I_d が得られた。オン抵抗は $5.9 \times 10^3 \Omega$ であった。10 V までは電圧に比例して I_d が増加し、その後飽和した。ドレイン電流密度-電圧(J_d - V)特性を図 3 に示す。チャンネル幅が大きいほど、 J_d の大きさが小さくなった。プロセス誤差により、4つのデバイスのチャンネル長はチャンネル幅が大きいほど小さい。チャンネル幅 1 μm あたりのシート抵抗は、TLM 法で求めた値は $1.63 \times 10^{-3} \Omega \cdot \mu\text{m}$ であった。 J_d - V の差異は、各デバイスでチャンネル長が異なるため、シート抵抗の影響を強く受けているためと考えられる。

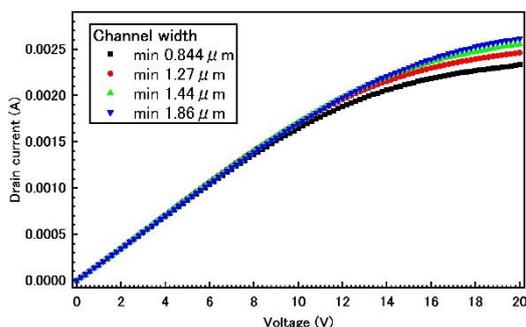


Figure 2: I_d - V of Ga₂O₃ fin devices.

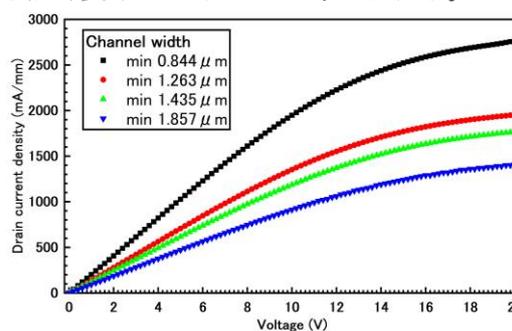


Figure 3: J_d - V of Ga₂O₃ fin devices.

Impact of oxygen partial pressure on defects properties in sputtered vertical $\text{NiO}_x/\beta\text{-Ga}_2\text{O}_3$ heterojunction diodes



Tsukuba Univ.¹ Sorbonne Paris Nord Univ.² ^{○(DC)}Yun Jia¹, Yui Sasaki¹, Ryo Morita¹, Kota Nakano¹, Aboulaye Traoré², Hironori Okumura¹, Takeaki Sakurai¹

E-mail: s2236001@u.tsukuba.ac.jp

$\beta\text{-Ga}_2\text{O}_3$ is a promising material for high-power and high-voltage devices due to its wide bandgap (4.8 eV), high critical electric field (~ 8 MV/cm), and the availability of high-quality, large-diameter substrates. Despite these advantages, the lack of reliable p-type doping remains a key challenge, limiting the development of bipolar devices such as p-n diodes and junction barrier Schottky (JBS) diodes. To address this issue, heterojunction devices using other p-type oxide semiconductors, including SnO, Cu_2O and NiO have been proposed. Among them, $\text{NiO}_x/\beta\text{-Ga}_2\text{O}_3$ heterojunction diodes (HJDs) have shown enhanced electrical performance, including higher breakdown voltage and lower leakage current, making them attractive for high-power applications [1].

In this study, $\text{NiO}_x/\beta\text{-Ga}_2\text{O}_3$ HJDs were fabricated by sputtering NiO_x using a metallic Ni target, which is more cost-effective than a ceramic NiO target. Sputtering was chosen due to its versatility, enabling precise control over film properties by adjusting deposition parameters such as oxygen partial pressure. NiO_x layers were deposited at various oxygen partial pressures (20%, 30%, 40%, and 50%) to study the influence of oxygen content on the defect properties of the heterojunction. Forward current-voltage (J-V) measurements were conducted for both Schottky barrier diodes (SBDs) and p-n heterojunction diodes. The results showed that the turn-on voltage (V_{on}) of p-n diodes was slightly higher than that of SBDs due to the presence of the NiO_x layer. Interestingly, at 50% oxygen partial pressure, V_{on} decreased slightly, which may indicate the activation of other transport mechanisms, such as trap-assisted tunneling [2]. Further investigations are underway to explore the influence of oxygen partial pressure on defect properties and its role in transport mechanisms in HJDs, utilizing deep-level transient spectroscopy (DLTS) for detailed defect analysis.

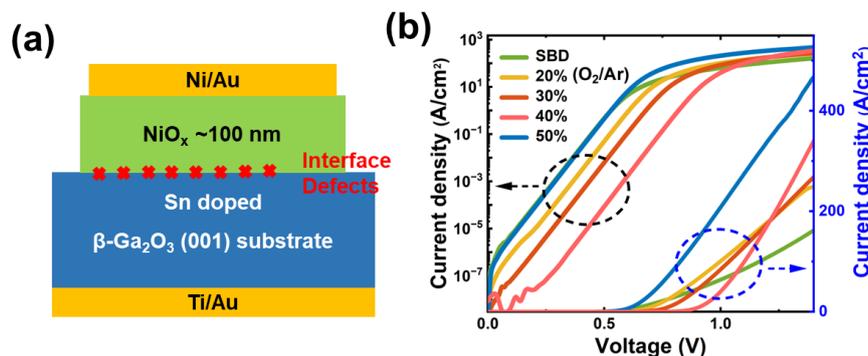


Figure 1. (a) Cross-sectional schematic of the vertical $\text{NiO}_x/\beta\text{-Ga}_2\text{O}_3$ HJD. (b) Forward J-V characteristics of HJDs with different NiO_x layers deposited at different oxygen partial pressure.

References:

- [1] Zhang, Jincheng, et al. Nature Communications 13.1 (2022): 3900.
- [2] Gong, Hehe, et al. IEEE Transactions on Power Electronics 36.11 (2021): 12213-12217.

HE-HAXPES による Metal/SiC 及び絶縁膜/SiC 界面の非破壊電子状態分析

Non-Destructive Electronic State Analysis of Metal/SiC and Gate Dielectric/SiC

Interfaces Using HE-HAXPES with Excitation X-Ray Energy Up to 30 keV

高輝度光科学研究センター¹, 広島大学²○安野 聡¹, 西原 達平¹, Vuong Van Cuong², 黒木 伸一郎²JASRI¹, Hiroshima Univ².○Satoshi Yasuno¹, Tappei Nishihara¹, Vuong Van Cuong², Shin-Ichiro Kuroki²

E-mail: yasuno@spring8.or.jp

SiC は低損失、高耐圧、高温動作等の優れた特性を持つパワーデバイスが実現可能な事から Si に代わる半導体材料の一つとして注目され既に実用化も進んでいる。デバイス特性改善に向け、金属或いは絶縁膜と半導体界面の電子状態を把握する事は重要であり、我々はこれまでに深部の非破壊分析に有用な硬 X 線光電子分光(HAXPES)($h\nu \sim 10$ keV)による評価を実施してきた。一方で HAXPES の分析深さ数十 nm では、実際のデバイス構造をそのまま分析することができずに各層の膜厚を薄くして評価を行うケースがあるなど、真に評価したい構造を対象とすることが難しい課題があった。このため、我々はより実際のデバイスに近い構造の評価を可能とするため、HAXPES の分析深さを数百 nm 程度に向上させた 30 keV 励起対応の High-energy HAXPES (HE-HAXPES)の開発に取り組んでいる[1]。本報告では HE-HAXPES を用いた 50~100 nm 程度の各種金属膜や絶縁膜と半導体界面における化学結合状態や電子状態の評価結果について紹介する。

Fig.1 に Ni(50 nm)/4H-SiC-sub.の熱処理前後における Si 1s の HAXPES スペクトルを示す。熱処理後(annealed)は励起 X 線エネルギー 10, 20, 30 keV、熱処理前(as-deposited)は 30 keV の結果を示している。as-deposited のスペクトルからは SiC 基板由来のピークが明確に認められており、X 線エネルギー 30 keV を用いることで 50nm 程度の金属膜下の界面が非破壊で評価可能であることを示している。また熱処理後の結果からは、Si-Ni、Si-C、Si-O の結合状態と推定されるピークが認められた (Ni 2p_{3/2} や O 1s スペクトルからも同様の結合状態の存在が示唆されている)。また、熱処理前後の SiC 基板由来のピークを比較すると、熱処理によってピーク位置が高結合エネルギー側へのシフトする傾向が確認された。これは SiC 半導体内でのポテンシャルの変化を示唆している可能性があり、熱処理によって界面近傍の SiC のフェルミ準位が増加したことが推定される。当日は他の Metal 電極/SiC 構造や絶縁膜/SiC 構造へ本手法を適用した事例についても報告予定である。

参考文献: [1] S. Yasuno, O. Seo, Y. Takagi and T. Nishihara, Rev. Sci. Instrum, 94,115113 (2023)

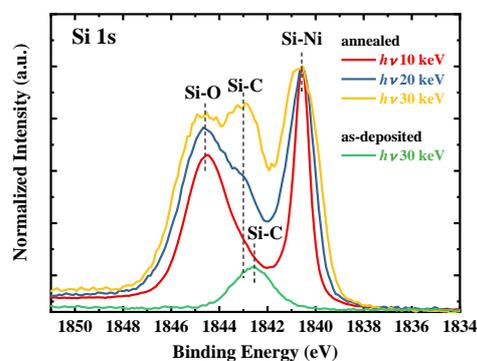


Fig. 1. Si 1s spectra of 50 nm Ni film/4H-SiC substrate with and without anneal treatment.

異なる酸素および窒素含有条件下におけるアモルファス SiO₂ 中のカーボンクラスターの形成分解傾向の分子動力学解析

Molecular Dynamics Study of the Clustering tendencies of C atoms in Amorphous SiO₂ with different O and N-containing conditions.

東大工 〇(M2)小川 京悟, 榎間 大輝, 宮崎 桜子, 泉 聡志

Univ. of Tokyo, 〇Keigo Ogawa, Hiroki Sakakima, Sakurako Miyazaki, Satoshi Izumi

E-mail: ogawa.keigo@fml.t.u-tokyo.ac.jp

概要 SiC パワーデバイスの信頼性低下の原因となる欠陥として SiC/SiO₂ 界面における C クラスターが長年注目されているが、その形成分解過程は未だ明確ではない。本研究では SiO₂ 中での C クラスターの生成、分解挙動の解明を目的に、分子動力学法を用いて様々な組成条件下における a-SiO₂ 中の C クラスターの形成やその構造、N の含有が形成挙動に与える効果について解析した。

解析条件および結果 組成の指標として、先行研究¹⁾と同様に炭素原子 1 個が置き換える SiO₂ 中の酸素原子の数を示す置換係数 s を用いる。原子数を、 $\text{Si}_{30}\text{O}_{60-3s}\text{C}_x$ と定義し、 $-3 \leq s \leq 3$, $0 \leq x \leq 30$ の範囲で s と x を変化させ組成を決定し、メルトクエンチ法によりアモルファス構造を作成した。原子間ポテンシャルには汎用原子間ポテンシャル PFP²⁾を用いた。さらに $\text{Si}_{30}\text{O}_{60}\text{C}_{12}$ に窒素を 0 から 12 個まで添加した構造を同様に作成した。

Fig. 1(a),(b)に $x=20$ における C 原子の平均配位数とその結合相手の内訳、C クラスターを構成する C 原子の割合の s 依存性をそれぞれ示す。C 原子は $s < 0$ では SiO₂ の組成に対して過剰である O 原子と、 $s > 1$ では Si とそれぞれ結合する傾向があり、 $s = 0, 1$ においてクラスターを形成しやすいことがわかった。 $\text{Si}_{30}\text{O}_{60}\text{C}_{12}\text{N}_x$ における同様の結果に対する N 原子の数への依存性を Fig.2(a),(b)にそれぞれ示す。添加された窒素は炭素と選択的に結合しやすく、O 原子の追加と同様にクラスターを構成する C 原子の数を減少させる効果があることがわかった。

謝辞 本研究は JSPS 科研費 JP23K13216 の助成を受けたものです。

- 1) Sakakima et al., J. Appl. Phys. 135, 085104 (2024).
- 2) Takamoto et al., Nat. Comm. 13, 2991 (2022).

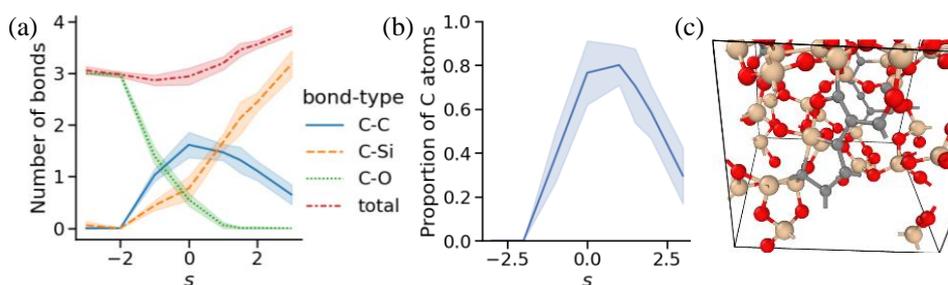


Fig. 1 Dependence of (a) number of bonds per a C atom and (b) proportion of atoms constituting C clusters on s . (c) Snapshot of $\text{Si}_{30}\text{O}_{60}\text{C}_{20}$ forming a C cluster.

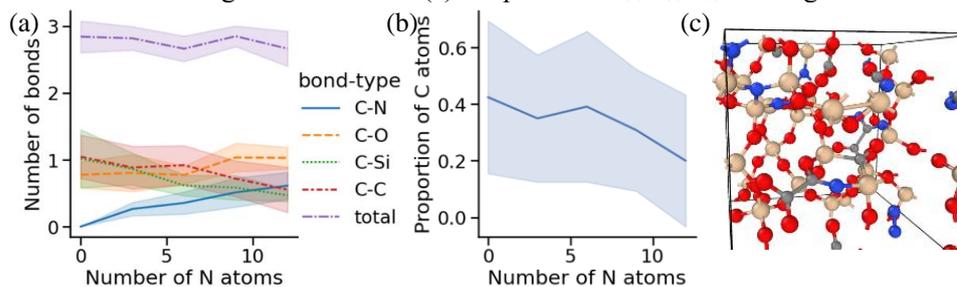


Fig. 2 Dependence of (a) number of bonds per a C atom and (b) proportion of atoms constituting C clusters on number of N added atoms. (c) Snapshot of $\text{Si}_{30}\text{O}_{60}\text{C}_{12}\text{N}_{12}$.

基底状態原子支援化学気相堆積法による シリコン酸化膜への熱処理効果に関する検討

Study of Annealing Effects on SiO₂ Films Formed by Atomic-Species-Enhanced Chemical Vapor Deposition

豊橋技術科学大学¹, アリエスリサーチ有限公司²

○(M1)山本 英明¹, (M2)鹿田 颯吾¹, 古川 雅一², 若原 昭浩¹, 岡田 浩¹

Toyohashi Univ. Tech.¹, Aries Research Limited Company²

○H. Yamamoto¹, S. Shikata¹, M. Furukawa², A. Wakahara¹, and H. Okada¹

E-mail: yamamoto.hideaki.cq@tut.jp, okada@las.tut.ac.jp

近年、ワイドギャップ半導体の登場により、小型で高電圧を高効率に制御するデバイスの開発が期待されている。実現には高耐圧と安定性を持つ絶縁膜の形成技術が重要である。本研究室では基底状態原子支援化学気相堆積(ASECVD)法を開発している。本堆積法は、堆積反応に低エネルギーな基底状態の原子を用いることで、低ダメージで高品質な成膜が期待できる。本研究では、n-Si上及びn-GaN上に堆積したSiO₂膜の堆積後の熱処理(Post deposition annealing : PDA)温度が電気的特性に及ぼす効果を評価した。

作製したSi MOSキャパシタをFig.1に示す。n-Si基板上にヘキサメチルジシラン及び酸素ガスを用いたASECVD法でSiO₂膜を堆積した後、窒素雰囲気中でPDAを行った。その後、Ti/Al-Si/Ti裏面オーミック電極ならびにAlゲート電極を蒸着した。GaN MOSキャパシタ (Fig.2)は、n-GaN/Si上にTi/Al/Tiオーミック電極を蒸着した後にASECVD法でSiO₂膜を堆積し、窒素雰囲気中でPDAを行い、表面にAlゲート電極を蒸着して作製した。

Fig.3(a)および(b)に電流密度-電界(J-E)特性及びFowler-Nordheim (F-N)プロットを示す。PDA温度を600°C、800°Cと高くすると3 MV/cm程度の低電界領域のリーク電流が低減した。また、F-Nプロットの傾きから電位障壁高さを見積もったところ、600°C程度のPDAでFig.3(a)においてSiO₂/Siでの値3.15eV²)に近い結果が得られFig.3(b)に示すGaN MOSキャパシタにおいても2.8 eVの他の報告³⁾に極めて近い結果が得られた。

謝辞:本研究はJSPS科研費(JP23K03956)および、天野工業研究所研究助成の支援を受けた。

1) H. Okada *et al.*, AIP Conf. Proc., 1585 (2014).

2) S. M. Sze, "Physics of Semiconductor Devices" (Wiley, 2007) 3rd ed.

3) H. Mizobata *et al.*, Appl. Phys. Lett. 121, 062104 (2022).

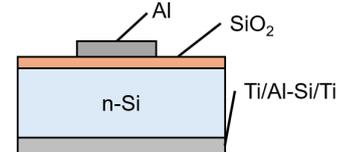


Fig.1 Si MOS capacitor

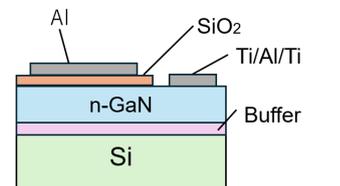


Fig.2 GaN MOS capacitor

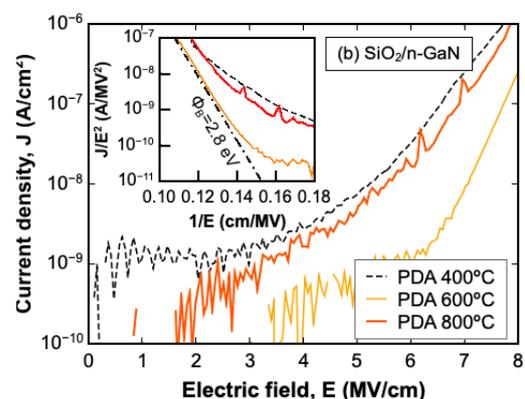
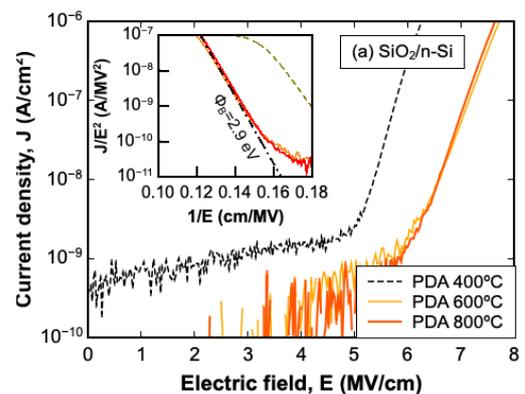


Fig.3 J-E and Fowler-Nordheim plot of (a) SiO₂/n-Si and (b) SiO₂/n-GaN MOS capacitors.