

3D Si{111}ピラミッド作製、及び7×7ファセット表面上のナノ薄膜形成

○東嵩晃¹, Aydar Irmikimov¹, Liliyany N. Pamasi¹, Emilia E. Hashamova¹, 高橋駿太¹,
服部梓², 田中秀和², 郭方准³, 石晓倩³, 服部賢^{1*}

¹奈良先端科学技術大学院大学, ²大阪大学, ³大連交通大学

Fabrication of three-dimensional Si{111} pyramids and creation of a nanofilm grown on 7×7 facet surfaces

○T. Higashi¹, A. Irmikimov², L.N. Pamasi¹, E.E. Hashamova¹, S. Takahashi¹,
A.N. Hattori², H. Tanaka², F.Z. Guo³, X.Q. Shi³, and K. Hattori^{1*}

¹Nara Institute of Science and Technology, ²Osaka University, ³Dailian Jiatong University

1. 研究背景

半導体の開発において高密度化を目指した Fin-FET 等の 3次元 (3D) Si は既に実用化されている。更なる発展の為には、任意方向の 3D Si 側面やファセット面の清浄化、及び機能性ナノ薄膜成長を制御する必要がある。我々はこれまで準 1 次元的な立体ライン構造のファセット面等を対象としてきたが[1-5]、高密度化の為には、ピラミッド構造のような準 0 次元的な系への展開が望まれる。本研究では、ピラミッドファセット表面のナノ薄膜形成制御を目的として、3D Si{111}ピラミッド構造の作製、ファセット表面の清浄化、及び Fe シリサイドナノ薄膜形成に取り組んだ。

2. 試料の作製

Si(001)基板の上に碁盤状のマスクパターンを形成し、ドライエッチング処理、ウエットエッチング処理によりピラミッド構造の作製を行った。SEM 像 (Fig.1) における、ファセット斜面角度から、平坦な Si{111}面が形成されていることを確認した。次に、超高真空中で熱処理 (1250°C) 後、LEED 観察を行った。

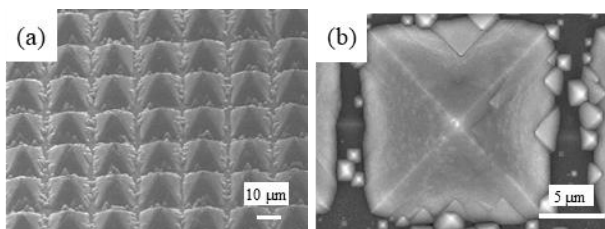


Fig. 1. 4つの等価な Si{111}ファセット表面を持つピラミッド構造の SEM 像: (a) 広域像 (b) 拡大像。

3. 実験結果

Fig. 2(a)に Si ピラミッド構造の LEED 像を示す。基板の Si(001)2×1/1×2 スポット以外に、複雑な 4 回対称の回析スポットが観察された。Fig. 2(b)に示す Si{111}ファセット面の逆格子ロッド配置を解析したところ、LEED 像は 4つの等価な Si{111}面の 7×7 スポットに対応していることが明らかになった。これは Si{111}ファセット面が清浄化されたことを示している。更に、Fe 蒸着 (1.3ML) 後加熱処理 (500°C) を施したところ、4 回対称の Si{111}2×2LEED パターンが観察された。このことは Si{111}ファセット面への Fe シリサイド、即ち 2×2 構造に対応する c-FeSi(111)エピタキシャルナノ薄膜の形成に成功したと言える。

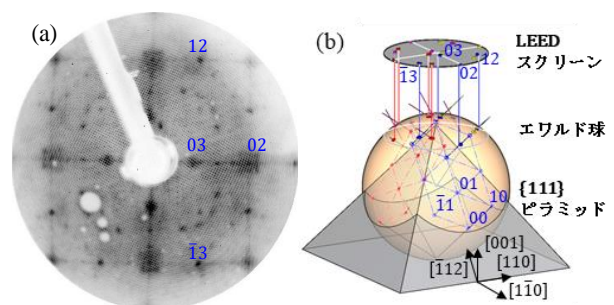


Fig. 2. (a) Si{111}ピラミッド構造 7×7ファセット面の LEED 像(50 eV) (b) エワルド球との関係図。

参考文献

- [1] A.N. Hattori, K. Hattori et al., Surf. Sci. 644 (2016) 86.
- [2] A.N. Hattori, K. Hattori et al., Appl. Phys. Express 9 (2016) 085501.
- [3] H. Yang, K. Hattori et al., Jpn. J. Appl. Phys. 56 (2017) 111301.
- [4] S. Takemoto, K. Hattori et al., Jpn. J. Appl. Phys. 57 (2018) 090303.
- [5] A.N. Hattori, K. Hattori, DOI10.5772/intechopen.92860.

*E-mail: khattori@ms.naist.jp